

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-083067  
 (43)Date of publication of application : 31.03.1998

(51)Int.CI. G03F 1/08  
 G03F 7/20  
 H01L 21/027  
 H01L 27/108  
 H01L 21/8242

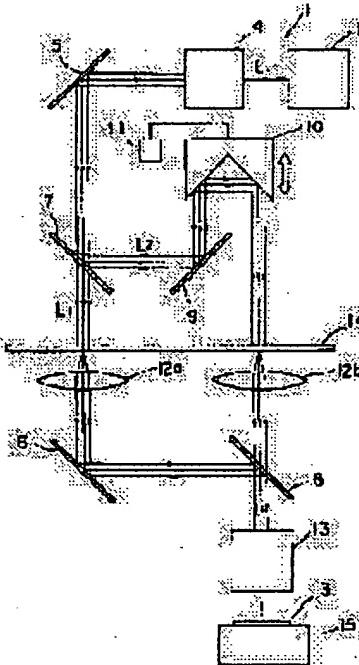
(21)Application number : 09-248174 (71)Applicant : HITACHI LTD  
 (22)Date of filing : 12.09.1997 (72)Inventor : OKAMOTO YOSHIHIKO

## (54) PRODUCTION OF SEMICONDUCTOR DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve the transfer accuracy of a circuit pattern without requiring much time and labor for the production of a mask by forming an auxiliary light-transmitting region near the part where adjacent light-transmitting patterns are not present so as to control the intensity of light.

**SOLUTION:** The light L emitted from a light source 2 is divided into two light/beams L1, L2. The optical paths for the two light beams L1, L2 to reach a mask 14 are changed so that the phases of the two beams L1, L2 just after transmitted through the mask 14 are made opposite to each other. Then the two beams L1, L2 are added to irradiate a wafer 3. The integrated circuit pattern formed on the mask 14 is transferred to the wafer 3 so that light beams L1, L2 through the transmitting region of the circuit pattern are added to produce light L, which causes interference in the boundary region of the light beams L1, L2 to reduce its intensity. Thereby, the contrast of the image projected on the wafer 3 is largely improved and the circuit pattern can be transferred to the wafer 3 with high accuracy.



## LEGAL STATUS

[Date of request for examination] 12.09.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3114665

[Date of registration] 29.09.2000

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation. 1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## [Claim(s)]

[Claim 1] The process and the first light-transmission pattern which form a resist layer on the first substrate, The phase of the light in which a part of first side of the light-transmission pattern of the above first is adjoined through a shading film, and the phase of the transmitted light penetrates the light-transmission pattern of the above first, and the second light-transmission pattern to reverse, The phase of the transmitted light is reversed to the phase of the light which penetrates the light-transmission pattern of the above first by a part of other first side of the above, and light is irradiated at the second substrate in which the first fill-in flash transparency pattern of the size which is the grade to which image formation of the real image is not carried out was formed. The pattern formation method characterized by having the process which exposes a pattern in the aforementioned resist layer by the transmitted light from the second substrate of the above, the process which develops the aforementioned resist layer, and the process which forms a pattern in the first substrate of the above using the developed aforementioned resist layer.

[Claim 2] The interval of the light-transmission pattern of the above first and the light-transmission pattern of the above second is the pattern formation method according to claim 1 characterized by being larger than the interval of the light-transmission pattern of the above first, and the fill-in flash transparency pattern of the above first.

[Claim 3] A part of second side which counters with the first side of the above of the light-transmission pattern of the above first further at the second substrate of the above is adjoined through a shading film. The third light-transmission pattern with which the phase of the transmitted light is reversed to the phase of the light which penetrates the light-transmission pattern of the above first, The pattern formation method according to claim 1 characterized by forming the second fill-in flash transparency pattern of the size which is the grade by which the phase of the transmitted light is reversed to the phase of the light which penetrates the light-transmission pattern of the above first by a part of other second side of the above, and image formation of the real image is not carried out to it.

[Claim 4] The pattern formation method according to claim 1 characterized by providing the following. The third fill-in flash transparency pattern of the size whose real image which adjoined the second substrate of the above through the fill-in flash transparency pattern and shading film of the above first further, was reversed to the phase of the light in which the phase of the transmitted light penetrates the light-transmission pattern of the above first, and became independent is the grade by which image formation is not carried out. The fourth light-transmission pattern which is reversed to the phase of the light in which the light-transmission pattern of the above second and the fill-in flash transparency pattern of the above third are adjoined, and the phase of the transmitted light penetrates the light-transmission pattern of the above second, and the third fill-in flash transparency pattern.

[Claim 5] Two or more first light-transmission patterns which have the predetermined configuration which extends in \*\* on the other hand are repeatedly prepared through the shading section, respectively. In a part of pattern group from which the phase of the light which penetrates the light-transmission pattern of the adjacent above first turns into an antiphase mutually The second light-transmission pattern longer than the light-transmission pattern of the above first which extends in \*\* on the other hand instead of the light-transmission pattern of the above first is prepared. As [ turn into / the phase of light and antiphase which penetrate the light-transmission pattern of the above second / along a part of side of the light-transmission pattern of the above second / the phase of the transmitted light ] The mask pattern which has the fill-in flash transparency pattern of the size below the resolution limit is exposed by the reduction projection aligner. the process which forms the pattern corresponding to the

aforementioned first and second light-transmission patterns in the resist layer boiled and formed on the electric conduction film of a semiconductor wafer. The manufacture method of the semiconductor device characterized by having the process which processes the aforementioned conductive layer using the aforementioned resist layer in which the pattern was formed, and forms a wiring layer in the aforementioned semiconductor wafer.

[Claim 6] Two or more first light-transmission patterns which have the predetermined configuration which extends in \*\* on the other hand are repeatedly prepared through the shading section, respectively. In a part of pattern group from which the phase of the light which penetrates the light-transmission pattern of the adjacent above first turns into an antiphase mutually. The second light-transmission pattern shorter than the light-transmission pattern of the above first which extends in \*\* on the other hand instead of the light-transmission pattern of the above first is prepared. A part of side of the first light-transmission pattern which adjoins the light-transmission pattern of the above second is met. The mask pattern which has the fill-in flash transparency pattern of the size below the resolution limit with which the phase of the transmitted light turns into a phase of the light which penetrates the light-transmission pattern of the above second, and an antiphase is exposed by the reduction projection aligner. The manufacture method of a semiconductor device of having the process which forms the pattern corresponding to the aforementioned first and second light-transmission patterns in the resist layer formed in the semiconductor wafer, and the process which forms a wiring layer in the aforementioned semiconductor wafer using the aforementioned resist layer by which patterning was carried out.

[Claim 7] The process which forms the layer which consists of material for forming a wiring layer on a semiconductor wafer. The process which forms a resist layer on the layer which consists of material for forming the aforementioned wiring layer. The line from which the phase of the light which two or more light-transmission patterns which have the predetermined configuration which extends in \*\* on the other hand are repeatedly prepared through the shading section, respectively, and penetrates the adjacent aforementioned light-transmission pattern turns into an antiphase mutually, and the pattern group of a space. The real image which became independent along the side of the first light-transmission pattern located most outside in the aforementioned pattern group in the size of the grade which does not carry out image formation. The photo mask in which the fill-in flash transparency pattern with which the transmitted light is reversed to the phase of the light which penetrates the light-transmission pattern of the above first was formed is exposed by the reduction projection aligner. The layer which consists of material for forming the aforementioned wiring layer using the process which forms the pattern of a wiring layer in the aforementioned resist layer, and the resist layer in which the pattern of the aforementioned wiring layer was formed is \*\*\*\*\*ed. The manufacture method of the semiconductor device characterized by having the process which forms a wiring layer in the aforementioned semiconductor wafer.

[Claim 8] The manufacture method of a semiconductor device characterized by providing the following. A pattern group from which the phase of the light which the process which forms a resist layer on a semiconductor wafer, and the light-transmission pattern which has two or more predetermined configurations are repeatedly prepared through the shading section, respectively, and penetrates the adjacent aforementioned light-transmission pattern turns into an antiphase mutually. The real image which became independent in itself in the size of the grade which does not carry out image formation along the side of the first light-transmission pattern most located outside in the aforementioned pattern group. The fill-in flash transparency pattern with which the transmitted light is reversed to the phase of the light which penetrates the light-transmission pattern of the above first is formed. the interval of the light-transmission pattern of the above first, and the aforementioned fill-in flash transparency pattern. A photo mask narrower than an interval with the light-transmission pattern which has the aforementioned predetermined configuration adjoined and established through the shading film in the light-transmission pattern of the above first, and the light-transmission pattern of the above first by exposure light. The process which develops the process exposed in the aforementioned resist layer, and its account resist layer of back to front, and forms a wiring layer in the aforementioned semiconductor wafer using the process which carries out patterning, and the resist layer which carried out [ aforementioned ] patterning.

## [Detailed Description of the Invention]

[0001]

[Industrial Application] this invention is dew.

[0002]

[Description of the Prior Art] If high integration of a semiconductor integrated circuit progresses and a circuit element and the design rule of wiring become submicron order, at the photolithography process which imprints the circuit pattern on a mask on a semiconductor wafer using light, such as g line and i line, the fall of the precision of the circuit pattern imprinted on a wafer will pose a serious problem. For example, when the circuit pattern which consists of transparency fields P1 and P2 formed in the mask 20 as shown in drawing 1 J (a), and a shading field N is imprinted on a wafer, The phase of the light L immediately after penetrating each of the transparency fields P1 and P2 of the couple which faces across the shading field N As two light interferes in the part which serves as a shading field originally on a wafer, and it suits in slight strength, since it is in phase, as shown in this drawing (b) (this drawing (c)), and shown in this drawing (d) as a result While the contrast of the projection image on a wafer falls, the depth of focus becomes shallow, and pattern imprint precision will fall sharply.

[0003] The phase shift technology of preventing the fall of the contrast of a projection image is proposed by changing the phase of the light which penetrates a mask as a means to improve such a problem. For example, the phase shift technology which the interference light weakens mutually in the part which serves as a shading field originally on a wafer is indicated by Japanese JP,62-59296,B by preparing a transparent membrane in one side of the transparency field of the couple which faces across a shading field, and producing phase contrast between the light which penetrated two transparency fields on the occasion of exposure. That is, in case the circuit pattern formed in the mask 21 as shown in drawing 1 K (a) is imprinted on a wafer, the transparent membrane 22 which has a predetermined refractive index is formed in either of the transparency fields P1 and P2 of the couple which faces across the shading field N. And since the phase contrast of 180 degrees arises as shown in this drawing (b), in the shading field N on a wafer, such light interferes in the light immediately after penetrating each of the transparency fields P1 and P2 by adjusting the thickness of this transparent membrane 52 suitably, and it is weakened mutually (this drawing (c)). As shown in this drawing (d) as a result, the contrast of the projection image on a wafer is improved, resolution and the depth of focus improve, and the imprint precision of the circuit pattern formed in the mask 21 becomes good.

[0004] moreover, to Japanese JP,62-67514,A After removing a part of shading field of a mask and forming a detailed opening pattern, By preparing a transparent membrane in either of the transparency fields which exist in this opening pattern or its near, and producing phase contrast between the light which penetrated the transparency field, and the light which penetrated the opening pattern The phase shift technology of preventing the amplitude distribution of the light which penetrated the transparency field spreading in a longitudinal direction is indicated.

[0005] Thus, the technology of giving phase contrast to the light of the light transmission field where each other was adjoined on the mask which penetrated the couple at least, and aiming at improvement in resolution is set to the manufacture method of a semiconductor device. The optical intensity obtained around the portion which jumped out of the endmost part of a line and the pattern group of a space, and the pattern group, or was cratered when it applies to a periodic arrangement pattern like a detailed line and a space pattern, A difference arises about the optical intensity obtained in the pattern group center section, and an error arises in a pattern size.

[0006] Especially on this application specifications, the amount of phase shifts makes the phase shift method which prepared the shifter pattern (a company pattern, complementary pattern) which gives the usual pattern (the main pattern), it, and the reversed phase on such one mask an "on-mask phase shift method" at the "on-mask phase inversion shifting method" at the time of  $\pi(2n+1)$ ; (here, n is an integer).

[0007] Furthermore, in order to raise the throughput of projection exposure, two masks are irradiated simultaneously, and the method of exposing simultaneously the portion corresponding to the separate chip of one wafer by it is indicated by Japanese JP,60-109228,A. In addition, one exposure light is divided into two and the same portion of two masks which have the same pattern by that cause is illuminated, and even if one of the two has the defect of a mask by compounding them and exposing a wafer, it is \*\*

carried out of the technology exposed satisfactory to Japanese JP,60-107835,A.

[0008] However, although these two are effective when preventing that the defect on a mask pattern is imprinted on a wafer or improving a throughput, about improvement in resolution, it is completely ineffective.

[0009]

[Problem(s) to be Solved by the Invention] According to examination of this invention person, a phase shift field is established in a part of transparency field of a mask, and the above-mentioned conventional phase shift technology of producing phase contrast between the light which passes through that, and the light which passes through the transparency field of the near has the problem of requiring great time and a great effort in manufacture of a mask.

[0010] That is, since various patterns are arranged intricately, selection of the place which arranges a transparent membrane becomes very difficult, and remarkable restrictions produce the actual mask with which the integrated-circuit pattern was formed in a pattern design.

[0011] Moreover, the phase shift technology of giving phase contrast to the light of the light-transmission field where each other was adjoined on the mask which penetrated the couple at least, and aiming at improvement in resolution is set to the manufacture method of a semiconductor device. The optical intensity obtained around the portion into which it jumped out of the line, and the endmost part of a pattern group and pattern group of a space, and the portion and the pattern are missing the bottom when it applies to a periodic arrangement pattern like a detailed line and a space pattern. A difference arises about the optical intensity obtained in the pattern group center section, and an error arises in a pattern size.

[0012] One purpose of this invention is to offer the phase shift technology which canceled the above-mentioned trouble.

[0013] One purpose of this invention is ultraviolet and the projection dew which can extend further the exposure limitation of the detailed pattern by far-ultraviolet light to a detailed region.

[0014] One purpose of this invention is to provide with useful mask pattern layout technology manufacture of the integrated circuit which used the phase shift method.

[0015] One purpose of this invention is projection dew effective in exposure of a periodic detailed pattern.

[0016] One purpose of this invention is excimer laser dew.

[0017] In addition, although the technology prepare the auxiliary pattern in consideration of a phase in the outside of the pattern group outermost part of the mask which has the line and the space pattern which gave phase contrast to the light of the adjacent transparency field which penetrates the transparency field of a couple at least is indicated by JP,3-89346,A, it is not taken into consideration about the case where it projects in the pattern group of a line and a space pattern, and there are a pattern or a deficit pattern.

[0018]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is briefly explained among invention indicated in this application.

[0019] One invention of this application is the exposure method using the phase shift technology in which of the phase of the light which penetrates the light-transmission pattern which adjoins through a shading film reverses mutually, and is the manufacture method of a semiconductor device of performing the pattern formation of a semiconductor device using the mask which prepares a fill-in flash transparency field and adjusts optical intensity near [ where an adjacent light-transmission pattern does not exist ] the portion.

[0020]

[Function] According to the above-mentioned means, a repetition pattern like a line and a space pattern In case it forms using the phase shift technology in which the phase of the light which penetrates an adjacent light-transmission field is reversed Also at the outermost part of a portion in which the light-transmission field which adjoins each other in a pattern group does not exist and which was projected, a missing portion, or a pattern group, optical intensity can be made to be the same as that of other portions by interference with the light which penetrates the fill-in flash transparency field established in the near.

[0021]

[Example] Although explanation of the example of the following this inventions is divided into two or more terms and performed for convenience, each example is not separate and a part or a modification of a process about single invention etc. is hit. Therefore, explanation of a duplication portion is not especially given except the case of being required. Furthermore, especially the thing whose 2 figures are the same number the bottom about the reference number used in the following examples is taken as the same or the thing which achieves analogous structure or a function, unless it refuses.

[0022] (1) An example and 1 drawing 1 show the phase shift mechanism 1 of the aligner which are the example of this invention, and I of 1.

[0023] The phase shift mechanism 1 is constituted by the optical system which consists of the beam expander 4 prepared between the light source 2 of an aligner, and the irradiated sample 3, mirrors 5, 6, and 9, one-way mirrors 7 and 8, the corner mirror 10, the optical-path-length adjustable mechanism 11 that carries out the minute drive of this corner mirror 10, lenses 12a and 12b of a couple, and reducing glass 13 grade. The mask 14 with which the subject copy of the pattern imprinted by the aforementioned irradiated sample 3 was formed in the alignment system of this optical system is positioned. A mask 14 is a mask (reticle) used by the manufacturing process of for example, semiconductor integrated circuit equipment, and the irradiated sample 3 is a semiconductor wafer which consists of a silicon single crystal.

[0024] After the light L, such as i line (wavelength of 365nm) generated from the light source 2, is expanded by the beam expander 4 and is subsequently refracted in the direction perpendicular to the principal plane of a mask 14 through a mirror 5, they is halved by the light L2 which progresses in the direction which intersects perpendicularly with the light L1 which goes straight on through the one-way mirror 7 prepared in the middle of and this. [ an optical path ] Light L2 is refracted through a mirror 9 and the corner mirror 10, and is irradiated by another part of a mask 14 through a different path from light L1. Two light L1 and L2 which penetrated the part where masks 14 differ minds a mirror 6 and a one-way mirror 8, after passing Lenses 12a and 12b, and they is one light L. After being compounded, a reducing glass 13 contracts and it irradiates on the irradiated sample 3 positioned on X-Y table 15.

[0025] In the above-mentioned phase shift mechanism 1, since the optical path lengths of two light L1 and L2 after passing a one-way mirror 7 until it results in a mask 14 differ, desired phase contrast can be produced between two light L1 and L2 immediately after passing a mask 14 by changing the height (optical path length of light L2) from the principal plane of a mask 14 to the corner mirror 10. For example, the position of the corner mirror 10 in case the phase of two light L1 and L2 immediately after passing a mask 14 becomes in phase mutually is made into a zero, and it is the following formula [0026] from this zero.

[Equation 1]  $d=(2m+1)\lambda/4$  -(1) ( $\lambda$ : When only the wavelength of light and the distance (d) defined by m:integer) move the corner mirror 10 perpendicularly, the phase of two light L1 and L2 immediately after passing a mask 14 can be mutually made into an antiphase (180 phase contrast). The perpendicular slip of the above-mentioned corner mirror 10 is performed using the optical-path-length adjustable mechanism 11 using the piezoelectric-control element etc.

[0027] Drawing 2 is the enlarged view of the cross section of the above-mentioned mask 14.

[0028] A refractive index consists of transparent synthetic quartz glass which is about 1.47, and, as for this mask 14, the metal layers 16, such as Cr which has about 500-3000A thickness, are formed in the principal plane. On the occasion of exposure, the metal layer 16 serves as the shading field A which light does not penetrate, and other fields turn into the transparency field B which light penetrates. An integrated-circuit pattern is constituted by the above-mentioned shading field A and the transparency field B, for example, has one 5 times the size of an absolute size.

[0029] Drawing 3 (a) and (b) are examples of the correction circuit pattern formed in the above-mentioned mask 14. The circuit pattern P1 shown in this drawing (a) had the circumference surrounded by the shading field A shown with a slash, and this shading field A, for example, consists of a L character-like transparency field B. On the other hand, the transparency field B of the circuit pattern P2 shown in this drawing (b) serves as a pattern which has arranged the shading field A of the same configuration as the transparency field B of the circuit pattern P1, and the same size inside the transparency field B where it

has the same configuration as the transparency field B of the circuit pattern P1, and the size was expanded. That is, the transparency field B of the circuit pattern P2 is substantially in agreement with the pattern of the periphery of the transparency field B of the circuit pattern P1. These two circuit patterns P1 and P2 are patterns of the couple for imprinting the circuit pattern P (slash section) as shown in drawing 3 (c) to a wafer in a high precision, and both are stationed at the predetermined intervals in the predetermined part of a mask 14.

[0030] Next, the creation method of the above-mentioned mask 14 is explained briefly.

[0031] First, after grinding and washing the front face of a synthetic quartz glass plate, Cr film of about 500-3000A of thickness is deposited by the sputtering method, and a photoresist is continuously applied to the front face on the principal plane the whole surface on this Cr film. Next, after drawing an integrated-circuit pattern on a photoresist by the electron-beam-lithography method based on the integrated-circuit pattern data beforehand coded by the magnetic tape etc., development removes the exposure portion of a photoresist, wet etching removes exposed Cr film, and an integrated-circuit pattern is created. The pattern data of the circuit patterns P1 and P2 of the aforementioned couple can be automatically created by expanding reducing the data of the shading field A of the circuit pattern of one of these, or the transparency field B, or taking the AND of the reversal data of one circuit pattern, and the data of another circuit pattern. For example, the pattern data of the circuit pattern P2 can be automatically created by taking the AND of the data to which the pattern of the transparency field B of the circuit pattern P1 was expanded, and the reversal data of the transparency field B of the circuit pattern P1.

[0032] In order to imprint the integrated-circuit pattern created by the above-mentioned mask 14 on a wafer 3, it positions on X-Y table 15 of the aligner which shows the wafer 3 which applied the photoresist to the front face first to aforementioned drawing 1, and a mask 14 is positioned in the alignment system. While was divided by the one-way mirror 7, and when light L1 is irradiated on one circuit pattern P1 of the circuit patterns P1 and P2 of the aforementioned couple, a mask 14 is performed so that another light L2 may be correctly irradiated on another circuit pattern P2. Next, the perpendicular slip of the corner mirror 10 is carried out; and phase contrast is adjusted so that the phase of two light L1 and L2 immediately after passing a mask 14 may turn into an antiphase mutually. In order to adjust positioning of a mask 14 and phase contrast of two light L1 and L2 correctly, the alignment marks M1 and M2 of a couple as shown in drawing 5 (a) formed in the mask 14 and (b) are used. Each of marks M1 and M2 had the circumference surrounded by the shading field A shown with a slash, and this shading field A, for example, is constituted by the pattern which consists of a square transparency field B, and those sizes and configurations are completely the same. When positioning of a mask 14 and adjustment of the phase contrast of light L1 and L2 are made correctly, since it interferes each other in the light L1 which penetrated the mark M1, and the light L2 which penetrated the mark M2 and it disappears completely, on a wafer 3, the projection image M of marks M1 and M2 is not formed. That is, it can judge easily whether positioning of a mask 14 and adjustment of the phase contrast of light L1 and L2 are made correctly by discriminating the existence of a projection image M on a wafer 3.

[0033] Thus, the above-mentioned operation is repeated, reducing, for example to one fifth optically, projecting the subject copy of the integrated-circuit pattern formed in the mask 14 on a wafer 3, and moving a wafer 3 in the shape of a step one by one, after performing positioning of a mask 14 and adjustment of the phase contrast of light L1 and L2.

[0034] As for the cross section of the mask 14 in the field in which the aforementioned circuit pattern P1 was formed, and drawing 4 (b), the aforementioned circuit pattern P2 of drawing 4 (a) is the cross section of the mask 14 in the formed field.

[0035] As the light L2 immediately after penetrating the transparency field B of the light L1 immediately after penetrating the transparency field B of the circuit pattern P1 and the circuit pattern P2 is shown in drawing 4 (a) and (b), a mutual phase turns into an antiphase. Moreover, since the transparency field B of the circuit pattern P2 is in agreement with the pattern of the periphery of the transparency field B of the circuit pattern P1, the amplitude of the synthetic light L of two light L1 and L2 becomes as it is shown in this drawing (c). Therefore, if this synthetic light L is irradiated on a wafer 3, as shown in this drawing (d), it will interfere in the boundary section of the original light L1 and L2, and will weaken each other.

Consequently, as shown in this drawing (e), the contrast of the image projected on a wafer 3 is improved sharply, and resolution and the depth of focus improve sharply.

[0036] Thus, by changing the optical path length until the aligner of this example 1 divides into two light L1 and L2 the light L generated from the light source 2 and these two light L1 and L2 reaches a mask 14. The phase of two light L1 and L2 immediately after passing a mask 14 is mutually made into an antiphase, two light L1 and L2 is compounded after that, and it irradiates on a wafer 3. Moreover, the mask 14 of this example 1 has the circuit patterns P1 and P2 of a couple whose transparency field B of one circuit pattern P2 corresponds with the pattern of the periphery of the transparency field B of another circuit pattern P1. Therefore, by imprinting the integrated-circuit pattern formed on the above-mentioned mask 14 using the above-mentioned aligner on a wafer 3 The light L compounded and obtained the light L1 which penetrated the transparency field B of the circuit pattern P1, and the light L2 which penetrated the transparency field B of the circuit pattern P2 Since it interferes in the boundary section of the original light L1 and L2 and weakens each other, it is improved sharply and the contrast of the image projected on a wafer 3 can imprint the circuit pattern P to a wafer in a high precision.

[0037] Therefore, the following effects can be acquired in the exposure method of 1 of this example 1.

[0038] (1) Like the conventional phase shift technology, since it is not necessary to establish phase shift meanses, such as a transparent membrane, on a mask, restrictions do not arise in a pattern design. Although it is necessary in I of this example 1 to form the circuit pattern of a couple on a mask in case one circuit pattern is imprinted on a wafer, the circuit pattern of this couple can be automatically created by expanding reducing the data of the shading field of the circuit pattern of one of these, or a transparency field, or taking the AND of the reversal data of one circuit pattern, and the data of another circuit pattern.

[0039] (2) The process which inspects the existence of the defect of the indispensable transparent membrane with the conventional phase shift technology is unnecessary. In I of this example 1, defective inspection of the circuit pattern of a couple can be carried out like the usual mask as compared with the original pattern data etc. Moreover, it can carry out by laser length measurement etc. about a dimensional inspection as well as the usual mask. Therefore, there is no mask inspection process with a bird clapper complicated.

[0040] (3) Since phase shift meanses, such as a transparent membrane, are not established on a mask, it can wash by the same method as the usual mask. Therefore, the mask which does not have a foreign matter to the same extent as the usual mask can be created.

[0041] (4) The above (1) The imprint precision of a circuit pattern can be raised by - (3), without manufacture of a mask taking great time and a great effort.

[0042] Drawing 6 (a) and (b) are other examples (an example, II of 1) of the circuit pattern of the couple formed in the mask of I of the aforementioned example 1.

[0043] Each of the circuit pattern P2 shown in the circuit pattern P1 and this drawing (b) showing in this drawing (a) consists of a rectangular transparency field B of the shading field A shown with a slash, and this shading field A which had the circumference therefore surrounded. The circuit patterns P1 and P2 of a couple are patterns of the couple for imprinting the circuit pattern P (slash section) as shown in this drawing (c) to a wafer in a high precision, and both are stationed at the predetermined intervals in the predetermined part of a mask 14. As for the circuit pattern P, a size and a configuration consist of four equal patterns PA, PB, PC, and PD mutually. The transparency field bus available of the circuit pattern P1 corresponds to Pattern PA, and the transparency field BC of the circuit pattern P1 corresponds to Pattern PC. Moreover, the transparency field BB of the circuit pattern P2 corresponds to Pattern PB, and the transparency field BD of the circuit pattern P2 corresponds to Pattern PD, respectively. That is, the circuit pattern P is the pattern which has arranged each transparency field B of the circuit patterns P1 and P2 of a couple by turns.

[0044] some masks 14 in the field in which, as for drawing 7 (a), the aforementioned circuit pattern P1 was formed -- some masks 14 in the field in which, as for a cross section and drawing 7 (b), the aforementioned circuit pattern P2 was formed -- it is a cross section

[0045] As the light L2 immediately after penetrating the transparency field B of the light L1 immediately after penetrating the transparency field B of the circuit pattern P1 and the circuit pattern P2 is shown in drawing 7 (a) and (b), a mutual phase turns into an antiphase. Moreover, as the synthetic light L of two

light L1 and L2 is shown in this drawing (c), the boundary section of the original light L1 and L2 approaches mutually. Therefore, if this synthetic light L' is irradiated on a wafer 3, as shown in this drawing (d), it will interfere in the boundary section of the original light L1 and L2, and will weaken each other. Consequently, as shown in this drawing (e), the contrast of the image projected on a wafer 3 is improved sharply, and resolution and the depth of focus improve sharply.

[0046] Drawing 8 (a) and (b) are the examples of further others of the circuit pattern of the couple formed in the mask of I of the aforementioned example 1 (an example, III of 1).

[0047] The circuit pattern P1 shown in this drawing (a) had the circumference surrounded by the shading field A shown with a slash, and this shading field A, for example, consists of a square transparency field B. On the other hand, the transparency field B of the circuit pattern P2 shown in this drawing (b) is arranged on the outside of each side of the transparency field B of the circuit pattern P1. The circuit patterns P1 and P2 of this couple are patterns of the couple for imprinting the circuit pattern P (slash section) as shown in this drawing (c) to a wafer in a high precision, and both are stationed at the predetermined intervals in the predetermined part of a mask 14.

[0048] some masks 14 in the field in which, as for drawing 9 (a), the aforementioned circuit pattern P1 was formed -- the [ a cross section and ] -- some masks 14 in the field in which, as for 1I view (b), the aforementioned circuit pattern P2 was formed -- it is a cross section

[0049] As the light L2 immediately after penetrating the transparency field B of the light L1 immediately after penetrating the transparency field B of the circuit pattern P1 and the circuit pattern P2 is shown in drawing 9 (a) and (b), a mutual phase turns into an antiphase. Moreover, as the synthetic light L of two light L1 and L2 is shown in this drawing (c), the boundary section of the original light L1 and L2 approaches mutually. Therefore, if this synthetic light L' is irradiated on a wafer 3, as shown in this drawing (d), it will interfere in the boundary section of the original light L1 and L2, and will weaken each other. Consequently, as shown in this drawing (e), the contrast of the image projected on a wafer 3 is improved sharply, and resolution and the depth of focus improve sharply.

[0050] As mentioned above, although invention made by this invention person was concretely explained based on the example, it cannot be overemphasized by this invention that it can change variously in the range which is not limited to the aforementioned example and does not deviate from the summary.

[0051] It is the dew which imprints the predetermined pattern which this invention is not limited to this although the above explanation explains the case where invention mainly made by this invention person is applied to the mask used for the manufacturing process of the semiconductor integrated circuit equipment which is a field of the invention used as the background, and irradiated the light which penetrated the mask on the irradiated sample, and was formed in the above-mentioned mask.

[0052] It will be as follows if the effect acquired by the typical thing among invention indicated in this application is explained briefly.

[0053] By irradiating light at the mask with which the predetermined pattern which consists of a shading field and a transparency field was formed, and irradiating the light which penetrated the transparency field of the aforementioned mask on an irradiated sample By changing the optical path length in case the predetermined pattern formed in the aforementioned mask is imprinted on the aforementioned irradiated sample, until it divides into two light the light generated from the light source and each of the two aforementioned light reaches the aforementioned mask According to the exposure method of this application which makes an antiphase mutually the phase of two light immediately after passing through the part where the aforementioned masks differ, compounds the light of the two accounts of back to front, and irradiates on the aforementioned irradiated sample In the part where while penetrated the predetermined transparency field on a mask, and light and another [ which penetrated other transparency fields on a mask ] light are arranged by approaching on an irradiated sample, since two light interferes and it weakens each other in those border areas, the contrast of a projection image is improved sharply.

[0054] The imprint precision of a pattern can be raised without manufacture of a mask taking great time and a great effort to this.

[0055] (2) It will be as follows if a typical thing outline is explained among invention indicated in an example and 2 this example.

[0056] The 1st invention has the 1st pattern and the 2nd pattern which were equipped with the shading field and the transparency field, respectively. At least, irradiate two light coherent on a partial target which has phase contrast in the pattern of these two kinds, and the transparency pattern of those light is compounded. The light which penetrated the transparency field of the 1st pattern in the boundary section as which it is a mask for creating a desired pattern on an irradiated sample, and the precision of the aforementioned request pattern is required, the light which penetrated the transparency field of the 2nd pattern interferes, and weakens and suits -- as -- the 1st pattern of the above, and the 2nd pattern -- the same substrate top -- or the 1st pattern of the above and the 2nd pattern of the above are separately constituted on two substrates

[0057] The light source which generates the coherent flux of light partially at least in invention of the 2nd aligner, this -- with the flux of light division means for dividing the coherent flux of light into two, and the optical phase shift member put on either of the optical paths until it compounds the flux of light again from this flux of light division means It has the optical system which compounds the flux of light which penetrated the 1st pattern and the 2nd pattern to the single flux of light, and the optical system which reduces and projects the flux of light of this single on an irradiated sample. by the aforementioned optical phase shift member The phase of the light which penetrates the 1st pattern, and the light which penetrates the 2nd pattern is shifted to 180 degrees, and the pattern of the request compounded on the irradiated sample was created.

[0058] In invention of the 3rd exposure method, at least, two light coherent on a partial target which has phase contrast in the 1st pattern and 2nd pattern on the mask of the above 1st, respectively is irradiated, the transparency pattern of those light is compounded, and the desired pattern was created on the irradiated sample.

[0059] In addition, in this specification, the coherent flux of light shall mean at least the flux of light with sufficient coherent nature to attain the effect which it interferes and is weakened mutually partially.

[0060] Moreover, in this example, not only the boundary of the segment which constitutes the pattern of the aforementioned request pattern but the field inserted into two segments shall be included with the boundary section.

[0061] So that according to the above-mentioned means the light which penetrated the transparency field of the 1st pattern, and the light which penetrated the transparency field of the 2nd pattern may interfere and may weaken and suit in the boundary section as which the precision of a request pattern is required. At least, irradiate two light coherent on a partial target which has phase contrast in the 1st pattern and 2nd pattern on the mask which constituted the 1st pattern of the above, and the 2nd pattern, respectively, and the transparency pattern of those light is compounded. Since the request pattern was created on the irradiated sample, the imprint precision of the boundary section as which the precision of a request pattern is required can be raised.

[0062] The important section plan of the mask of this invention with which the aforementioned exposure optical system was used for the important section block diagram of the exposure optical system which is one example of the aligner for which drawing 12 used the mask of this invention, drawing 13 - drawing 15, drawing 16 - drawing 18 are explanatory drawings showing the amplitude and intensity of the light which corresponded to front drawing drawing 13 - drawing 15, respectively, and passed the mask.

[0063] The aligner of this example is functionally divided roughly and consists of four elements. The element (the 1st element) which irradiates the two flux of lights to which the 1st has phase contrast in a mask 209, the element (the 2nd element) which the 2nd becomes from a mask 209, and the two transmitted lights of the 3rd mask 209 are compounded, and the element (the 3rd element) which it reduces to the irradiated sample 215 and is irradiated, and the 4th are elements (the 4th element) which consist of an alignment mechanism in which composition of the single flux of light is adjusted.

[0064] a part of expander 202 which extends the light which came out of the light source 201 with which the 1st element emits a coherent light partially, and the light source 201 and to extend, mirror 203,206 which bends an optical path, and incident light -- the one-way mirror 204 which penetrates light and reflects a part, and the phase shift to which the phase of light is changed -- it consists of members 205 Moreover, the 3rd element consists of a reducing glass 214 for reducing the lens 201,211 for making the two transmitted lights from a mask 209 into parallel light, a mirror 212, a one-way mirror 213, and light,

an irradiated sample 215, and a movable sample base 216. The 4th element consists of a mirror 203, a one-way mirror 204, a lens 210 and an alignment mechanism 207 to which a mirror 212 is moved, and its control circuit 208.

[0065] In the above, although it is prepared in order that the whole equipment may make a mirror 203 small, a mirror 203 may not be formed but direct incidence of the light from an expander 202 may be carried out. A one-way mirror 204 has the function to divide the light from an expander 202 into two, and is arranged on 1st [on a mask 209] pattern 209a, a phase shift -- a member 205 -- between a one-way mirror 204 and mirrors 206 -- or it is placed between a mirror 212 and a one-way mirror 213, and there is work to which predetermined shifts a phase a phase shift -- as for a member 205, a refractive index uses the synthetic quartz glass of 1.47 a mask 209 -- arranging -- a phase shift -- the phase contrast of the 1st flux of light 230 from a mirror 212 and the 2nd flux of light 231 from a lens 211 is 0 in the state where a member 205 is not formed -- then, a phase shift -- thickness d of a member -- the wavelength of the light source -- the refractive index of lambda and a member -- n -- carrying out -- [0066]

[Equation 2]  $d = m\lambda/2(n-1) \dots (2)$  (m: Use what was made into integer).

[0067] a phase shift -- the phase shift among the light in which using a member 205 penetrated two transparency fields at the time of exposure -- the light which penetrated the member 205, and a phase shift -- it is for producing the phase contrast of 180 degrees between the light which is not penetrating the member 205 for example, the wavelength lambda of the light irradiated in the case of exposure -- 0.365 micrometers (i line) and a phase shift -- the case where the refractive index n of a member 205 is set to 1.5 -- a phase shift -- what is necessary is just to 0.365 micrometers m (integer) double the thickness X1 of a member 205

[0068] the light in which the mirror 206 penetrated the one-way mirror 204, and a phase shift -- it is a mirror for making parallel light which penetrated the member 205 In addition, two patterns 209a and 209b on a mask 209 are arranged so that it may intersect perpendicularly to two light 330,331.

[0069] Usually, a lens 210,211 is arranged so that the center of the optical axis may agree with the center of Patterns 209a and 209b, respectively. A one-way mirror 213 is for compounding two light 230,231. A mirror 212 has the function which bends light 230 for the composition.

[0070] The alignment mechanism 207 concerning the 4th element consists of a mechanism to which some [ required for alignment among the optical system of an aligner ] optical system is moved, and a \*\*\*\*\* element etc. is used. In drawing 12, although it has composition to which a mirror 203, a one-way mirror 204, a lens 210, and a mirror 212 are moved, the kind and number of optical elements to which it is made to move by composition of an aligner change with a natural thing. In addition, about the method of controlling movement of this alignment mechanism 7, it mentions later.

[0071] Next, the composition of the mask 209 of this invention which is the 2nd element is explained.

[0072] First, a pattern (request pattern) to make on the irradiated sample 215 presupposes that it is the pattern 229 of an inverted-L character form which has a two-dimensional breadth like drawing 13 (c). In order to make such a request pattern, in consideration of the request pattern (c) which was formed on the mask 209 and which is the plan of an example of the 1st pattern 209a and 2nd pattern 209b, respectively, and is compounded by the irradiated sample 215, drawing 13 (a) and (b) hold a relative-position relation, and are arranged.

[0073] As for both 1st pattern 209a and 2nd pattern 209b, a pattern is made from the combination of a shading field and a transparency field, respectively. These patterns may be made on one substrate, and may be separately made to two glass substrates, respectively. however, this case -- the difference of the thickness of a glass substrate -- the aforementioned phase shift -- the thickness of a member -- an amendment -- it becomes things In addition, in drawing 13, a transparency field is shown in respect of being white, and the slash shows the shading field.

[0074] The transparency pattern 232 of drawing 13 (a) has the transparency field of an inverted-L character form, and the slightly small cover field 234 of an inverted-L character form is formed in the transparency field of an inverted-L character form, and the transparency pattern 236 of drawing 13 (b) is constituted so that it may have the band-like transparency field 236.

[0075] Next, an operation of this invention is explained.

[0076] After it can extend the light which came out of the coherent light source 201 partially at least by

the expander 202 and it bends an optical path by the mirror 203, it is divided into the two flux of lights by the one-way mirror 204. As for a one-way mirror 204, the thing (a reflection factor and permeability are an equal strictly) of 50% of transparency and 50% of reflection is usually used. the optical path to optical system of one [ of these ] among the flux of lights divided into two -- a phase shift -- the member 205 is arranged the phase shift -- after the light which penetrated the member 205 is able to attach the phase contrast of 180 degrees, it is irradiated by 2nd pattern 209b of a mask 209 by the mirror 206 On the other hand, the light which penetrated the one-way mirror 204 is irradiated by 1st pattern 209a of a mask 209. [0077] The two flux of lights which penetrated two patterns 209a and 209b constituted on the mask 209 are compounded after being again made the parallel flux of light with a lens 210,211. That is, after the 1st light 230 which penetrated 1st pattern 209a has an optical path bent by the mirror 212, with the 2nd light 231 which passed through the lens 211, it is compounded with a one-way mirror 213, and is made into the single flux of light.

[0078] Then, it irradiates, after two patterns 209a and 209b on a mask 209 have been compounded by the irradiated sample 215 held on the movable sample base 216 using a reducing glass 214, and a desired pattern consists of on the irradiated sample 215.

[0079] Here, if it has the phase contrast of 180 degrees and the transmitted light of 1st pattern 209a and 2nd pattern 209b is made to compound when projecting the request pattern shown in drawing 13 (c), it will explain why the imprint precision of the pattern of a mask 209 becomes good.

[0080] First, it constitutes to the pattern 232 which has a periphery somewhat larger than the periphery of the request pattern 229 for the 1st pattern 232 of a mask 209 in consideration of a reduction scale factor, and has a transparency field in the inside as mentioned above. And it considers as the band-like transparency pattern 236 made when the cover pattern 234 of the same size as the request pattern 229 which similarly asks for the 2nd transparency pattern 236 from the 1st pattern 232 in consideration of a reduction scale factor is lengthened.

[0081] Thus, by constituting, in the circumference field 238 of the request pattern 229 for which it asks, the transmitted light from the 2nd transparency pattern 236 and the transmitted light from the strip region 236 inside the 1st transparency pattern 232 can weaken by interference of light, and can make the boundary section of the request pattern 229 sharp to it. Moreover, since the transparency field 234 by the side of the 1st [ of the size as the cover field 234 by the side of the 2nd pattern with the same request pattern 229.] pattern is compounded, it becomes the same as the usual exposure after all, and a pattern is formed. In addition, in drawing 13 (c), the white field 238 shows the portion which shows, interferes in the portion by which light is irradiated and can weaken it in the slash section, and it has become a pattern opposite to drawing 13 (a) and (b).

[0082] Drawing 16 (a) and (b) are drawings having shown the Y-Y cross section of the 1st pattern 209a on a mask 209, and 2nd pattern 209b, respectively. A sign 262 shows a substrate and a sign 263 shows a covered member. the light (b) which drawing 16 (a) and (b) show the amplitude of the light immediately after mask transparency, respectively, and penetrated the phase shift member in each transparency field 232 and transparency field 236 of a mask, and a phase shift -- between the light (a) which is not penetrating the member 205, it turns out that the phase contrast of 180 degrees has arisen Drawing 16 (c) is drawing in which having penetrated the 1st pattern and 2nd pattern and having shown the amplitude of the light immediately after composition.

[0083] If it irradiates only by the 1st pattern 232, the amplitude of the light on a wafer will become a gently-sloping inclination in the periphery of a pattern by the diffraction of light, and the boundary will not become sharp. However, in this example, since the light 242 with the phase contrast of 180 degrees which penetrated the transparency field 236 in drawing 13 is arranged around the light 240 which penetrated the transparency field 232 in drawing 13, in the boundary section of the request pattern 229 for which it asks, it weakens each other by interference, and the reduction degree of an optical amplitude becomes remarkable. Therefore, dotage of the profile portion of the image projected on a wafer decreases, the contrast of a projection image is improved sharply, and resolution and the depth of focus improve sharply (drawing 16 (d)). In addition, since optical intensity serves as a square of the amplitude of light, the wave of the negative side of an optical amplitude on a wafer is reversed at a positive side, as shown in drawing 16 (e).

[0084] thus, when the request pattern for which it asks is a pattern which has a two-dimensional breadth according to the mask of this example It considers as the transparency pattern which opens the 1st pattern for a while from the periphery of the two-dimensional pattern (request pattern), and has a transparency field inside a pattern in the relative position on a mask. By using the 2nd pattern as the band-like transparency pattern which has a slightly larger periphery than the 1st pattern periphery, only the boundary section of a request pattern which has a two-dimensional breadth can be made sharp.

[0085] In addition, the alignment mark for carrying out alignment of 1st pattern 209a and 2nd pattern 209b is formed in the mask 209. The drive of the aforementioned alignment mechanism 207 is controlled by this alignment mark.

[0086] Drawing 20 is an example of the mark for the alignment of the pattern divided into two places. This mark pattern is completely made into the same composition, the same relative position, and the size by (a) and (b). The configuration of a mark is not limited on a square, as shown in drawing, but it can use figures, such as a L character type and a cross-joint type. However, it is better to establish two or more configurations where it is the same since precision is increased according to a direction. Moreover, in principle, only the dimension as which these alignment mark is required of the alignment of the alignment mechanism 207 is prepared in a mask 209. That is, although these marks are also needed in the two-dimensional direction of X-Y shaft if the two-dimensional alignment of X-Y shaft is required, in the case of equipment usually like drawing 12, one dimension is enough in many cases.

[0087] When, as for the transmitted light which passed this mark, physical relationship is together put for the phase contrast of light correctly at 180 degrees, the whole of the transmitted light becomes the same as that of what was shaded. Then, what is necessary is that alignment would just be completed when the state of this shading was supervised by CRT etc. and the condition was fulfilled.

[0088] On the contrary, when not shaded completely, what is necessary will be to make the alignment mechanism 207 drive and just to set alignment with (b) to (a) in the time of initial setting etc., so that it may be shaded.

[0089] Next, the manufacture method of the mask 209 of this example is explained, referring to drawing 19.

[0090] The mask (reticle) with which the mask 209 of this example shown in drawing 12 is used by the predetermined manufacturing process of semiconductor integrated circuit equipment is used. In addition, the subject copy of a 5 times as many integrated-circuit pattern as an absolute size is formed in the mask 209 of this example, and it is constituted by the shading field A and the transparency field B.

[0091] After grinding and washing first the front face of the transparent substrate 262 which consists of quartz glass etc. on the occasion of manufacture, the metal layer 263 which consists of Cr with a thickness of about 500-3000A etc. is formed by the sputtering method etc. on the front face. Subsequently, a 0.4-0.8-micrometer photoresist (henceforth a resist) is applied to the upper surface of this metal layer 263. Then, after prebaking a resist, based on the integrated-circuit pattern data of the semiconductor integrated circuit equipment beforehand coded by the magnetic tape etc., an electron ray E is irradiated with an electron-beam-lithography method etc. at the predetermined portion of a resist. In addition, a position coordinate, a configuration, etc. of a pattern are recorded on integrated-circuit pattern data.

[0092] Subsequently, for example, based on the pattern data of drawing 13 (a) and (b), the pattern of (a) and (b) is imprinted to a resist with an electron-beam-lithography method etc.

[0093] It expands or reduces and the pattern data of (a) and (b) create automatically the pattern width of face of the shading field A of the above-mentioned integrated-circuit pattern data, or the transparency field B. For example, in this example, (a) fattens about 0.5-2.0 micrometers of pattern width of face of a shading field, for example, and (b) can create pattern data automatically by taking the original reversal data and the original AND of data for this.

[0094] Then, the mask 209 which has development, etching of a predetermined portion, removal of a resist, and the pattern further shown in drawing 13 (a) and (b) through processes, such as washing and inspection, is manufactured.

[0095] Thus, it is performed as follows in order to imprint the integrated-circuit pattern on a mask 209 on the irradiated sample 215 (it is only described as a wafer below) to which the resist was carried out with \*\* using the manufactured mask 209.

[0096] That is, the integrated-circuit pattern on a mask 209 is imprinted all over a wafer by repeating projection exposure, whenever it moves a wafer in the shape of a step one by one on the movable sample base 216, while arranging a mask 209 and a wafer to the reduction projection aligner of drawing 12, reducing optically the subject copy of the integrated-circuit pattern on a mask 209 to one fifth and projecting on a wafer.

[0097] Next, other examples of the mask concerning this example are explained.

[0098] Drawing 14 (a) and (b) are the important section block diagrams of the mask concerning this invention, respectively, and (a) and (b) are the plans which showed the 1st of the mask 209 of drawing 12, and the 2nd pattern, held the relative-position relation and divided the mask pattern in consideration of the request pattern, respectively. In addition, (c) is the plan of the compounded request pattern. Drawing 17 (a) - (e) is drawing for explaining the amplitude and intensity of light which penetrated the transparency field of the mask shown in drawing 14. In addition, the aligner to be used and its method are the same as that of the aforementioned example.

[0099] As for the example shown in drawing 14, the request pattern 248 shows the pattern composition on the mask for making the boundary section sharp, when it is a-like 1-dimensional pattern with which lines 244-247 are located in a line with a longitudinal direction at a single tier. In this case, the transparency field 249,250 of the 1st pattern which constitutes a line 244,246 among the aforementioned lines 244-247 on the relative configuration of a mask, and the transparency field 251,252 of the 2nd pattern which constitutes a line 245,247 are arranged by turns. Then, it interferes, and it weakens, and it comes to the staging area 255 of each line by which the field which suits constitutes the aforementioned request pattern 248, and each line becomes sharp.

[0100] Drawing 17 (a) In - (e), the relation is explained by the case where only a line 244,245 is extracted among request patterns. The phase contrast of 180 degrees has arisen between the light 256 which penetrated the transparency field 249 of the 1st pattern also in this case, and the light 257 which penetrated the transparency field 251 of the 2nd pattern (drawing 17 (a), (b)). Therefore, the component of light which such light shows by 259,260 of drawing 17 (d) in the field 255 between two lines 244,245 in the request pattern on a wafer will negate each other by interference, and as drawing 17 (d) shows, the inclination 261 of an optical amplitude becomes large. Therefore, the field between the lines 244,245 shown in drawing 14 can set, and a sharp boundary can be formed. In addition, drawing 17 (d) is drawing having shown the amplitude of the light on the wafer before interference typically.

[0101] Consequently, the contrast of the projection image of a 1-dimensional pattern can be improved sharply, and it becomes possible to raise resolution and the depth of focus sharply (drawing 17 (e)).

[0102] When a desired pattern is a-like 1-dimensional pattern with which a line is located in a line with a longitudinal direction at a single tier according to this example By having arranged in the middle of each line which constitutes the pattern of the aforementioned request of the field which arranges by turns the transparency field of the 1st pattern which constitutes the aforementioned line, and the transparency field of the 2nd pattern, carries out [ aforementioned ] interference, weakens, and suits in the relative position on a mask the above -- when two or more lines are located in a line with as narrow a field as the technique of a two-dimensional pattern cannot be taken, imprint precision can be raised sharply

[0103] Next, the example of others of the mask concerning this invention is explained.

[0104] Drawing 15 (a) and (b) are the important section block diagrams of the mask concerning this invention, respectively, and (a) and (b) are the plans which showed the 1st of the mask 209 of drawing 12, and the 2nd pattern, held the relative-position relation and divided the mask pattern in consideration of the pattern of the request, respectively. In addition, (c) is the plan of the compounded request pattern. Drawing 18 (a) - (e) is drawing for explaining the amplitude and intensity of light which penetrated the transparency field of the mask shown in drawing 15. In addition, the aligner to be used and its method are the same as that of the aforementioned example.

[0105] The request pattern 269 of this example arranges the minute sub pattern 272 on the circumference of the square-like mask pattern 270.

[0106] Although it was difficult to perform imprinting such a surrounding minute sub pattern 272 of the two-dimensional pattern 270 with a sufficient precision by the method of attaching a phase transparent membrane to the conventional mask, according to this invention, the good request pattern 269 can be

made easily. Namely, also in the mask of this example shown in drawing 15, it sets to the relative position on a mask. the pattern 274 which has the transparency field of the same size as the two-dimensional pattern 270 for the 1st pattern in consideration of the reduction scale factor -- carrying out -- the 2nd pattern -- the above -- by considering as the minute pattern 276 Drawing 18 (a) As (e) shows, it sets to each transparency field of a mask. the light 277 which penetrated the phase shift member, and a phase shift -- between the light 278 which is not penetrating the member 205 -- the phase contrast of 180 degrees -- being generated (drawing 18 (a) -- (b) -- when such light interferes in the field 280 between a two-dimensional pattern and a minute pattern, it becomes possible to reduce dotage of the image projected on a wafer Consequently, the contrast of a projection image can be improved sharply and it becomes possible to raise resolution and the depth of focus sharply (drawing 18 (e)).

[0107] According to the mask concerning these examples, the following effects can be acquired.

[0108] In the case of exposure, in the boundary section as which the precision of a request pattern is required, so that the light which penetrated the transparency field of the 1st pattern, and the light which penetrated the transparency field of the 2nd pattern may interfere and may weaken and suit Since the 1st pattern and the 2nd pattern are constituted, dotage of the profile portion of the image projected on a wafer decreases, the contrast of a projection image is improved sharply, and resolution and the depth of focus can be raised sharply. Consequently, though the same wavelength is used with the same projection lens as the former, the resolution limit can be raised sharply. Therefore, even if the pattern on a mask is complicated like an integrated-circuit pattern and detailed, it becomes possible to raise sharply the imprint precision of the whole pattern which pattern imprint precision did not fall partially and was formed on the mask.

[0109] moreover, since two patterns are prepared and it is made to acquire the effect of a phase shift by the compounded pattern, there is no transparent membrane in a mask front face, and inspection up [ like / at the time of preparing the conventional transparent membrane on a mask ] un-arranging is lost

[0110] Furthermore, since there is no process which attaches a transparent membrane, the production time of a mask can be sharply shortened rather than the mask which used the transparent membrane on the mask substrate as a phase shift means.

[0111] Although invention made by this invention person above was concretely explained based on the example, it cannot be overemphasized by this invention that it can change variously in the range which is not limited to the above-mentioned example and does not deviate from the summary.

[0112] For example, according to the exposure method using the mask of this invention, it cannot be limited to the concrete composition of equipment, but the flux of light can be divided not only into the composition of said example but into the plurality which divides the flux of light two and uses it, and phase contrast can be attached, respectively, and also let the pattern of two or more masks be the means which carries out synthetic exposure.

[0113] Although the above explanation explained the manufacturing technology of the semiconductor device which is the field of the invention which became the background about invention mainly made by this invention person, it is not limited to it and this invention of do [ for the technical field of the exposure which can apply the improvement effect in imaging by the phase shift method / widely / application ] is clear.

[0114] It will be as follows if the effect acquired by the typical thing among invention indicated in this example is explained briefly.

[0115] Namely, so that the light which penetrated the transparency field of the 1st pattern, and the light which penetrated the transparency field of the 2nd pattern may interfere and may weaken and suit in the boundary section as which the precision of a request pattern is required At least, irradiate two light coherent on a partial target which has phase contrast in the 1st pattern and 2nd pattern on the mask which constituted the 1st pattern of the above, and the 2nd pattern, respectively, and the transparency pattern of those light is compounded. Since the request pattern was created on the irradiated sample, the imprint precision of the boundary section as which the precision of a request pattern is required can be raised.

[0116] The method of carrying out synthetic exposure of the main pattern or the detailed shift pattern (company pattern) which should give a phase shift equivalent to the usual main pattern, pi, or it to two

masks which were explained by the example, and 1 and 2 is made a "multi-mask phase shift method" or the "multi-mask phase inversion shifting method" on this application specifications.

[0117] (3) An example and 3 drawing 21 show the example of this invention, and the phase shift mechanism 301 of the aligner (1:5 reduction projection / step-and-repeat method) of 3.

[0118] The phase shift mechanism 301 is constituted in this drawing by the beam expander 304 prepared between the light source 302 of an aligner, and the irradiated sample 303 (wafer), a mirror 305,307,308, a half mirror 306,313, the optical-axis shifter 309, the corner mirror 310, the optical-path-length adjustable mechanism 311 that carries out the reduction drive of this corner mirror, the relay lenses 312a and 312b of a couple, and the optical system which consists of demagnification-lens-system 315 grade. The mask 314 (or reticle) with which the subject copy of the pattern imprinted by the aforementioned irradiated sample 303 was formed in the alignment system of this optical system is positioned. A mask 314 is a mask (reticle) used by the manufacturing process of for example, semiconductor integrated circuit equipment, and the irradiated sample 303 is a semiconductor wafer which consists of a silicon single crystal.

[0119] After the light L, such as i line (wavelength of 365nm) generated from the light source 302, is expanded by the beam expander 304 and is subsequently refracted in the direction perpendicular to the principal plane of a mask 314 through a mirror 305, they is made into the light L2 which progresses in the direction which intersects perpendicularly with the light L1 which goes straight on through the one-way mirror 306 prepared in the middle of and this 2 \*\*\*\*s. [ an optical path ] Light L2 is refracted through a mirror 307 and the corner mirror 310, and is irradiated by another part of a mask 314 through a different path from light L1. After two light L1 and L2 which penetrated the part where masks 314 differ passed Lenses 312a and 312b and they is compounded by one light L through a mirror 308 and a one-way mirror 313, a reducing glass 315 contracts and image formation irradiation of them is carried out on the irradiated sample 303 positioned on X-Y table 316.

[0120] In the above-mentioned phase shift mechanism 301, since the optical path lengths of the next light L1 and L2 differ after passing a one-way mirror 306, desired phase contrast can be produced among the light L1 and L2 which reached the wafer 303 by changing the height (optical path length of light L2) from the principal plane of a mask 314 to the corner mirror 310. The perpendicular slip of the above-mentioned corner mirror 310 is performed using the optical-path-length adjustable mechanism 311 by the piezoelectric-control element.

[0121] Drawing 22 is the enlarged view of the cross section of the above-mentioned mask 314. It consists of with a refractive index of about 1.47 transparent synthetic quartz glass 322 grade, and, as for this mask 314, the metal layers 323, such as Cr (chromium) which has about 500-3000A thickness in the principal plane, are formed. On the occasion of exposure, the metal layer 323 serves as the shading field A which light does not penetrate, and other fields turn into the transparency field B which light penetrates. An integrated-circuit pattern is constituted by the above-mentioned shading field B, for example, has one 5 times the size of an absolute size (size on a wafer).

[0122] Drawing 23 (a) and (b) are examples of the integrated-circuit pattern formed on the above-mentioned mask 314. The circuit patterns P1 shown in this drawing (a) are some synthetic patterns after an imprint (c), and extract the low section of a transferred sample surface level difference. The circuit patterns P2 shown in this drawing (c) are some synthetic patterns after an imprint (c), and extract Takabe of a transferred sample surface level difference. Patterns P1 and P2 are arranged at the predetermined intervals in the predetermined part of a mask 314. Above-mentioned drawing 23 (a) In (d) 331 Semiconductor substrates, such as Si single crystal substrate or an epitaxial layer (Si), The gate electrode or wiring with which SiO<sub>2</sub> film, 334a, and b consist of Poly Si, a polycide, silicide, or a refractory metal based alloy in 332, The positive-resist film with which 333 was applied on it, and bus available and BC The opening pattern on main mask 314a, The position on the resist the opening pattern on sub mask 314b film [ BD / BB and ] / corresponding to a low section pattern in PA and PC, and PB and PD are the positions on the resist film corresponding to the Takabe pattern.

[0123] Next, the creation method of the above-mentioned mask 314a and b is explained briefly. First, after grinding and washing the front face of synthetic quartz glass, the whole surface on the principal plane, Cr film of about 500-3000A of thickness is deposited by the sputtering method, then an electron beam resist is applied the whole surface on this Cr film. Next, after drawing an integrated-circuit pattern on an

electron beam resist by the electron-beam-lithography method based on the integrated-circuit pattern data beforehand coded by the magnetic tape etc., development removes the exposure portion of an electron beam resist, wet etching removes exposed Cr film and an integrated-circuit pattern is created. The pattern data of the circuit patterns P1 and P2 of the aforementioned couple can be automatically created by expanding reducing the data of the shading field A of the circuit pattern of one of these, or the light transmission field B, or taking the AND of the reversal data of one circuit pattern, and the data of another circuit pattern. For example, the pattern data of the circuit pattern P2 can be automatically created by taking the AND of the data to which the pattern of the transparency field B of the circuit pattern P1 was expanded, and the reversal data of the transparency field B of the circuit pattern P1.

[0124] In order to imprint the integrated-circuit pattern created by the above-mentioned mask 314 on a wafer 303 (drawing 21), it positions on X-Y table 316 of the aligner which shows the wafer 303 which applied the photoresist to the front face first to aforementioned drawing 21, and a mask 314 (314a and 314b) is positioned in the alignment system. While was divided by the one-way mirror 306, and when light L1 is irradiated on one circuit pattern P1 of the circuit patterns P1 and P2 of the aforementioned couple, a mask 314 is performed so that another light L2 may be correctly irradiated on another circuit pattern P2. Next, the perpendicular slip of the corner mirror 310 is carried out, and phase contrast is adjusted so that the phase of two light L1 and L2 when being compounded again may turn into an antiphase mutually. At this time, it presses [ whether the two optical path difference is made and ] down small in consideration of the coherence length of the light source. In order to adjust positioning of a mask 314 and phase contrast of two light L1 and L2 correctly, the alignment marks M11, M12, M21, and M22 (it names generically by Mln) of a couple as shown in drawing 25 (a) formed in the mask 314 and (b) are used. Mark Mln consists of opening of the same configuration same arrangement prepared at equal intervals all over the shading field shown with a slash. That is, all of the interval size of M12, M11, and M21 and M22 are the same. When positioning of a mask 314 (314a and 314b) and adjustment of the phase contrast of light L1 and L2 are made by character, since it interferes each other in the light L1 which penetrated mark M1n, and the light L2 which penetrated mark M2n and it disappears completely, on a wafer 303, the images M1 and M2 of a mark are not formed. That is, it can judge easily whether positioning of a mask 314 (314a and 314b) and adjustment of the phase contrast of light L1 and L2 are made correctly by discriminating the existence of projection images M1 and M2 on a wafer 303.

[0125] Alignment of the patterns P1 and P2 on a mask is performed using the alignment mechanism 309. Next, it is made to correspond to the surface level difference (drawing 23) of the irradiated sample 303, and phase contrast is adjusted. Computer control (program) of the piezoelectric-control element of the optical-path-length adjustable mechanism 311 is carried out, and this adjustment performs it. That is, when a surface level difference is in an irradiated sample since a focal position can be shifted corresponding to phase contrast as shown in drawing 24, it becomes possible [ the upper part and the lower part ] to double a focus.

[0126] Thus, the above-mentioned operation is repeated, reducing, for example to one fifth optically, projecting the subject copy of the integrated-circuit pattern formed in the mask 314 on a wafer 303, and moving a wafer 303 in the shape of a step one by one, after performing positioning of a mask 314 and adjustment of the phase contrast of light L1 and L2.

[0127] By the on-mask phase shift method as shown in drawing 11, the data of drawing 24 form and expose the transparent shifter layer on a mask so that phase contrast may become 150 degrees, 180 degrees, and 210 degrees, respectively. experiment conditions -- the minimum pattern size of 0.35 micrometers, the exposure wavelength of  $\lambda=365\text{nm}$  (i line), and  $\text{NA}=0.42$  -- partial coherency  $\sigma=0.3$ , a resist "RI7000P" (Hitachi Chemical Co., Ltd. make), and an aligner are 5:1i line steppers "RA101" (Hitachi make)

[0128] In addition, the principle of this invention is realizable not only by the pair mask phase shift method by compounding the two above mask patterns but the on-mask phase shift method which exposes one mask by the single flux of light. In this case, it is necessary to form the thickness of the phase shift film 22 of drawing 11 so that phase contrast phi may become the value of the request for 150 degrees - 210 degrees.

[0129] As shown in this example, when using especially two masks for the method of projecting on two or

more image surfaces by making a shift amount into values other than  $\pi(2n+1)$ ; ( $n$  being an integer) with a "multi-image surface phase shift method" in a "phase shift method", it will be called a "multi-mask multi-image surface phase shift method."

[0130] In addition, the exposing method by the simultaneous image formation to two or more flat surfaces which have a level difference without the phase shift shown in the following examples, and the thing of this example are named generically, and it is made the "multi-image surface projection exposing method."

[0131] (4) An example and 4 this example is related with the modification of a step-and-repeat type 5:1 reduction projection aligner (stepper) applicable to the example shown in examples 1-3 and the back. Because of using the low exposure light of a coherency by the request from a process etc., this example is effective, when coherence length is comparatively short.

[0132] Drawing 26 is the \*\*\*\*\* cross section of the exposure optical system of the stepper of this example. In this drawing 402 i line of a mercury-arc lamp and a mercury xenon arc lamp (365nm) etc., The exposure light sources, such as an excimer laser (249nm or 308nm), and 403 An exposed wafer, The lighting optical system with which 404 contains a beam expander, a condensing lens, etc., The half mirror for optical division for 405 dividing mirrors, such as a cold mirror, and 406 dividing Light L into two almost equally, The mirror for 407a and 407b reflecting the division light L1 and L2, respectively, Corner Miller Brock for optical-path-length control concerning [ 408 ] light L1 and alignment with a mask, 408a posterior part corner Miller and 409 for anterior part corner Miller and 408b Corner Miller Brock's 408 drive control means, Corner Miller Brock for optical-path-length control concerning [ 410 ] light L2 and 410a the anterior part Miller and 410b posterior part corner Miller and 414a The anterior part projection a sub mask lens system [ b / 414/ the main mask and ] / corresponding to light L1 and L2 in 412a and respectively 412b, 413 compound corner Miller's 410 drive control system, L1, and L2 \*\*, and 411 is L. The half mirror for composition for carrying out, 415 is the synthetic light L. The posterior part projection lens system for carrying out image formation and 416 are the X-Y stages and wafer adsorption bases for moving a wafer 403 in the XY direction.

[0133] Since operation of this equipment is almost the same as that of each aforementioned equipment, it is carried out to Japanese common chestnut of the explanation of operation, or it obtaining and carrying out and there being nothing an end.

[0134] (5) It is related with the step-and-repeat type 5:1 reduction projection aligner characterized [ main ] by for an example and 5 this example having made almost the same the optical path from a sub mask to this wafer with from the main mask to the wafer, and making almost the same the optical path from a sub mask to the light source with from the main mask to the light source. However, these features cannot be overemphasized by that neither is necessarily the indispensable feature of this invention.

[0135] Drawing 27 and drawing 28 are the cross section of this example and i line aligner of 5, and additional explanatory drawing of a typical beam of light.

[0136] In these drawings, 502 is the light source section and consists of a filter group, Miller, etc. who extract only monochromatic i line (365nm) mostly out of the spectrum of ultraviolet lamps, such as an extra-high voltage mercury arc lamp or a xenon mercury lamp, and issue of those. 504 is single, the condensing lens which consists of several lens (synthetic quartz) group, or a lens system, and forms the Kohler (Koler) lighting to a mask. The 1st prism for optical-path-length adjustment (synthetic quartz) with which 551 was stretched in respect of the half mirror, and 506 are the one-way mirror sides for dividing the exposure flux of light L and making it the main exposure flux of light L1 and the subexposure flux of light L2. To the same polarization mode, this one-way mirror is designed so that it may have almost equivalent reflection factor and permeability. The Miller side for the Miller side for 507a and 580a deflecting the 90 degrees of the main flux of lights L1 and 507b deflecting 90 degrees of subflux of lights L2, and 552a and 552b are polarizing prism (synthetic quartz) which has each vacuum evaporationo Miller side. The main mask (reticle) with which 514a and 514b have a transferred pattern exposed [ or ] and a submask (reticle), and 561a and 561b are the minute driving means of the holder of each mask, the Z-axis (the direction of an optical axis), and XY shaft orientations. When 540a and 540b adjust the optical path length of L1 and L2, the phase contrast setting means for setting up the phase contrast phi of both the flux of lights and 541 are those communicating tubes. It is a one-way mirror side for composition for

the polarizing prism [ prism / 2nd / for optical-path-length adjustment / (synthetic quartz) ] (synthetic quartz) for 562a and 562b deflecting each preceding paragraph projection lens group and 554, and 553b deflecting L2 / 90-degree /, and 549a, 549b and 508b compounding a deviation Miller side, and 513 compounding the flux of lights L1 and L2, and being referred to as L (synthetic flux of light), respectively. This one-way mirror 513 has the same property as the previous one-way mirror 506 for division. The latter-part projection lens group for exposure in 515, the latter-part projection lens group for reference in 565, A photodetection means by which 566 was prepared in the image surface of the projection lens group for reference, and 503 An exposed wafer, The wafer chuck and theta rotation (surrounding \*\*\*\* of vertical axis passing through center of wafer) stage for 576 carrying out vacuum adsorption of the wafer, and securing the flatness of a wafer, As for a levelness adjustment means by which 577 consists of a move stage of the direction of the Z-axis (vertical axis), and 578 consists of three Z-axis driving means, and 579, X stage and 580 are Y stages.

[0137] Drawing 29 is the important section cross section of phase contrast setting means 540a of the above-mentioned stepper. In this drawing a synthetic quartz glass plate and 541a 542a and 543a Those interval adjustment meanses, Metal bellows and 547a 544a Pressure REZABA (Reservoir), The communicating tube which 546a becomes from an austinite system stainless steel pipe, 545a is optical-path-length control room by which the independent gas or independent mixed gas which has a different refractive index from the controlled atmosphere of the loculus by which the stepper is arranged, or the main controlled atmospheres of an exposure flux of light path is held by operation of pressure REZABA 547a at a constant pressure. In addition, this optical-path-length control room 545a can also be considered as a vacua by using 547a as a vacuum pump. When making it a vacuum, it is not necessary to take into consideration the temperature rise of the gas in optical-path-length control room.

[0138] Drawing 30 is the plan of the wafer stage portion of the above-mentioned stepper. As for the Z shaft-orientations each driver element [ stage / theta / a wafer chuck-cum- ] / to which a Z stage and 578 a-c make an exposed wafer and 576, and, as for 577, 503 makes the element of the levelness adjustment means 578, and 579, in this drawing, X table and 580 are Y tables.

[0139] Next, exposure operation of this stepper is explained. First, the inclination of main mask 514a and submask 514b is adjusted, and it is made for the optical path length of the point on each mask corresponding to an exposure field and the light source to become as the same as possible. Furthermore, the optical path length between the points of each corresponding on each mask and a wafer 503 adjusts so that it may become as the same as possible (inclination of a wafer). Next, as an example and 3 explained, using alignment and Mark M, it performs the mask alignment within a focus and XY flat surface, and phase contrast doubling [ phi=pi / phase contrast ] (phase contrast (relative phase contrast being sufficient as long as it interferes) phi being readjusted in the range of pi<phi < pi, and it corresponding to a level difference after that, if required.), and exposure of this site is performed after that.

[0140] Adjustment of phase contrast is performed by changing the thickness of optical-path-length control room 540a or 540b, as shown in drawing 29. That is, the parallel displacement of one quartz board is carried out for the distance between quartz board 542a and b.

[0141] Furthermore, inclination adjustment of each mask and a wafer is performed by making it move to Z shaft orientations by three inclination adjustment means 578 a-c (for the case of a wafer and a mask to also be twisted in the almost same mechanism) as shown in drawing 30.

[0142] The latter-part projection lens group 515 (drawing 27) is constituted so that both sides may be constituted by the "tele cent rucksack", namely, a chief ray may progress in parallel with an optical axis in the both sides of this lens group about itself. Therefore, like the infinite distance tube length amendment system in a microscope, when [ whole ] various kinds of optical elements are inserted between preceding paragraph projection lens group 562a or 562b, and the latter-part projection lens group 515, change of the image formation property of \*\*\*\*\* can be pressed down to the minimum. Furthermore, since preceding paragraph projection lens group 562a and b are near mask 514a and the b independently [ the latter-part projection lens group 515 ], it becomes easy to secure the optimal object side numerical aperture.

[0143] (6) An example and 6 this example mainly exposes the main mask and a submask separately, gives and compounds the phase contrast of those flux of lights (2n+1) pi, and explains the mask pattern used for invention which exposes a wafer by the synthetic light. In the following explanation, the main pattern

and the subpattern corresponding to the same pattern (on a wafer) on a sub mask and the main mask will be projected on a coplanar for convenience, and will be shown. Moreover, \*\*\*\*\* given to this pattern is converted into the size on the wafer in 5:1 reduction projection, and is shown. The boundary of a cover field and an opening field is expressed with a dashed line about a subpattern. About the opening field of a subpattern, it expresses as the point which distributed the corresponding portion.

[0144] drawing 31 is the pattern of the main mask in the case of exposing the isolated aluminum line (others -- explanation being restricted to the typical thing of them, although it is applicable to the same metal wiring line, an insulator layer strip, strip opening, the poly Si wiring or a gate line, polycide wiring, or a gate line) of an example and 6A according to a negative process, and a submask (When forming linear opening, naturally it is necessary to use a positive-resist process by this mask pattern.) Opening on the main mask corresponding to aluminum line in 601a, the shading section according [ 604d and 605d ] to the chromium film of this main mask, 602b and 603b -- the subpattern on a submask (or it is only called a reverse pattern or a reversal slit. the time of the shifter pattern or the compensation pattern, especially the phase being reversed -- phase inversion --) Dimension a is [ about 0.2 micrometers and the size E of 0.3-0.4 micrometers and a size B ] about about 0.1 micrometers.

[0145] Drawing 32 is the main mask and the submask pattern of this example and B. This example corresponds to the contact hole or the isolated hole of a through hole and others, and a positive-resist process is used. (On the other hand, in the case of an isolated film pattern, it is based on a negative-resist process.) In this drawing, the shading section on this main mask, and 613b, 614b, 615b and 616b of opening corresponding to the hole on the main mask (opening) in 611a and 612d are the reversal slit groups on a submask. About a size, it is [ sign / same ] substantially / as a previous example / the same.

[0146] Drawing 33 is a mask pattern corresponding to isolated opening of the main mask of the example and 6C which is the modification of the above-mentioned example and 6B, and a submask etc. In this drawing, 613C, 614C, 615C, and 616C are the auxiliary opening patterns on the main mask for preventing that opening becomes round (a corner enhancement pattern or enhancer), and others are all the same as that of the above-mentioned example and 6B. The size of an enhancer is 0.1-micrometer angle grade. According to the above-mentioned example and 6B, this method has how effective in preventing a bird clapper greatly unusually depending on which the corner section is round.

[0147] Drawing 34 is the main mask and the submask pattern in the case of processing "L" character die opening mouth pattern with which the width of face makes a pair etc. the minimum line width in the exposure process concerned like an old example in a positive-resist process. Setting to this drawing, 621a is opening on the main mask, and 622d is the covered section on the main mask (about a submask, this portion becomes a part of the covered section similarly like before.). That is, the covered section or the covered section is hit except [ all ] the reversal shifter section shown with a dashed line. 623b, 624b, 625b, 626b, 627b, and 628b are shifter field openings on a submask, respectively. The same sign as drawing 32 shows a size. (Especially these signs show the same size, unless it refuses.) In addition, this pattern will turn into isolated film patterns, such as "L" character pattern of aluminum, as it is, if a negative-resist process is used.

[0148] Drawing 35 is the modification and 6E of the above-mentioned example and 6D. In this drawing, the opening pattern on the main mask corresponding to 621a of above-mentioned drawing 34 in 621a and 621d are the auxiliary shading patterns (a corner reduction pattern or reducer) for preventing the superfluous expansion inside [ corner ] "L" character die opening mouth on this main mask, and the size is the same as it of an enhancer. In order that 623c, 624c, 625c, 626c, and 627c may prevent a superfluous reduction of a corner, the covered section on the main mask, and 623b, 624b, 625b, 626b, 627b and 628b of the opening pattern corresponding to the enhancer prepared on the main mask and 622d are shifter patterns (reversal opening), respectively.

[0149] Drawing 36 is the main mask and the submask pattern corresponding to a negative-resist process of an example and a 6F isolated incurvation aluminum circuit pattern. It is the shifter which 631a meets the covered section on the main mask in this drawing opening on the main mask corresponding to aluminum wiring, and 638d and 639d, and 633b, 634b, 635b, and 636b meet aluminum wiring, and runs. Each size is the same as others in principle. If this pattern is applied to a positive-resist pro cell, it is applicable to band-like opening formation.

[0150] Drawing 37 is the main mask and the submask pattern (it corresponds to negative processes, such as an isolated aluminum incursion pattern.) of an example and 6G. This example hits the modification of above-mentioned 6F. In this drawing, it is the opening pattern on which 631c acts as an enhancer, and the cover pattern which acts as a reducer 631d, and these [ both ] are prepared on the main mask and the size is the same as the equivalent pattern of drawing 35. About other points, it is completely the same as the above-mentioned example and 6F.

[0151] Drawing 38 shows the main mask and the submask pattern for line [ of example 6H ] - , and - space pattern. In this case, it considers as a negative-resist process. In this drawing, band-like opening and the pattern section on the main mask corresponding to aluminum line pattern in 641a, 642a, and 643a, band-like shifter opening and the pattern section on the submask corresponding to aluminum line pattern section in 641b, 642b, and 643b (or KOMPURIMENTARI line pattern), and 645d, 646d, 647d, and 648d are the covered sections on the main mask. A line and the space of a size are 0.3 micrometers.

[0152] (Conversion on a wafer) In addition, in the case of a positive, it is necessary to replace opening which adjoins the covered section between opening on the main mask, and opening on a submask, and it on this drawing ON. That is, it is necessary to make it opening of the Lord or a submask come to the portion corresponding to a space. This is the same when forming common knowledge-band-like opening.

[0153] this example and 6 A-H mask pattern are also applicable not only to a multi-mask method (an example, 1·5) which was explained above but an on-mask phase shift (the phase shift exposure method using one mask which has both the shifter patterns and main patterns of phi=omicron that have the reversal transparent membrane of opposed-position difference phi=pi on one mask). In this case, what is necessary is just to carry out mask making for the pattern of drawing 31 · H view as a thing on one mask as it is.

[0154] (7) an example and 7 -- here, explain wafer processing and the exposure process of being used for operation of this invention

[0155] Drawing 39 is the wafer plan showing the flow of exposure of 5:1 reduction step-and-repeat projection exposure. the exposure field (it is also called a unit exposure field in the field as for which optical irradiation is carried out by one exposure operation.) where 703 carried out the exposed wafer (for example, 8 inch single crystal Si wafer), and 702 already carried out the completion of exposure of the orientation flat of a wafer, and 731 and 732 in this drawing, respectively, and each unit exposure field where 733-736 will be exposed from now on -- it is -- this field -- the upper surface of the above-mentioned wafer 703 -- all fields will Exposure is performed to the numerical order shown here.

[0156] Drawing 40 is the plan showing the relation between the unit exposure field 733 in the case of Memory IC, each chip field 721,722, and the field 723 between chips.

[0157] Drawing 41 · E, and drawing 44 · H are the type section views for explaining the exposure process and wafer process flow by the positive and negative-resist of this invention, respectively. It sets to drawing 41 and F view, and since it is easy, about a beam-of-light view and a mask, it is an on-mask phase shift (it is a phase shift method with one mask.). However, only the main pattern is shown in a mask and the shifter is omitted. Although an example is shown, since an optical path only becomes two on the way and is compounded by one in respect of the wafer, in the case of a multi-mask, it is completely the same as that of what was shown here.

[0158] In drawing 41 · E a positive type and a mask, and 745 714 Opening of a mask 714, That 714 is indicated to be to other examples by the reduction projection lens system, the processed wafer with which vacuum adsorption of 703 was carried out on the wafer stage of a stepper, aluminum circuit pattern by which 741 was formed in the 1st oxide film on a semiconductor wafer principal plane, and 742 was formed on it, The 2nd oxide film in which 743 was formed the whole surface on it, and 744 are the positive-resist film (about a resist, it is an example and 16 reference) applied with the spinner all over the upper (0.6 micrometers).

[0159] In drawing 42, 746 is opening formed in the predetermined portion of the resist film 744.

[0160] In drawing 43, 747 is the through hole of the 2nd oxide film formed considering the resist film 744 as a mask.

[0161] In drawing 44 · view H a negative-mold mask and 755 714 The opening or a light transmission pattern, The reduction projection lens system as the point with 715 [ same ], the semiconductor wafer by

which the wafer stage of a stepper was adsorbed like the point as for 703, the oxide film by which 741 was formed on the principal plane, aluminum film put by sputtering all over boiling 742 the top, and 754 are negative-mold photoresist films with a thickness of about 0.6 micrometers formed on it (application) [0162] In drawing 45, 754x are the resist film by which patterning was carried out.

[0163] In drawing 46, 742x are aluminum circuit pattern by which patterning was carried out by using resist film 754x as a mask.

[0164] the drawing 48 view or drawing 54 -- a twin and a well -- it is the manufacture process flow cross section of the CMOS-static RAM (SRAM) by the method, and drawing 55 is a layout pattern on the chip. Hereafter, it explains one by one.

[0165] drawing 48 -- a twin and a well -- n and p by process -- a well -- a formation process is shown this drawing -- setting -- 703 -- an n-type Si single crystal wafer (substrate) and 760n -- n type -- a well -- a field and 760p -- p type -- a well -- it is a field

[0166] Drawing 49 uses the gate formation process following it, and the formed gate as a mask, and the process which forms the source drain of each FET with an ion implantation with a selfer line is shown. this drawing -- setting -- 761 a-c -- a LOCOS oxide film and 762 -- p and n -- a gate oxide film and 763 -- p and n -- respectively -- a polysilicon contest gate electrode (or polycide) and 764 -- p and n are p type and n type high concentration source drain field, respectively

[0167] Drawing 50 shows the PSG film formation process between layers, 2nd layer poly Si wiring, and a high resistance formation process. In this drawing, 2nd layer poly Si wiring and 766r are the poly Si quantity resistance from which 765 becomes a PSG film between layers and 766 becomes the load resistance of a SRAM memory cell.

[0168] Drawing 51 shows the flattening process and contact hole, or through hole formation process by SOG. In this drawing, 767 is [ a contact hole with Si substrate and 768c of an SOG film, 768a, and b, d and e ] the through holes of 2nd layer poly Si wiring and the upper layer.

[0169] Drawing 52 shows a 1st layer aluminum wiring formation process. In this drawing, 769 a-e is 1st layer aluminum wiring.

[0170] Drawing 53 shows the layer insulation film formation process on 1st layer aluminum wiring, and a 2nd layer aluminum wiring formation process. In this drawing, 770 is the 2nd layer aluminum wiring to which the layer insulation film on 1st layer aluminum wiring, 771a, and b were connected with lower layer aluminum wiring etc. through the through hole.

[0171] Drawing 54 shows the final passivation film formation process on 2nd layer aluminum wiring. In this drawing, 772 is a final passivation film.

[0172] Drawing 55 is the plan showing the layout in the chip unit of Above SRAM. As for a chip and 722, in this drawing, 721 is [ a memory cell mat and 723 ] an I/O circuit, an address decoder, read-out, and a circumference circuit that writes and contains \*\*\*\*\* etc.

[0173] Drawing 47 is the exposure process flow view in which having extracted and flow-sized, the process about a photolithography, i.e., the exposure process, in the manufacture process of Above SRAM, and having shown it. this drawing -- setting -- n -- a well - photograph process 7P1 -- n -- as it covers except the portion which should serve as a well, the process which forms a resist pattern on Si<sub>3</sub>N<sub>4</sub> film (on a substrate), and field photograph process 7P2 are processes which put and carry out patterning of the resist film on it, in order to carry out patterning of the Si<sub>3</sub>N<sub>4</sub> film so that the active-region top of a P channel and an N channel may be covered p -- a well - photograph process 7P3 -- p -- in order that a well may carry out channel stopper field formation -- n -- a well -- the process which carries out patterning of the resist film which covers a top, and gate photograph process 7P4 -- the gate electrode 763 -- in order to carry out patterning of p and the n, it is the process which carries out patterning of the resist film on poly Si put on the whole surface, or a polycide layer Since it explained to drawing 56 or drawing 60, and its explanation in more detail, the detail of the process so far was explained briefly here. On a mask, in order to carry out the ion implantation of the n type impurity, n channel photograph process 7 P5 gate 763n at an n channel side Conversely, on a mask, in order to carry out the ion implantation of the p type impurity, the process which carries out patterning of the resist film to a p-channel side, and p-channel photograph process 7P6 gate 763p at a p-channel side The process which forms a resist pattern on the poly Si film put on the whole surface in order that the process which carries out patterning of the resist film to an n

channel side, and poly Si photograph process 7P7 might carry out patterning of the 2nd layer poly Si film used as the 2nd-layer wiring 766 or high resistance 766r (drawing 50), The process which carries out patterning of the resist film which serves as a mask in order that R phot process 7P8 may inject impurity ion into other portions, where a poly Si quantity resistance 766r (drawing 50) top is covered with a resist film according to a negative process, Contact photograph process 7P9 A substrate, a source drain field, a 1st layer poly Si layer, The process which carries out covering patterning of the resist pattern for forming contact hole 768 a-e (drawing 51) for taking contact to a 2nd layer poly Si layer etc. and 1st layer aluminum wiring (aluminum-I) according to a positive process, The regist-patterning process for aluminum-I photograph process 7P10 (drawing 52) carrying out patterning of the aluminum-I, The process which forms the resist pattern for through hole photograph process 7P11 carrying out opening of the through hole for taking connection between aluminum-I and 2nd layer aluminum wiring, aluminum-II photograph process 7P12 (drawing 53) The regist patterning process for patterning of aluminum-II, Bonding pad photograph process 7P13 are a process which puts a resist film on final passivation films other than a pad, in order to form opening about [ corresponding to a bonding pad ] 100-micrometer angle in the final passivation film 772.

[0174] n well of these exposure processes, since the lower limit is comparatively large, generally photograph 7P1, n channel photograph 7 P5, p-channel photograph 7P6, and bonding pad photograph 7P13 do not need to use a phase shift method.

[0175] On the other hand, about the other exposure process of above-mentioned drawing 47, if the "phase inversion shifting method" of each example of this invention is applied, it is effective. The "phase inversion shifting method" is concern including both a "multi-mask phase shift method" and an "on-mask phase shift method."

[0176] In addition, when a considerable level difference is between each flat surface of the memory mat 722 of drawing 55, and the circumference circuit section, it is effective to use any one of "the multi-image surface projection exposing methods" of this invention.

[0177] (8) An example and 8 drawing 56, or drawing 70 is the process flow of 16MDRAMs by this invention. a basic design rule .. 0.6 micrometers, a stack type memory cell, and LOCOS oxide-film separation .. it is .. the fundamental feature .. a twin and a well .. it is two-layer aluminum wiring using CMOS composition, the WSi2 polycide bit line, and the WSi2/TiN tangent In the following processes, a photoresist removal process, pretreatments (washing etc.) and a tail end process, an inspection process, rear-face down stream processing, etc. omit.

[0178] drawing 56 .. Lynn .. n- by the ion implantation of (P) .. a well .. it is the cross section showing a formation process In this drawing, resistivity 10 ohm·cm (a dopant is boron) and a mirror side (100) of 803 are Si single crystal wafers of a principal plane in P type. A thermal oxidation film with thin 860, Si<sub>3</sub>N<sub>4</sub> film whose 861 is an oxygen mask-proof, and 862 act as a mask of ion implantation in the resist layer by which patterning was carried out. n by P (Lynn) into which 863 was introduced by placing .. a well .. it is a field

[0179] p- according [ drawing 57 ] to the ion implantation of boron (B) .. a well .. it is the cross section showing a formation process the thick oxidization Si film (SiO<sub>2</sub>) and 864a in which 865 was formed of thermal oxidation in this drawing .. p of a circumference circuit .. a well .. a field and 864b .. p of the memory array section .. a well .. it is a field

[0180] Drawing 58 is the cross section showing the formation process whose B (boron) pouring p+ type channel stopper field does. For 866 a-d, in this drawing, the photograph resist film as an ion-implantation mask, and 869a and b are [ p+ channel stopper field and 867 a-c of oxygen-proof and Si<sub>3</sub>N<sub>4</sub> film as an ion-implantation mask, and 868 ] gate oxide films.

[0181] Drawing 59 is the cross section showing the state where the LOCOS oxide film was formed. In this drawing, 870 a-e is a LOCOS oxide film.

[0182] Drawing 60 is the cross section showing Lynn appending Si gate formation and the source drain formation process of an n channel. In this drawing, P (Lynn) ion-implantation field corresponding to [d / 871 / 871a, 871c, and / b / 871/ the gate electrode (P dope poly Si) of n channel FET and ] the source or the drain of an n channel in the gate electrode (contest P dope polysilicon) of a p channel FET and 872 a-e and 873 are the photograph resist films as an ion-implantation-proof mask.

[0183] Drawing 61 is a high-concentration n channel source drain field formation process performed after sidewall formation. In this drawing, 872x and y are [ the photoresist film as an ion-implantation-proof mask and 875 a-d of a p-channel source drain field and 874 ] sidewall insulator layers (SiO<sub>2</sub>).

[0184] Drawing 62 is the cross section showing the SiO<sub>2</sub> deposition process between layers, and a polycide bit line formation process. In this drawing, 877a is the poly Si film (Lynn addition), 877b is a silicide (WSi<sub>2</sub>) film, and these form a bit line. SiO<sub>2</sub>, 876 according [ 877c ] to CVD is SiO<sub>2</sub> film by CVD formed after As (arsenic) placing (deposition).

[0185] Drawing 63 is the cross section showing the poly Si electrode formation process used as the individual electrode of the capacitor of a memory cell. In this drawing, SiO<sub>2</sub> film, 879a, and b which were formed as united with SiO<sub>2</sub> films 876 and 877c in 878 are the poly Si deposition film used as the individual electrode of the capacitor of a memory cell.

[0186] Drawing 64 is the cross section showing the formation process of the capacitor plate used as the common electrode of another side of the capacitor of a memory cell. In this drawing, the Si<sub>3</sub>N<sub>4</sub> deposition film with which 880 becomes the dielectric of a capacitor, and 881 are the addition poly Si deposition films used as a plate electrode.

[0187] Drawing 65 is the cross section showing the high concentration source drain formation process of the p channel FET by B+ (boron) placing. In this drawing, 882a and b are the resist films as an ion-implantation-proof mask.

[0188] Drawing 66 is the cross section showing the reflow process of a layer insulation film. In this drawing, the reflow film according [ 883 a-f ] to a BPSG (Boro-Phospho Silicate Glass) film and 884 a-d are the contact holes opened there.

[0189] Drawing 67 is the cross section showing a silicide (WSi<sub>2</sub>/TiN) wiring formation process. In this drawing, 885 a-c is a silicide wiring layer which consists of a lower layer TiN film and both deposition film of the upper tungsten silicide (WSi<sub>2</sub>).

[0190] Drawing 68 is the cross section showing the PSG (Phospho-Silicate-Glass) deposition between layers, and a through hole formation process. In this drawing, 886 a-c is a layer insulation film which consists of a deposition film of three layers of PSG/SOG/PSG.

[0191] Drawing 69 is the cross section showing the formation process of 1st layer aluminum wiring. In this drawing, 887 a-d is aluminum (aluminum 99%, about Si1%) wiring layer (aluminum-I) of a lower layer TiN buffer layer and the upper layer.

[0192] Drawing 70 is the cross section showing the upper PSG film between layers, and a 2nd layer aluminum wiring (aluminum-II) formation process. In this drawing, 888 is a PSG film between layers which consists of a deposition film of three layers of the same PSG/SOG/PSG as previous 886 a-c. 889a and b are 2nd layer aluminum (aluminum-II) wiring layers.

[0193] Drawing 71 is a circuit layout pattern on the chip of Above DRAM. As for a chip field, 822a, and b, in this drawing, 821 is [ a memory array or the memory cell mat section and 823 ] the circumference circuit sections (bonding pad \*\*\*).

[0194] Drawing 72 is the plan having shown a part for a round term of the advancing-side-by-side symmetric property for the cell planar structure of the memory array of Above DRAM mostly. However, since it is easy, up wiring structure is omitted. For a word line and 872d, in this drawing, n type source or a drain field, 877a, and b of a bit line and 879a are [ 871c / a storage node (capacity) and 881 ] plates.

[0195] Next, based on these drawings, the process flow of the last process (wafer process) of Above DRAM is explained.

[0196] Like the above, a p type Si single crystal wafer with a thickness of 0.7mm · about 1.0mm is prepared, and the thin thermal oxidation film for buffers is formed in a field (100) on the whole surface. Si<sub>3</sub>N<sub>4</sub> film is deposited on the whole surface by the thickness of grade sufficient as an oxygen mask-proof by CVD on it. Then, a rotation application is carried out all over the above-mentioned principal plane of a wafer, and the exposure process (an exposure process, 1) of this invention performs etching of patterning of the above-mentioned resist, and Si<sub>3</sub>N<sub>4</sub> lower layer film. Next, as shown in drawing 56, Lynn placing is performed into the portion which should serve as a field n well by using resist film 862 grade as a mask. Next, the resist film 862 is removed completely and selection formation of the thermal oxidation film is carried out on n wells 863 by using Si<sub>3</sub>N<sub>4</sub> film 861 as an oxygen mask-proof. next, Si<sub>3</sub>N<sub>4</sub> film 861 is

removed completely and it is shown in drawing 57 as n a well the upper oxide film 865 as the mask of an ion implantation p boron (B+) is driven into the portion which should serve as a well next each enlargement diffusion (N<sub>2</sub> annealing) and activation of a well are performed Furthermore, after removing the oxide films 860 and 865 on a substrate completely, thin thermal oxidation film 869a and thin b, and Si<sub>3</sub>N<sub>4</sub> film are formed in the whole surface. Next, as shown in drawing 58, patterning is carried out according to the exposure process (an exposure process, 2) of this invention so that the Si<sub>3</sub>N<sub>4</sub> above-mentioned film may remain only in an active region, and it considers as oxygen-mask-proof 867 a-c. Then, resist removal is carried out. Furthermore, a resist film is applied to the whole surface, it exposes by one method of this inventions (an exposure process, 3), and the whole upper surface surface of n wells covers by the resist 868. The ion implantation of the boron (B+) is carried out to field 866 a-d which should serve as a channel stopper in the state. Next, the resist film 868 is removed completely and field oxide-film 870 a-e is alternatively formed by thermal oxidation like drawing 58 by using Si<sub>3</sub>N<sub>4</sub> film 867 a-c as a mask. Next, complete removal, thin oxide-film 869a on an active region, and b also remove Si<sub>3</sub>N<sub>4</sub> film 867 a-c further, and gate oxide-film 869a [ new ] and new b are again formed by thermal oxidation (drawing 59).

[0197] Furthermore, after forming a Lynn addition poly Si film in the whole surface and applying a resist to it with reduced pressure CVD, patterning (an exposure process, 4) of this resist film is carried out by one method of this inventions, and patterning of the gate electrode 871 a-d is carried out by using the resist film as a mask (drawing 60). next, n a well a top the resist film 873 covering (exposure PUROSESE, 5) carrying out each above-mentioned gate electrode and self the Lynn (P) ion is conformably poured into field 872 a-e which should serve as a source drain of n channel FET with an ion implantation Then, resist 871b is removed. Furthermore, a field top is similarly covered with a resist film p well (an exposure process, 6), and the ion implantation of the boron (B) is carried out to field 872x and y which should become the source of a p channel FET, or a drain like the point (drawing 61). Furthermore, sidewall 875 a-d is formed around gate 871 a-d according to a well-known sidewall process at a self-adjustment target. Furthermore, as shown in drawing 61, the p-channel section is covered with a resist 874 (an exposure process, 7), the ion implantation of the arsenic (As) is carried out by making them into a mask, and n type field which makes the high concentration field of LDD (Lightly Doped Drain) is formed. Then, a resist 874 is removed.

[0198] Furthermore, as shown in drawing 62, SiO<sub>2</sub> film 876 is deposited on the whole surface with reduced pressure CVD. Next, the contact hole which serves as a bit line of (an exposure process, 8), and a memory cell and contact of a substrate with the resist pattern which has broad opening is formed in a half-self-adjustment target. Furthermore, Poly Si and the WSi<sub>2</sub> reduced pressure CVDSiO<sub>2</sub> are deposited on the whole surface in order, a photoresist is put (an exposure process, 9), and patterning of bit line 877a and the b is carried out. After forming a bit line and removing a resist, SiO<sub>2</sub> film is deposited on the whole surface with reduced pressure CVD, and the bit line side is worn by the insulator layer 878 (drawing 63). Next, a photoresist is put for the contact hole of the storage node electrode of a memory cell, and a substrate (an exposure process, 10), and opening formation is carried out by \*\*\*\*\*ing SiO<sub>2</sub> film 878 and a lower layer oxide film. Next, the poly Si film which should serve as a storage node electrode with reduced pressure CVD is deposited on the whole surface. Furthermore, the ion implantation of Lynn (P) is carried out to the entire poly Si film, activation annealing (N<sub>2</sub> annealing) processing is carried out, a photoresist is put (an exposure process, 11) and patterning of storage node 879a and the b is carried out like drawing 63. Then, a resist is removed.

[0199] Furthermore, as shown in drawing 64, Si<sub>3</sub>N<sub>4</sub> film which should turn into a capacitor insulator layer is deposited with reduced pressure CVD. Next, above-mentioned Si<sub>3</sub>N<sub>4</sub> is oxidized by Atsushi in part. Furthermore, the Lynn addition poly Si film used as a capacitor plate is deposited on it. Next, a resist film is applied on these films, the mask (an exposure process, 12) which carried out patterning of them removes unnecessary poly Si and Si<sub>3</sub>N<sub>4</sub> film, and the capacitor insulator layer 880 and a plate 881 are formed. Then, resist removal is performed.

[0200] Furthermore, as shown in drawing 65, the n channel section is covered with a resist film (an exposure process, 13), and SiO<sub>2</sub> film 878 of the p-channel section is removed. Next, after removing a previous resist, resist film 882a and b are again put on the n channel section (an exposure process, 14),

and the ion implantation of the boron (B+) is carried out to the high concentration source drain field of the LDD structure of a p channel FET, and the field which should become by making it into a mask. Then, a resist film is removed completely and N2 annealing for activation is performed.

[0201] Furthermore, as shown in drawing 66, SiO<sub>2</sub> film and a BPSG film are deposited on the whole surface, and a reflow performs flattening. Next, a photoresist is put and contact hole 884 a-e is formed by what patterning is performed for (an exposure process, 15). Next, the upper surface of the p-channel section is covered with the photoresist (an exposure process, 16), and n+ type n+ contact field is formed in the contact lower part of n type source drain with an ion implantation (Lynn). The above-mentioned resist is removed, the n channel section is covered with the photoresist (an exposure process, 17), and p+ type p+ contact field is formed in the contact lower part of p type source drain with an ion implantation (B). The above-mentioned resist film is removed and N2 annealing for activation of an ion-implantation layer and the reflow of BPSG film 883 a-f is performed.

[0202] Furthermore, like drawing 67, a ground TiN buffer layer and a wiring layer WSi<sub>2</sub> (tungsten silicide) are put on the whole surface by CVD, a photoresist film is applied on it, patterning (an exposure process, 18) is carried out to a desired configuration, and silicide wiring 885 a-c is formed by dry etching by making it into a mask. Then, an unnecessary resist film is removed. N2 annealing processing is carried out.

[0203] Furthermore, like [ drawing 68 ], deposition formation of the PSG film between layers which has the structure of PSG/SOG/PSG is carried out, and a through hole is formed by carrying out dry etching of except for the place which should serve as a through hole by (the exposure process and 19) according to a positive-resist process in the state where it covered with the resist. Then, a resist film is removed.

[0204] Furthermore, the ground TiN film and aluminum wiring layer (99 % of the weight of aluminum, Sil % of the weight) which should serve as aluminum-I are deposited like drawing 69, it leaves only on the portion which should serve as aluminum wiring in a resist (an exposure process, 20) according to a negative process on it, and patterning formation of the aluminum-I wiring 887 a-d is carried out by dry etching. Then, a resist film is removed.

[0205] Furthermore, the layer insulation film 888 which consists of three layers of plasma SiO<sub>2</sub> / SOG (Spin-On-Glass) / plasma SiO<sub>2</sub> is deposited like drawing 80 , and after the positive process (an exposure process, 21) has covered except the portion which should serve as a through hole on it by the resist, a through hole is formed by dry etching. Then, a resist is removed. Next, aluminum wiring layer (aluminum99%Sil%) which should serve as aluminum-II is put on the whole surface, and a resist (exposure process, 22) film is put only on the portion which should serve as wiring on it according to a negative process. This forms aluminum-II wiring 889a and b by carrying out dry etching of this resist film as a mask.

[0206] Furthermore, an ordinary-pressure PSG film (final passivation) is deposited, and a resist film is put according to a positive process (an exposure process, 23) in addition to the portion which should serve as a bonding pad on it. Opening for bonding pads is formed by chemical etching by using this resist film as a mask.

[0207] the exposure process as which a dimensional pimple is carried out among each above exposure process, it is and conditions are required, 2 and 4, and 9- to 11, 15, and 18-22, the phase shift method of each example of this invention is effective Among those, as shown in drawing 71, when being accompanied by the big level difference between the flat surfaces to which memory array section 822a and b, and the circumference circuit 823 belong, it is effective to utilize the multi-image surface projection exposing method shown in each example of this invention. Moreover, the phase shift method (the phase inversion shifting method) for using the mask of mutual die opening mouths (an example, drawing 38 of 6 and an example, drawing 84 of 15 - drawing 89, etc.) at the process which includes many periodic wiring like an exposure process, and 9, 18, 20 and 22 etc. is effective.

[0208] (9) Explain the view on mask layout creation of an example and 9 this invention, and theoretical Buck Grant.

[0209] Only epsilon on the mask in which drawing 73 does not have the usual phase shift plots so the amplitude intensity u in the case of the light from two openings to which the (wafer top scaled distance) got used (dashed line), and this energy intensity I (solid line) about Coordinate X to the principal plane on

a wafer. (Numerical calculation value) When reduction projection of 5:1 is performed, phase contrast  $\phi_2 - \phi_1 = \Delta\phi$  starts in this way, when equivalent to 0 or it, constructive interference starts, and it becomes like a solid line I, and peaks  $u_1$  and  $u_2$  are not resolved.

[0210] The problem of resolving by the projection system of such a detailed contiguity object is given as follows by Leh Leh (Rayleigh). That is, it is : [0211] when distance (conversion on a wafer) of two approaching points is set to delta.

[Equation 3]

[0212] Here,  $\lambda$  is exposure wavelength and  $NA_1$  is NA (numerical aperture) of the projection system by the side of an image.

[0213] For example, considering the case of i line, it becomes  $\lambda = 0.365$  micrometers,  $NA = 0.4$  [ for example,  $l$  ], and the resolution limit delta is set to about 0.56 micrometers. Therefore, if it is going to project the pattern of a size [ that it is of the same grade as wavelength like drawing 73 (for example, 200% - 50% of  $\lambda$ ) ], the problem that two lines coalesce and it cannot dissociate will occur.

[0214] the flux of light between two openings which approach like drawing 74 on the other hand -- phase contrast  $\pi$  (or equivalent to it) -- giving (the phase inversion shifting method) -- a sharp crater appears in the energy intensity I near a zero, consequently a peak is resolved by two

[0215] Drawing 75 is a \*\* type view for explaining the principle of the multi-image surface phase shift method which makes phase contrast  $\Delta\phi$  between an astropyle and subopening  $\pi$  or it like an example and 3 in addition to an equivalent value. This simplifies an optical operation of a reduction projection system sharply. this drawing -- setting -- 991 -- for an astropyle (for example, bus available of drawing 23 (a)), and 921b, the distance between a mask and the image surface, and  $l_1$  and  $l_2$  are [ the exposure flux of light (wavelength  $\lambda$ ) and  $914 / l$  a mask and 921a / subopening (for example., BB of drawing 23 (b)) and  $d$  of the distance between these (conversion on a wafer) openings and  $l$ ] the optical path lengths from each opening to a screen 903 (the image surface Optical on-the-strength [ on a screen ] I  $(x)$  becomes settled as follows.

[0216] The electrolysis intensity  $u_1$  and  $u_2$  by each opening is [0217] when it is the wave number  $k$  and phases  $\phi_1$  and  $\phi_2$ .

[Equation 4]  $u_1 = A \exp[-i(kl_1 - \phi_2)] \dots (9.2)$  [0218]

[Equation 5] It becomes  $u_2 = B \exp[-i(kl_2 - \phi_2)] \dots (9.3)$ . About a synthetic light, it is [0219].

[Equation 6]

[0220] Thereby, it is [0221] when a changed part of  $l$  is set to  $\Delta l$  and  $\Delta\phi = \phi_2 - \phi_1$ .

[Equation 7]

[0222] When a next door and  $\Delta\phi$  are changed, it turns out that the image surface changes. However, this model is a rough model and amendment and a check are required for it by numerical calculation and experiment in detail.

[0223] (10) Explain the ultraviolet light source for projection exposure applied to each exposure process of this invention, and its circumference in an example and 10 this example.

[0224] Drawing 76 is the chart which summarized many properties of the exposure illumination system which can be used. Generally in this chart, a partial coherence (Partial Coherence) is displayed in the Greek character "sigma", and the definition is [0225].

[Equation 8]

[0226] It comes out.  $NA_c$  is the numerical aperture by the side of the mask of an illumination-system condensing lens,  $NA_o$  is the numerical aperture by the side of the mask of an exposure projection lens system, and it is referred to as  $NA_o = 0.4$  here. There is Hg arc luminescence except having been shown in

the deep UV spectrum for 0.2-0.3 micrometers of the Xe-Hg light source (far-ultraviolet), excimer laser luminescence around 0.2 micrometers, and the above figure as the ultraviolet light source used for exposure of this invention besides having been shown here etc.

[0227] In addition, the lighting used for this invention has the so-called structure of Koehler illumination (Kohler). However, it is possible also with the lighting by the other composition.

[0228] The example of an exposure illumination system is separately explained to drawing 19 A.

[0229] (11) an example and 11 -- here, explain the modification (it corresponds to an example and 5) of the 5:1 reduction projection aligner used for exposure of this invention In this example, in an illumination system and an exposure projection system, since it is made to perform the lens operation for operating the two division flux of lights only by the respectively same lens system, when the lens system of a couple is used so much for the flux of light of each right and left, there is an advantage which does not need to take into consideration the difference of aberration of a lens system which poses a problem. This exposure system is the both-sides telecentric system constituted by the tele cent rucksack at the mask and wafer side (object side) (image side).

[0230] Drawing 77 is the type section view which the illumination system of the stepper of this example and the exposure projection system simplified. In this drawing, the light source and L to which 1102 emits i line of mercury etc. The initial flux of light, Lighting optical-lens systems, such as a condensing lens from which 1104 constitutes Koehler illumination, The main flux of light and the subflux of light from which L1 and L2 were separated by the half mirror by the same uniform intensity, For the main mask and 1114b, 1114a is [ a submask and 1140a / optical-path-length control room (thing to the main flux of light), and 1140b ] the optical-path-length control room to the subflux of light, and L. As for the synthetic flux of light and 1115, a projection lens system and 1103 are exposed wafers.

[0231] By this method, since the lens system out of which a difference tends to come to various kinds of aberration is made common about both the flux of lights L1 and L2, a large area which can be exposed simultaneous can be taken. Moreover, it can adjust to the value of a request of a phase shift over the whole field which can be exposed at once, and, for the reason, high resolution can be obtained.

[0232] In addition, this example is not limited to the thing of drawing 77, for example, can also use two independent light source systems. Also in such a case, since the main lens systems 1115 about the Lord and the subflux of light are common in the optical system of a lower half (a mask or subsequent ones), the bad influence based on the difference in the aberration of both the optical system to the imprint property of the pattern on the mask of each couple can be pressed down to the minimum.

[0233] Furthermore, this equipment can apply the pattern on two masks to all the exposure methods simultaneously imprinted on one wafer.

[0234] Moreover, about the optical structure simplified in drawing 77, it is almost the same as that of drawing 27 and drawing 28. the portion which carries out difference -- the preceding paragraph lens group 562 -- the both-sides tele cent prepared in the position which there is nothing that hits a and b in this example, and carries out equality to 515 of drawing 27 -- a rucksack projection lens system 1115 is just only going to be

[0235] (12) an example and 12 -- explain the mask defective test equipment for inspecting the mask of this invention here

[0236] Drawing 78 is the type section view which mask test equipment simplified. this drawing -- setting -- 1252 -- the homogeneous-light source of e line (546nm), and L -- the initial-inspection flux of light, and L1 and L2 -- the above-mentioned aligner -- the same -- etc. etc. -- each of the division inspection flux of light uniformly divided by intensity -- the main flux of light and the subflux of light, and M1 and M2 -- an inspected mask and 1240 -- for a and b, as for a 1:1 projection lens system and L, optical-path-length control room and 1265 are [ the synthetic inspection flux of light and 1266 ]

[0237] In addition, as long as it is required, the thing of a larger scale factor than 1 is sufficient as the projection lens 1265, and it may be reduced. However, as for the case of reduction, the projection lens system concerned must be able to resolve a company pattern.

[0238] Next, operation of this equipment is explained. A case is explained although the inspected mask M1 has the opening pattern as it with the same criteria mask M2 with the mask for an on-mask phase inversion shift in the 1st, and that by which phase shift processing is not carried out to the shifter pattern

(company pattern and complementary pattern) section, i.e., a phase shift film, is not formed. In this case, if optical-path control-means 1240a and b are adjusted and optical paths L1 and L2 are made equal (the phase contrast of  $2n\pi$  is sufficient), when normal, by the synthetic image, a shifter pattern will not appear at all. On the other hand, when the thickness of a phase shift film is unusual, the portion serves as a bright section and it is detected by the detector 1266. In this case, since image formation of the corresponding main pattern is carried out as a bright section, the interrelation of a defective part and the main pattern may be grasped clearly.

[0239] In the mask inspection for a multi-mask phase inversion shift, the case where the inspected masks M1 and M2 are a main mask and a submask, respectively is explained to the 2nd. In this case, optical-path-length control-means 1240a and b are adjusted, and if it sets up so that phase contrast may become 0 or it, and equivalence between the two optical path L1 and L2, image formation of the synthetic pattern of both the main pattern and a subpattern (company pattern) will be carried out to the image surface. Therefore, the design pattern information on the synthetic pattern and mask is compared electrically, and a defect can be judged synthetically.

[0240] It designs about the case where it is the mask comrade who should be the same pattern which has the company pattern with which the inspected masks M1 and M2 cannot resolve both depending on an exposure projection system in the mask inspection for a multi-mask phase inversion shift (phase contrast also contains things other than  $\pi$ ) to the 3rd. in this case, the \*\*\*\* major key ready means 1240 -- if a and b are adjusted and phase contrast is set as a value equivalent to  $\pi$  or it, the synthetic image of a normal company pattern will disappear, or will become feeble as compared with the case of being general. On the other hand, if there is an unusual pattern, only the portion will serve as a clear bright section.

[0241] (13) Like the memory IC, such as DRAM, an example and 13 this example is applied to the reduction projection exposure of a wafer which has the chip field which has the difference of elevation in a front face, and is related with effective technology.

[0242] Drawing 79 is the simplification positive cross section (optical system) of the step-and-repeat type 5:1 reduction projection aligner of this example. In this drawing The source of the homogeneous light of the same wavelength where 1302a and b are independent respectively (for example, i line), The main flux of light and the subflux of light, 1304a, and b L1 and L2, respectively The Lord and a subexposure lighting lens system (Koehler illumination), The main mask for 1314a exposing a basin (the case of Memory IC circumference circuit), The submask for 1314b exposing a plateau (they being a memory cell or the memory mat section in the case of memory), The covered section corresponding to the plateau section on a chip in 1334i and 1334j, the main pattern section corresponding to the circumference circuit pattern on a chip in 1334k, The covered section corresponding to the basin section on a chip in 1344k, 1344i, and the subpattern section corresponding to the memory mat on a chip in j, L As for an exposed wafer, 1313i, and j, the synthetic flux of light by the half mirror, the reduction projection lens system from which, as for 1315, the object and image side was constituted by the tele cent rucksack, and 1303 is [ a plateau (memory mat section), 1313k, or 1324 ] a basin (circumference circuit section).

[0243] Drawing 80 is the plan showing arrangement of the field on the wafer corresponding to the unit step of exposure. All the fields where the field surrounded with 1313 and a dashed line in this drawing is exposed by the unit step, i.e., a unit exposure field, and 1321 and 1322 The 1st and the 2nd chip field, and 1323 and 1324, respectively The circumference circuit section of each chip field, the main exposure section (portion of the slender rectangle divided with the dashed line) to which 1313k hits a basin or a valley, and 1313 -- i and j are the subexposure sections which hit a plateau (both sides divided with the dashed line), or a plateau

[0244] Next, operation of the reduction projection aligner of this invention is explained. The exposure field 1313 is divided into two masks 1314a and 1314b by this method. This hits memory mat field 1313i, j, and circumference circuit section 1313k. The level difference [ like ] usually shown in drawing (drawing 79) is followed on these fields in many cases. In such a case, each field is used as the pattern on a separate mask, those masks are separately moved in the direction of the Z-axis (it is the same as an optical axis), and it exposes simultaneously in the state where it adjusted so that the image of each field might carry out image formation to the flat surface to which the resist film on a wafer corresponds respectively.

[0245] In this case, in order to avoid this since the influence of the chromatic aberration of the projection

lens system 1315 comes out if a difference is in both wavelength, you may make it divide the flux of light from the single light source like an example and 12, although two or more light source lamps of the same wavelength etc. are used for the light source.

[0246] in addition -- while making the projection lens system 1315 common about the flux of lights L1 and L2 in this stepper -- a both-sides (object side and image side) tele cent -- since it is considering as rucksack composition, the image formation position can be changed by minute movement to Z shaft orientations of each mask, without changing the scale factor

[0247] (14) An example and 14 this example applies the phase shift exposing method (an "on-mask phase shift method" is called in this application.) performed by forming the transparent membrane for making the predetermined portion on the same mask reverse a phase.

[0248] Drawing 81 is the simplification positive cross section (optical system) of the step-and-repeat method 5:1 reduction projection aligner of this example. In this drawing 1402a and b The monochrome exposure light sources, such as i line independent of mutual, The lighting lens system, 1414a, and b from which, as for the main flux of light and the subflux of light, 1404a, and b, L1 and L2 constitute Koehler illumination The main mask for exposing the predetermined pattern of a lowlands portion (on a wafer), The submask for 1414b exposing the predetermined pattern of the high-ground portion on a wafer, A synthetic quartz mask substrate, 1414m, and n 1414x and y The chromium shading section, The transparent membrane for phase inversions prepared on the astropyle section corresponding to a pattern in 1414p and q, 1414s, and opening corresponding to a phase shifter in t, L The lowlands portion on a wafer (a wafer is 1403) and 1413i of the synthetic flux of light by the one-way mirror, the 5:1 reduction projection lens system from which, as for 1415, the both sides by the side of an object and an image were constituted by the tele cent rucksack, and 1413k are the high-ground portions on a wafer.

[0249] Drawing 82 is a plan for a unit exposure field being shown on a wafer 1403, and solving the exposure method of this invention. The portion in which opening 1414p is prepared as 1451a, such as a chip field on this drawing and corresponding to chips, such as memory, in 1421 and 1422 corresponding to a unit exposure field in 1413 and the circumference circuit section corresponding to the lowlands on each chip in 1423 and 1424, is shown in drawing 81, and 1451b are portions in which opening 1414q is prepared similarly.

[0250] Drawing 83 is the plan of the mask in which the example of a mask in case pattern section 1451a predetermined and predetermined b of a previous lowlands portion and the high-ground section are a slender pattern like isolated aluminum wiring is shown. This mask corresponds to a negative-resist process. In this drawing, the slit-like opening pattern respectively corresponding to a shifter in the opening pattern respectively corresponding to aluminum wiring in 1414p and 1414q, 1414g, and h, 1414s, and t are the phase inversion films formed on it.

[0251] Since it is completely the same as the aforementioned example and 13 about operation of the stepper of this example, it omits. In this example, since two fields which have a level difference can be simultaneously exposed by the on-mask phase shift method, it is detailed sizes, such as DRAM with a large level difference as shown in a previous example and 8, and applies and is effective in the exposure process which cannot be resolved in the usual process. This method is effective in all types of on-mask phase shift method.

[0252] (15) An example and 15 this example is related with the formation methods, such as a period adapting the multi-mask phase shift method of this invention, or the on-mask phase shift method, or a translation number aluminum circuit pattern.

[0253] Drawing 84 - C are the wafer plans showing the outline of aluminum period pattern (on a wafer) set as the object of this example 15 A-C. As for a unique pattern, and 1559 and 1560, for 1503, in drawing 84, a contiguity pattern, and 1551 and 1552 are [ the wafer upper surface and 1553 ] residual periodic patterns. As for the contiguity pattern, and 1554 and 1555, for 1556, in drawing 85, a unique pattern, and 1561 and 1562 are [ a residual periodic pattern and 1503 ] the wafer upper surfaces. As for the unique pattern with which 1558 hits the edge of a periodic aluminum circuit pattern, and 1557, in drawing 86, a residual periodic pattern and 1503 are the wafer upper surfaces.

[0254] Drawing 87 is the layout or superposition layout pattern on the mask corresponding to above-mentioned drawing 84, a solid line shows the boundary of the opening pattern of the main mask,

and a dashed line shows the boundary of the opening pattern of a submask. In the case of an on-mask phase shift mask, a solid line corresponds to the opening pattern of the amount of phase shifts "0", and a dashed line corresponds to the opening pattern of the amount of phase shifts "pi." About drawing 87 - drawing 89, as for the size, aluminum line breadth is drawn by actual size, as for 0.3-0.4 micrometers and each figure.

[0255] In drawing 87 1514 (the case of the multi-mask phase inversion shifting method is mainly explained hereafter) A quartz mask substrate, The astropyle pattern corresponding to the aluminum line 1559 on the main mask in 1559a, The shifter pattern on the submask which accompanied 1559b to it, the astropyle pattern on the submask corresponding to the aluminum line 1553 in 1553b, The astropyle pattern on the main mask corresponding to the aluminum line 1560 in 1560a, The shifter pattern on the submask which accompanied 1560b to it, and 1559c are the auxiliary opening patterns for negating the ghost who may arise from it being in this distance from the openings 1559a and 1560a corresponding to aluminum line of both sides.

[0256] Drawing 88 is a mask layout view corresponding to the same drawing 85 view as previous drawing 87. the astropyle section (on the main mask) on this drawing and corresponding to [ 1514 ] the aluminum line 1556 of drawing 85 in a mask substrate and 1556a, and 1556 b and b The shifter pattern on the submask accompanied to it, and 1561b and 1562b are the opening patterns on the submask corresponding to 1561 and 1562, respectively.

[0257] Drawing 89 is a mask layout view corresponding to the same drawing 86 as previous drawing 87 and drawing 88. In this drawing, the astropyle section on the main mask corresponding to the edge aluminum wiring 1558 of drawing 86 in 1558a, the shifter pattern on the submask corresponding to it in 1558b, the astropyle section on the submask corresponding to one of the inside aluminum lines 1557 in 1557b, and 1514 are mask substrates.

[0258] Next, the operation of these masks is explained. First, drawing 86 and drawing 89 are explained. By such high density period pattern, although the mask layout of the type of drawing 38 is used, since there is no shifter pattern (complementary main pattern) which adjoins about the outside half of the edge aluminum line 1558 in this case so that it may guess from the amplitude distribution of drawing 74 at the edge of a periodic pattern, line breadth will become broadcloth. Then, additional company opening pattern (shifter) 1558b is prepared so that the unnecessary breadth may be canceled.

[0259] Next, the case of drawing 85 and drawing 88 is explained. In such a periodic pattern, although mask layout with a phase shift equivalent to "pi" or it by turns like drawing 38 is used, when only one is projected like drawing 85, or when having projected to several [ every ] (1 [ or ]), the problem of becoming thick is by the reasons as the point of aluminum wiring of the lobe etc. nil why 1556 is the same to un-want. In order to avoid this, shifter pattern 1556b and b are prepared.

[0260] Next, the case of drawing 84 and drawing 87 is explained. Although the mask layout with a phase shift of "pi" (or equivalent to it) is used by turns like drawing 38 also in such a periodic pattern, when only one is short like drawing 84 (it is the same several [ every / every ] when short), the 1st problem that each inside of 1559 and 1560, such as aluminum wiring of the both sides, becomes thick for un-wanting occurs. Furthermore, when it is the size with which the valley of the amplitude shown in drawing 74 laps, the 2nd problem that a ghost appears in those middle occurs. In order to solve this 1st problem, the company shift patterns 1559b and 1560b are formed. Moreover, in order to solve the 2nd problem, auxiliary pattern 1559c (auxiliary company pattern) is prepared.

[0261] Especially if the technique of the more than explained above is applied to the high density pattern section of the following processes, it is effective. That is, they are an example, the exposure process in 8, 2, 4, 9, 11, 18 and 20, and 22 grades. [ the process and 7P2 in drawing 71 , 7P4, 7P7, 7P10 and seven p12, ] In addition, an on-mask phase shift or whichever of a multi-mask phase shift is sufficient as a mask and the method of exposure.

[0262] (16) An example and 16 this example is explanation of the photograph resist used for exposure of the wafer of this invention. With the wavelength of the monochrome ultraviolet light source used for exposure, a resist can be chosen from among drawing 90.

[0263] A resist is uniformly applied to the thickness of 0.6 micrometers all over the upper principal plane of a wafer by the spin coater.

[0264] (17) An example and 17 this example is related with improvement of the mask used for a pair mask or a multi-mask phase shift method.

[0265] Drawing 91 is the informality cross section of the principal part of the optical system of the step-and-repeat type 5:1 reduction projection aligner by the law. The lighting optical-lens system in which 1702 forms sources of the ultraviolet homogeneous light, such as i lines, such as Hg lamp, in, and 1704 forms Koehler illumination in this drawing. The main mask and the submask corresponding to the main division light and subdivision light in L1 and L2 corresponding to [ b / division lighting light, 1714a, and ] lighting light in L, The 1st astropyle pattern corresponding to the 1st isolated pattern in 1751a, The 2nd astropyle pattern corresponding to the 2nd isolated pattern in 1754b, 1752a and 1753a are the 2nd subopening pattern 0 incidental to the astropyle pattern of the above 2nd. Namely, a shifter, the 1st subopening pattern which accompanied 1755b and 1756b to the astropyle pattern of the above 1st, 1740a, and b An optical-path-length adjustment means as shown in drawing 29, respectively or alignment ready loculus, and L An exposed wafer and 1709 are the photograph resist films with which a synthetic light and 1715 were applied uniformly [ a 5:1 reduction projection lens system and 1703 ] on the above-mentioned wafer 1703.

[0266] Drawing 92 is the superposition mask flat-surface layout pattern showing how the astropyle pattern corresponding to many isolated patterns is distributed on the main mask and a submask. In this drawing, the circle according [ the circle by the solid line in the mask substrate when piling up 1714a on 1714b, the pattern section (a part for an one shot) by which simultaneous exposure of 1733 is carried out, and the square of a dashed line ] to each astropyle pattern on main mask 1714a and a dashed line is each astropyle pattern on submask 1714b.

[0267] thus, heating \*\*\*\*\* according to the exposure light of both masks by distributing an astropyle pattern equally on both masks -- it can be made identically and uniform

[0268] (18) An example and 18 drawing 93 are the \*\*\*\*\* cross sections of the exposure optical system of the step-and-repeat method 5:1 reduction projection aligner (stepper) for enforcing the multi-mask phase shift method (the pair mask phase shifting method) of one example of this invention. In this drawing 1802 The light source for exposure like i line of Hg lamp (it is an example and 10 for details), The main exposure flux of light into which the original exposure flux of light and L1 were divided for L, the subexposure flux of light into which L2 was similarly divided, The prism with which 1851 contains the one-way mirror 1806 for optical division, phase adjustment as show 1840 to 205 of drawing 12, drawing 29, or the following examples, or an optical-path-length adjustment means, i.e., a shifter, The prism which contains the capacitor 6 by which 1808a and 1807b form the mirror for the main flux of light and the subflux of lights, and 1804a and 1804b form Koehler illumination (Kohler), respectively, Phase adjustment or an optical-path-length adjustment means, i.e., a shifter, as shows 1840 to 205 of drawing 12, drawing 29, or the following examples, The condenser lens in which 1808a and 1807b form the mirror for the main flux of light and the subflux of lights in, and 1804a and 1804b form Koehler illumination (Kohler), respectively, They are the prism [ mask / sub/ the Lord and ] for the composition to which 1814a and b contain and 1854 contains the one-way mirror 1813 for composition, respectively, and L. The flux of light for composition and 1815 are constituted from a 5:1 reduction projection lens system by the tele cent rucksack in the both sides by the side of an object and an image. It is a wafer stage as shows 1803 to an exposed wafer and shows 1881 to drawing 27 and drawing 19 A.

[0269] In this example, since the main exposure optical axis which penetrates a wafer, and the main lighting light optical axis which penetrates the light source lie at right angles, constituting mostly the optical path of the Lord and subdivision light in the symmetry can carry out comparatively easily.

[0270] In addition, this equipment cannot be overemphasized by that it is widely applicable to the exposure method using two masks shown in other examples of not only a phase shift method but this application.

[0271] (19) An example and 19 this example explains the example of the exposure illumination system for enforcing the pair mask phase shift method (multi-mask phase shift method) of this invention, and other one example of exposure optical system.

[0272] Drawing 19 A is the \*\*\*\*\* cross section of the exposure optical system of the step-and-repeat type 5:1 reduction projection aligner of this example. In this drawing an extra-high pressure mercury lamp

and 1982 1902 An ellipsoid mirror, The original exposure lighting flux of light and 1983 L The 1st reflecting mirror (for example, aluminum mirror), 1985 a fly eye lens and 1987 for a shutter and 1986 Aperture, A filter (for example, shortcut filter) and 1984 1988 The 2nd reflecting mirror (for example, cold mirror), The one-way mirror for the condensing lens from which 1904 constitutes Koehler illumination, and 1906 dividing the original exposure flux of light L into the Lord and the subexposure flux of lights L1 and L2, The optical-path-length adjustment means or phase shift board (205 of drawing 12, 540 of drawing 27 a, b in addition to this) which shows 1940 to other examples, A deviation mirror [ as opposed to the subflux of light L2 in 1907b ], the mask with which 1914 carried the main pattern and the subpattern, The mask holder which 1961 holds a mask like other examples and performs adjustment of XYZ and the direction of theta, and also an inclination, Each object side projection lens system [ as opposed to / c / 1961] the Lord and the subflux of light in opening of the center, 1964a, and b /, The one-way mirror for composition for the deviation mirror to the main flux of light L1 and 1913 compounding the main flux of light L1 and the subflux of light L2, and 1949a considering as the synthetic light L, the prism for composition for 1954 containing a one-way mirror, and the image side lens system which makes a part of 5:1 reduction projection lens system from which 1915 was constituted by the both-sides tele cent rucksack by the side of an object and an image (an example and 11 -- the same) independently [ the previous object side lens systems 1964a and 1964b ] -- The wafer adsorption base where 1903 serves as an exposed wafer and 1976 serves as theta drive table, and 1977 are other directions, i.e., a Y-axis movable carriage with horizontal vertical direction, i.e., Z-axis movable carriage, and 1979, where \*\*\*, i.e., an X-axis movable carriage, and 1980 are horizontal on the other hand.

[0273] In this example, since a mask substrate is a single, doubling between the Lord and a submask becomes unnecessary.

[0274] (20) An example and 20 this example explains the two-dimensional partial adjustable shifter board which can be used as the optical-path-length adjustment means shown in other examples, or a shifter board.

[0275] Drawing 95 is the simplification positive cross section of a stepper when adding the adjustable shifter of this example to the shift board 1940 of drawing 19 A, substitution, or it. as [ show / 2002 / in this drawing / in drawing 76 and drawing 19 A ] -- ultraviolet or the far-ultraviolet light source -- The phase detector, i.e., the scanner, for L measuring the original exposure flux of light, and 2091 measuring the phase of the coordinate on the field of the original exposure flux of light (x y), The one-way mirror for 2006 dividing the original exposure flux of light L into the main flux of light L1 and the subflux of light L2, 2040 -- difference deltaphi (x y) of the phase of the coordinate (x y) of the main flux of light L1, and the phase of this coordinate of the subflux of light L2 -- being local (each minute portion) -- the two-dimensional variable-phase shift board for setting it as a desired value, or a shifter -- L1 (x y) and L2 (x y) show the portion of the coordinate (x y) of each flux of lights L1 and L2, 2014 is the mask which carried the main pattern and the subpattern in the place isolated on one mask, the thickness of each part of a mask differs, and drawing exaggerates and shows that the phase shift at the time of being mask passage is dependent on a coordinate (x y), 2049a compounds the deviation mirror for the main flux of light L1, 2013 compounds the main flux of light L1 and the subflux of light L2, and it is L. The one-way mirror for composition for obtaining, The phase [ in / the datum level in front of composition / in phi1 (x y) and respectively phi2 (x y) ] of L1 (x y) and L2 (x y), 2015 is constituted from a projection lens system which is independent [ it ] or constitutes a 5:1 reduction projection system with other lens groups by the tele cent rucksack in the both sides by the side of an object and an image. the phase contrast deltaphi (x y) data between the division light of the coordinate (x y) which detected 2003 with the exposed semiconductor wafer and detected 2092 with the scanner 2091 -- being based -- all the exposure fields (unit shot) -- crossing -- phase contrast deltaphi -- regularity -- it is an adjustable shifter control circuit for controlling the adjustable shifter 2040 to a uniform value

[0276] Drawing 96 is the enlarged view of one principal plane of the adjustable shifter 2040 of aforementioned drawing 95. In this drawing, it is the gap section in which 2040a does not have many square transparent electrodes, and 2041 does not have an electrode. If the width of face of this gap section is set below to the size corresponding to the minimum-solution image size on a wafer, it is effective in reducing the noise which \*\*\*\* in this gap section. One side of a previous square electrode is 20

micrometers - about 200 micrometers. Furthermore, carrying out near [ on the optical axis of the optical faculty material which should compensate dispersion in a phase by it ] makes it wish, it is, and the position of the adjustable shifter 2014 on an optical path is \*\*. That is, when the greatest cause of dispersion in the phase in a single shot is a mask substrate, arranging on the optical axis near the mask is effective.

[0277] Drawing 97 is the X-X cross section of the adjustable shifter of above-mentioned drawing 96. any 1 of what shows 2042 to drawing 98 in this drawing as the electro-optics crystal which has the POKKERUSU (Pockels) effect, and 2040 -- the square transparent electrode (segment) which a and b oppose, and 2043 are transparent insulator layers Transparent wiring of the width of face below a minimum-solution image size is formed so that desired voltage can be independently impressed to each segment into this insulator layer 2043 (by conversion on a wafer). The previous adjustable shifter control circuit 2092 compensates dispersion in phase contrast deltaphi in a single shot, i.e., the area within single step exposure, by controlling the voltage of many segments through these wiring.

[0278] (21) About the creation method of the logical explanation about the reference on-mask phase shift exposing method for supplementing with the publication of this application, and a mask, the calculus of a pattern, and an experimental data, since it is indicated below, make with the publication of this application example with it. namely, Japanese Japanese Patent Application No. No. (November 22, Showa 63 application) 205350 [ 63 to ] and Japanese Japanese Patent Application No. No. (October 2, Heisei 1 application) 257226 [ one to ] -- and 437 The U.S. patent application 07 corresponding to it / 268 (November 16, 1989 application), Japanese JP,62-50811,B, the 74-75 pages of the "Nikkei micro DEBAISEZU" May, 1990 issues, REBENSUN's and others -- IMPURUBINGU resolution in photo lithography and the Wiz - A phase shifting mask" -- IEEE tolan SAKUSHO 1828 - 1836 pages 0 of 29-volume issue [ N-on electron DEBAISEZU ED-No. 12 December, 1982 ] [ 'Improving Resolution in Photolithographwith a Phase-Shifting Mask', Levenson et al, IEEE Transaction on Electron Devices, vol.ED-29 and No.12 December 1982, P.1828-1836, Ito's and others "projection image distortion amendment of photo-mask pattern for 1-micrometer processes" JEOL communication society paper magazine -- 1985 year 5 month vol.J68-C No.5 -- it is the 325-332nd page

[0279] Since the exposure illumination system which used the high-pressure mercury lamp etc. for Japanese JP,62-171123,A is indicated, it makes with description of this application example with this.

[0280] Since the composition of the projection lens system of both-sides tele cent rucksack structure is shown, it carries out to a part of description of this application example with this at Japanese JP,61-22626,A.

[0281] Since the creation technology of a mask in which the electron ray was used is indicated by Japanese JP,61-43420,A, to it, it makes with a part of description of this application example with this.

[0282]

[Effect of the Invention] It will be as follows if the effect acquired by the typical thing among invention indicated in this application is explained briefly.

[0283] Since the design of a mask including arrangement of a phase shift field becomes comparatively easy in case a semiconductor device is formed using the phase shift method for reversing the phase of the light which penetrates the light-transmission section which adjoins each other through the shading section, and improving the contrast of a projection image, since a suitable resist process can be chosen according to the configuration of the pattern which it is going to form, a semiconductor device with a sufficient pattern precision can be manufactured.

[Brief Description of the Drawings]

[Drawing 1] General drawing of the phase shift mechanism prepared in the aligner which are the example of this invention, and I of 1.

[Drawing 2] The expanded sectional view of the mask which is the above-mentioned example of this invention.

[Drawing 3] (a) and (b) are the plan of the circuit pattern of the couple formed in this mask. (c) is the plan of the circuit pattern which compounds the circuit pattern of this couple and is obtained.

[Drawing 4] (a) - (g) is explanatory drawing showing the amplitude of the light which penetrated the transparency field of the circuit pattern shown in drawing 3 (a) and (b), and intensity, respectively.

[Drawing 5] (a) and (b) are the plan of the alignment mark of the couple formed in this mask. (c) is the plan of the circuit pattern which compounds the alignment mark of this couple and is obtained.

[Drawing 6] (a) and (b) are the plan showing other examples of the circuit pattern of the couple formed in the example of this invention, and the mask of II of 1. (c) is the plan of the circuit pattern which compounds the circuit pattern of this couple and is obtained.

[Drawing 7] (a) - (g) is explanatory drawing showing the amplitude of the light which penetrated the transparency field of the circuit pattern shown in drawing 6 (a) and (b), and intensity, respectively.

[Drawing 8] (a) and (b) are the plan showing other examples of the circuit pattern of the couple formed in the example of this invention, and the mask of III of 1. (c) is the plan of the circuit pattern which compounds the circuit pattern of this couple and is obtained.

[Drawing 9] (a) - (e) is explanatory drawing showing the amplitude of the light which penetrated the transparency field of the circuit pattern shown in drawing 8 (a) and (b), and intensity, respectively.

[Drawing 10] (a) - (d) is explanatory drawing showing the amplitude of the light which penetrated the transparency field of the conventional mask, and intensity, respectively.

[Drawing 11] (a) - (d) is explanatory drawing showing the amplitude of the light which penetrated the transparency field of the conventional mask in which the transparent membrane was prepared, and intensity, respectively.

[Drawing 12] The important section block diagram of the exposure optical system which is the example of this invention, and 2.

[Drawing 13] (a) and (b) are the important section plan showing an example of the pattern composition of the mask of drawing 12, respectively. (c) is the plan of the desired pattern made with these patterns.

[Drawing 14] (a) and (b) are the important section plan showing an example of the pattern composition of the mask of drawing 12, respectively. (c) is the plan of the request pattern made with these patterns.

[Drawing 15] (a) and (b) are the important section plan showing an example of the pattern composition of the mask of drawing 12, respectively. (c) is the plan of the request pattern made with these patterns.

[Drawing 16] (a) - (g) is explanatory drawing showing the amplitude and intensity of light which penetrated the transparency field of the mask of drawing 13.

[Drawing 17] (a) - (h) is explanatory drawing showing the amplitude and intensity of light which penetrated the transparency field of the mask of drawing 14.

[Drawing 18] (a) - (g) is explanatory drawing showing the amplitude and intensity of light which penetrated the transparency field of the mask shown in drawing 15.

[Drawing 19] The cross section of a mask.

[Drawing 20] (a) - (e) is explanatory drawing of the alignment method of the pattern used for the equipment of this invention.

[Drawing 21] The \*\*\*\*\* cross section showing the outline of the exposure optical system of the step-and-repeat type 5:1 reduction projection aligner concerning the example of this invention, and 3.

[Drawing 22] The cross section of the periodic or the mask corresponding to semi-periodic line-and-space pattern of the above-mentioned example of this invention.

[Drawing 23] For (a), the main mask pattern (positive mask) corresponding to the periodic pattern which has the level difference of the above-mentioned example, and this drawing (b) are [ a sub mask pattern and this drawing (c) / the plan of a synthetic opening pattern, and this drawing (d) ] a cross section of the periodic level difference section of the semiconductor integrated circuit equipment in the manufacture way on an exposed wafer similarly.

[Drawing 24] The diagram showing the situation of a gap of the image surface corresponding to the Lord and the sub pattern at the time of the ability to shift the phase contrast phi of L1 and L2 of the above-mentioned example forward and backward than pi ( $2n+1$ ).

[Drawing 25] (a) is the plan showing what formed in the main pattern section among the marks for phase shift doubling of the above-mentioned example. (b) is the plan of the opening pattern for phasing formed in this sub pattern section. (c) is a projection pattern at the time of these composition.

[Drawing 26] The example of this invention, the type section view of the stepper equipment of 4.

[Drawing 27] The \*\*\*\*\* cross section of the exposure projection optical system of the step-and-repeat type 5:1 reduction projection aligner of the example 5 of this invention.

- [Drawing 28] The exposure light source of this above-mentioned equipment, and the \*\*\*\*\* cross section of lighting (for exposure) optical system.
- [Drawing 29] The expanded sectional view of the phase contrast setting means of this equipment.
- [Drawing 30] The plan of the wafer attaching part of this equipment.
- [Drawing 31] The mask pattern plan corresponding to the isolated band-like pattern concerning the example of this invention, and 6.
- [Drawing 32] The mask pattern plan corresponding to the isolated square pattern concerning the example of this invention, and 6.
- [Drawing 33] The mask pattern plan corresponding to the isolated square pattern concerning the modification of above-mentioned drawing 32.
- [Drawing 34] The mask pattern plan corresponding to "L" character type pattern concerning the example of this invention, and 6.
- [Drawing 35] The mask pattern plan corresponding to "L" character type pattern concerning the modification of above-mentioned drawing 34.
- [Drawing 36] The mask pattern plan corresponding to the incurvation isolated band-like pattern concerning the example of this invention, and 6.
- [Drawing 37] The mask pattern plan corresponding to the incurvation isolated band-like pattern concerning the modification of above-mentioned drawing 36.
- [Drawing 38] The mask pattern plan corresponding to a period-strip-like pattern, such as starting the example of this invention, and 6.
- [Drawing 39] The wafer plan showing the exposure step concerning the example of this invention, and 7.
- [Drawing 40] The plan showing the unit exposure field in the exposure method concerning the example of this invention, and 7.
- [Drawing 41] The flow cross section showing the positive process concerning the example of this invention, and 7.
- [Drawing 42] The flow cross section showing the positive process concerning the example of this invention, and 7.
- [Drawing 43] The flow cross section showing the positive process concerning the example of this invention, and 7.
- [Drawing 44] The flow cross section showing the negative process concerning the example of this invention, and 7.
- [Drawing 45] The flow cross section showing the negative process concerning the example of this invention, and 7.
- [Drawing 46] The flow cross section showing the negative process concerning the example of this invention, and 7.
- [Drawing 47] the twin concerning the example of this invention, and 7, and a well - the whole flow view showing the photolithography process in a SRAM process
- [Drawing 48] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 49] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 50] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 51] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 52] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 53] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 54] The flow cross section of the wafer process of SRAM corresponding to above-mentioned drawing 47 of this invention.
- [Drawing 55] The flat-surface layout pattern of the chip field of Above SRAM.

- [Drawing 56] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 57] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 58] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 59] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 60] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 61] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 62] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 63] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 64] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 65] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 66] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 67] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 68] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 69] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 70] The flow cross section showing the wafer process of DRAM concerning the example of this invention, and 8.
- [Drawing 71] The flat-surface layout pattern of the chip field of Above DRAM.
- [Drawing 72] Q is the flat-surface layout pattern of the unit advancing-side-by-side period of the memory cell field of Above DRAM.
- [Drawing 73] The graph for explaining the distribution of the amplitude intensity of light when the phase of the pattern which approached is in phase, and energy intensity.
- [Drawing 74] An isomerism cloth graph in case 180 degrees (relatively) of phases differ like above-mentioned drawing 73.
- [Drawing 75] The type section view of the optical system for explaining the principle of reduction projection of this invention.
- [Drawing 76] The chart showing the terms and conditions of the source for exposure of the homogeneous light used for the exposure method of this invention.
- [Drawing 77] The simplification positive cross section of the 5:1 reduction projection aligner of the example 11 of this invention which carried out all projection lens systems in common using the tele cent rucksack composition by the side of an object.
- [Drawing 78] A is the simplification positive cross section of the example of this invention, and the mask test equipment of 12.
- [Drawing 79] The example of this invention using the two light sources which are not coherent to mutual, the simplification positive cross section of the step-and-repeat type 5:1 reduction projection aligner of 13.
- [Drawing 80] The mask or wafer plan showing the layout of the unit exposure field exposed by the exposure method of above-mentioned drawing 79.
- [Drawing 81] The simplification cross section of the step-and-repeat (the light source which is not coherent is used mutually) type reduction projection aligner for explanation of the example of this

invention, and the exposure method of 14.

[Drawing 82] The flat-surface layout pattern of single position \*\*\*\* (a mask or wafer) in the method of above-mentioned drawing 81.

[Drawing 83] The flat-surface pattern view of the mask used for the method of above-mentioned drawing 81.

[Drawing 84] The example of this invention, the pattern plan on the wafer corresponding to the semi-period pattern of 15.

[Drawing 85] The pattern plan on the wafer corresponding to other semi-period patterns of the above-mentioned example.

[Drawing 86] The pattern plan on the wafer corresponding to the semi-period pattern of further others of the above-mentioned example.

[Drawing 87] The flat-surface layout pattern or superposition flat-surface layout pattern of the on-mask corresponding to the pattern on the wafer of above-mentioned above-mentioned drawing 84, or the mask in a multi-mask phase shift method.

[Drawing 88] The same flat-surface layout pattern corresponding to drawing 85.

[Drawing 89] The same flat-surface layout pattern corresponding to drawing 86.

[Drawing 90] The chart of the photoresist used for operation of this invention.

[Drawing 91] The simplification positive cross section of a step-and-repeat type 5:1 reduction projection aligner showing the exposure method which carries out division loading of the company pattern concerning the example of this invention, and 17 mutually on two masks.

[Drawing 92] The superposition mask pattern view for explaining this method.

[Drawing 93] The right cross section of the short form multi mask stepper concerning the example of this invention, and 18.

[Drawing 94] The right cross section of the pair mask (pattern) aligner (stepper) by the single mask substrate which starts an example and 19 in order to explain the composition of the individual lighting light source of the aligner of each example of this invention.

[Drawing 95] The whole 2-dimensional phasing equipment block diagram concerning the example of this invention, and 20.

[Drawing 96] The plan of this 2-dimensional phase shift board.

[Drawing 97] The cross section of this 2-dimensional phase shift board.

[Drawing 98] The list chart of the crystal which has the electro-optical effect used for an in-phase shift board.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-83067

(43)公開日 平成10年(1998)3月31日

(51)Int.Cl. <sup>b</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 03 F 1/08			G 03 F 1/08	A
7/20	5 2 1		7/20	5 2 1
H 01 L 21/027			H 01 L 21/30	5 0 2 P
27/108				5 2 8
21/8242			27/10	6 8 1 F

審査請求 有 請求項の数8 O L (全48頁)

(21)出願番号 特願平9-248174  
(62)分割の表示 特願平2-247100の分割  
(22)出願日 平成2年(1990)9月19日

(71)出願人 000005108  
株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地  
(72)発明者 岡本 好彦  
東京都青梅市今井2326番地株式会社日立製作所デバイス開発センタ内  
(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 半導体装置の製造方法

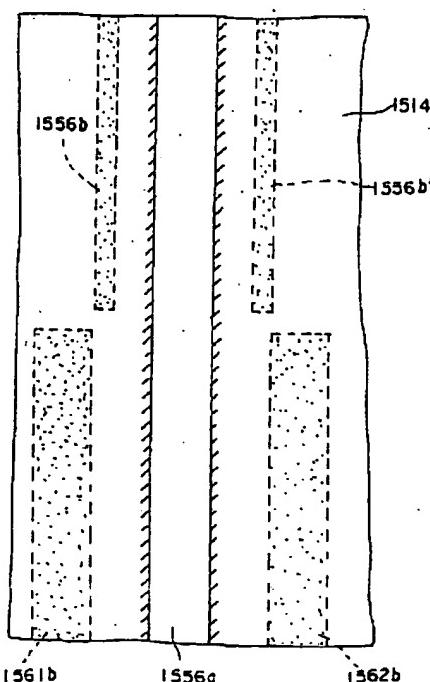
(57)【要約】

【課題】 遮光部を介して隣り合う光透過部を透過する光の位相を互いに反転させる位相シフト法を用いた半導体装置の製造方法において、隣り合う光透過領域が存在しない部分は、他の部分と光強度に差が生じてしまい、寸法精度が悪くなる。

【解決手段】 隣接する光透過部が存在しない部分には、補助窓を離島か領域を設ける。

【効果】 補助光透過領域によって、光強度が調節されるため、寸法精度の良好な半導体素子を製造することができる。

図88



(2)

2

## 【特許請求の範囲】

【請求項1】第一の基板上にレジスト層を形成する工程、

第一の光透過パターンと、前記第一の光透過パターンの第一の辺の一部に遮光膜を介して隣接し、透過光の位相が前記第一の光透過パターンを透過する光の位相と反転する第二の光透過パターンと、前記第一の辺の他の一部に、透過光の位相が前記第一の光透過パターンを透過する光の位相に対して反転され、実像が結像されない程度の大きさの第一の補助光透過パターンが形成された第二の基板に光を照射して、前記第二の基板からの透過光により前記レジスト層にパターンを露光する工程、

前記レジスト層を現像する工程、

現像された前記レジスト層を用いて前記第一の基板にパターンを形成する工程、とを有することを特徴とするパターン形成方法。

【請求項2】前記第一の光透過パターンと前記第二の光透過パターンの間隔は、前記第一の光透過パターンと前記第一の補助光透過パターンの間隔よりも広いことを特徴とする請求項1記載のパターン形成方法。

【請求項3】前記第二の基板には、さらに、

前記第一の光透過パターンの前記第一の辺と対向する第二の辺の一部に遮光膜を介して隣接し、透過光の位相が前記第一の光透過パターンを透過する光の位相に対して反転される第三の光透過パターンと、

前記第二の辺の他の一部に、透過光の位相が前記第一の光透過パターンを透過する光の位相に対して反転され、実像が結像されない程度の大きさの第二の補助光透過パターンが形成されていることを特徴とする請求項1記載のパターン形成方法。

【請求項4】前記第二の基板には、さらに前記第一の補助光透過パターンと遮光膜を介して隣接し、透過光の位相が前記第一の光透過パターンを透過する光の位相に対して反転され、独立した実像が結像されない程度の大きさの第三の補助光透過パターンと、

前記第二の光透過パターンおよび前記第三の補助光透過パターンと隣接し、透過光の位相が前記第二の光透過パターンおよび第三の補助光透過パターンを透過する光の位相に対して反転されるような第四の光透過パターンを有することを特徴とする請求項1記載のパターン形成方法。

【請求項5】一方向に延在する所定の形状を有する複数の第一の光透過パターンがそれぞれ遮光部を介して繰り返し設けられ、隣り合う前記第一の光透過パターンを透過する光の位相が互いに逆相となるパターン群の一部に、前記第一の光透過パターンの代わりに、一方向に延在する前記第一の光透過パターンよりも長い第二の光透過パターンが設けられ、前記第二の光透過パターンの辺の一部に沿って、透過光の位相が前記第二の光透過パターンを透過する光の位相と逆相となるような、解像限界

以下の大きさの補助光透過パターンを有するマスクパターンを縮小投影露光装置により露光して、半導体ウエハの導電膜上に形成されたレジスト層に前記第一および第二の光透過パターンに対応するパターンを形成する工程、

パターンが形成された前記レジスト層を用いて前記導電層を加工し、前記半導体ウエハに配線層を形成する工程、

とを有することを特徴とする半導体装置の製造方法。

【請求項6】一方向に延在する所定の形状を有する複数の第一の光透過パターンがそれぞれ遮光部を介して繰り返し設けられ、隣り合う前記第一の光透過パターンを透過する光の位相が互いに逆相となるパターン群の一部に、前記第一の光透過パターンの代わりに、一方向に延在する前記第一の光透過パターンよりも短い第二の光透過パターンが設けられ、前記第二の光透過パターンと隣接する第一の光透過パターンの辺の一部に沿って、透過光の位相が前記第二の光透過パターンを透過する光の位相と逆相となる、解像限界以下の大きさの補助光透過パターンを有するマスクパターンを縮小投影露光装置により露光して、半導体ウエハに形成されたレジスト層に前記第一および第二の光透過パターンに対応するパターンを形成する工程、

パターンニングされた前記レジスト層を用いて前記半導体ウエハに配線層を形成する工程、

とを有する半導体装置の製造方法。

【請求項7】半導体ウエハ上に配線層を形成するための材料からなる層を形成する工程、  
前記配線層を形成するための材料からなる層上にレジスト層を形成する工程、  
一方向に延在する所定の形状を有する複数の光透過パターンがそれぞれ遮光部を介して繰り返し設けられ、隣り合う前記光透過パターンを透過する光の位相が互いに逆相となるラインアンドスペースのパターン群と、前記パターン群の中で最も外側に位置する第一の光透過パターンの辺に沿って、独立した実像を結像しない程度の大きさで、透過光が前記第一の光透過パターンを透過する光の位相に対して反転される補助光透過パターンとが形成されたフォトマスクを縮小投影露光装置で露光して、前記レジスト層に配線層のパターンを形成する工程、

前記配線層のパターンが形成されたレジスト層を用いて前記配線層を形成するための材料からなる層をエッチングし、前記半導体ウエハに配線層を形成する工程、  
とを有することを特徴とする半導体装置の製造方法。  
【請求項8】半導体ウエハ上にレジスト層を形成する工程、  
複数の所定の形状を有する光透過パターンがそれぞれ遮光部を介して繰り返し設けられ、隣り合う前記光透過パターンを透過する光の位相が互いに逆相となるようなパターン群と、前記パターン群の中で最も外側に位置する

50 ターン群と、前記パターン群の中で最も外側に位置する

(3)

3

第一の光透過パターンの辺に沿って、それ自体では独立した実像を結像しない程度の大きさで、透過光が前記第一の光透過パターンを透過する光の位相に対して反転される補助光透過パターンとが形成され、前記第一の光透過パターンと前記補助光透過パターンの間隔は、前記第一の光透過パターンと前記第一の光透過パターンを遮光膜を介して隣接して設けられた前記所定の形状を有する光透過パターンとの間隔よりも狭いフォトマスクを露光光により、前記レジスト層に露光する工程、その後前記レジスト層を現像し、パターニングする工程、前記パターニングしたレジスト層を用いて、前記半導体ウエハに配線層を形成する工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は露光技術に関し、例えば半導体装置のフォトリソグラフィ工程に適用して有効な技術に関するものである。

【0002】

【従来の技術】半導体集積回路の高集積化が進み、回路素子や配線の設計ルールがサブミクロン・オーダーになると、g線、i線などの光を使用してマスク上の回路パターンを半導体ウエハ上に転写するフォトリソグラフィ工程では、ウエハ上に転写される回路パターンの精度の低下が深刻な問題となってくる。例えば、図1J(a)に示すようなマスク20に形成された透過領域P1, P2および遮光領域Nからなる回路パターンをウエハ上に転写する場合、遮光領域Nを挟む一対の透過領域P1, P2のそれぞれを透過した直後の光Lの位相は、同図(b)に示すように同相であるため、ウエハ上の本来は遮光領域となる箇所で二つの光が干渉して強め合い(同図(c))、その結果同図(d)に示すように、ウエハ上における投影像のコントラストが低下するとともに焦点深度が浅くなり、パターン転写精度が大幅に低下してしまうことになる。

【0003】このような問題を改善する手段として、マスクを透過する光の位相を変えることによって投影像のコントラストの低下を防止する位相シフト技術が提案されている。例えば日本特公昭62-59296号公報には、遮光領域を挟む一対の透過領域の一方に透明膜を設け、露光の際に二つの透過領域を透過した光の間に位相差を生じさせることによって、その干渉光がウエハ上の本来は遮光領域となる箇所で弱め合うようにする位相シフト技術が開示されている。すなわち、図1K(a)に示すようなマスク21に形成された回路パターンをウエハ上に転写する際、遮光領域Nを挟む一対の透過領域P1, P2のいずれか一方に所定の屈折率を有する透明膜22を設ける。そして、この透明膜52の膜厚を適当に調整することにより、透過領域P1, P2のそれぞれを透過した直後の光は、同図(b)に示すように180度

の位相差が生じるため、ウエハ上の遮光領域Nではこれらの光が干渉して弱め合う(同図(c))。その結果同図(d)に示すように、ウエハ上における投影像のコントラストが改善され、解像度および焦点深度が向上し、マスク21に形成された回路パターンの転写精度が良好となる。

【0004】また、日本特開昭62-67514号公報には、マスクの遮光領域の一部を除去して微細な開口パターンを形成した後、この開口パターンまたはその近傍

10に存在する透過領域のいずれか一方に透明膜を設け、透過領域を透過した光と開口パターンを透過した光との間に位相差を生じさせることによって、透過領域を透過した光の振幅分布が横方向に広がるのを防止する位相シフト技術が開示されている。

【0005】このようにマスク上の隣り合った光透過領域の少なくとも一対を透過した光に位相差を持たせて解像度の向上を図る技術を、半導体装置の製造方法において、微細なラインアンドスペースパターンのような周期配置パターンに適用した場合、ラインアンドスペースの

20パターン群の最端部や、パターン群から飛び出したりへこんだりした部分の周辺で得られる光強度と、パターン群中央部で得られる光強度に差が生じパターン寸法に誤差が生じる。

【0006】このような一つのマスク上に通常のパターン(主パターン)とそれと反転した位相を与えるシフト・パターン(随伴パターン、相補パターン)を設けた位相シフト法を本願明細書では、「オン・マスク位相シフト法」と、特に位相シフト量が $(2n+1)\pi$ ; (ここで、nは整数)のとき「オン・マスク位相反転シフト法」ということにする。

【0007】更に、日本特開昭60-109228号には、投影露光のスループットを向上させるために2つのマスクを同時に照射し、それによって1つのウエハの別々のチップに対応する部分を同時に露光する方法が開示されている。なお、日本特開昭60-107835号には、1つの露光光を2つに分割し、それにより同一パターンを有する2つのマスクの同一部分を照明し、それらを合成してウエハを露光することによりマスクの欠陥が片方にあっても問題なく露光する技術が示めされている。

【0008】しかしながら、これら2つはマスク・パターン上の欠陥がウエハ上に転写されることを防止したり、スループットを向上する上では有効であるが、解像度の向上に関しては、全く効果がない。

【0009】

【発明が解決しようとする課題】本発明者の検討によれば、マスクの透過領域の一部に位相シフト領域を設け、そこを通過する光とその近傍の透過領域を通過する光との間に位相差を生じさせる上記従来の位相シフト技術は、マスクの製造に多大な時間と労力とを要するという

(4)

5

問題がある。

【0010】すなわち、集積回路パターンが形成された実際のマスクは、様々なパターンが複雑に配置されているため、透明膜を配置する場所の選定が極めて困難となり、パターン設計に著しい制約が生じる。

【0011】また、マスク上の隣り合った光透過領域の少なくとも一対を透過した光に位相差を持たせて解像度の向上を図る位相シフト技術を、半導体装置の製造方法において、微細なラインアンドスペースパターンのような周期配置パターンに適用した場合、ラインアンドスペースのパターン群の最端部やパターン群から飛び出した部分やパターンが欠損している部分の周辺で得られる光強度と、パターン群中央部で得られる光強度に差が生じパターン寸法に誤差が生じる。

【0012】本発明の一つの目的は、上記した問題点を解消した位相シフト技術を提供することにある。

【0013】本発明の一つの目的は、紫外及び遠紫外光による微細パターンの露光限界を更に微細域まで延長できる投影露光技術を提供することにある。

【0014】本発明の一つの目的は、位相シフト法を用いた集積回路の製造に有用なマスク・パターン・レイアウト技術を提供することにある。

【0015】本発明の一つの目的は、周期的微細パターンの露光に有効な投影露光技術を提供することにある。

【0016】本発明の一つの目的は、エキシマ・レーザ露光技術に応用して有効な投影露光技術を提供することにある。

【0017】なお、特開平3-89346には、隣り合った透過領域の少なくとも一対の透過領域を透過する光に位相差をもたらすラインアンドスペースパターンを有するマスクのパターン群最外部の外側に位相を考慮した補助パターンを設ける技術が記載されているが、ラインアンドスペースパターンのパターン群のなかに突出パターンまたは欠損パターンがある場合については考慮されていない。

【0018】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0019】本願の一発明は、遮光膜を介して隣接する光透過パターンを透過する光の位相を互いに反転させるような位相シフト技術を用いた露光方法であって、隣り合う光透過パターンが存在しない部分の近傍に、補助光透過領域を設けて光強度を調節するようなマスクを用いて半導体装置のパターン形成を行う半導体装置の製造方法である。

【0020】

【作用】上記した手段によれば、ラインアンドスペースパターンのようなくり返しパターンを、隣り合う光透過領域を透過する光の位相を反転させるような位相シフト

6

技術を用いて形成する際に、パターン群の中に隣り合う光透過領域が存在しないような突出した部分や欠損している部分、またはパターン群の最外部においても、その近傍に設けられた補助光透過領域を透過する光との干渉によって、光強度を他の部分と同様にすることができます。

【0021】

【実施例】以下の本発明の実施例の説明は便宜上、複数の項にわけて行うが、各実施例は別々のものではなく、

10 単一の発明に関する工程の一部又は変形例等にあたる。従って、特に必要である場合をのぞき重複部分の説明は行わない。更に、以下の実施例で使用する参照番号に関して、下2桁が同一の番号であるものは、特にことわらないかぎり、同一又は類似の構造又は機能を果すものとする。

【0022】(1) 実施例・1

図1は、本発明の実施例・1のIである露光装置の位相シフト機構1を示している。

【0023】位相シフト機構1は、露光装置の光源2と被照射試料3との間に設けられたビームエクスパンダ4、ミラー5、6、9、ハーフミラー7、8、コーナーミラー10、このコーナーミラー10を微小駆動する光路長可変機構11、一対のレンズ12a、12b、縮小レンズ13等からなる光学系により構成される。この光学系のアライメント系には、前記被照射試料3に転写されるパターンの原画が形成されたマスク14が位置決めされる。マスク14は、例えば半導体集積回路装置の製造工程で使用するマスク(レチクル)であり、被照射試料3は、例えばシリコン単結晶からなる半導体ウエハである。

【0024】光源2から発生したi線(波長365nm)などの光は、ビームエクスパンダ4によって拡大され、次いでミラー5を介してマスク14の正面と垂直な方向に屈折された後、光路の途中に設けたハーフミラー7を介して直進する光L1とこれと直交する方向に進む光L2とに分割される。光L2はミラー9およびコーナーミラー10を介して屈折され、光L1とは異なる経路を通ってマスク14の別の箇所に照射される。マスク14の異なる箇所を透過した二つの光L1、L2は、レンズ12a、12bを通過した後、ミラー6およびハーフミラー8を介して一つの光Lに合成された後、縮小レンズ13により縮小され、XYテーブル15上に位置決めされた被照射試料3上に照射される。

【0025】上記位相シフト機構1においては、ハーフミラー7を通過してからマスク14に至るまでの二つの光L1、L2の光路長が異なるため、マスク14の正面からコーナーミラー10までの高さ(光L2の光路長)を変えることによって、マスク14を通過した直後の二つの光L1、L2の間に所望の位相差を生じさせることができる。例えばマスク14を通過した直後の二つの光

(5)

7

$L_1, L_2$ の位相が互いに同相となるときのコーナーミラー10の位置を原点とし、この原点から下記の式

【0026】

$$[数1] d = (2m+1)\lambda/4 \quad \dots(1)$$

( $\lambda$ ：光の波長、 $m$ ：整数)で定義される距離( $d$ )だけコーナーミラー10を垂直方向に移動することにより、マスク14を通過した直後の二つの光 $L_1, L_2$ の位相を互いに逆相(位相差180度)にすることができる。上記コーナーミラー10の垂直移動は、例えば圧電制御素子等を用いた光路長可変機構11を用いて行う。

【0027】図2は、上記マスク14の断面の拡大図である。

【0028】このマスク14は、例えば屈折率が1.47程度の透明な合成石英ガラス等からなり、その主面には500~3000Å程度の膜厚を有するCr等の金属層16が形成されている。露光に際して金属層16は光が透過しない遮光領域Aとなり、その他の領域は光が透過する透過領域Bとなる。集積回路パターンは、上記遮光領域Aと透過領域Bとによって構成され、例えば実寸の5倍の寸法を有している。

【0029】図3(a), (b)は、上記マスク14に形成された修正回路パターンの一例である。同図(a)に示す回路パターン $P_1$ は、斜線で示す遮光領域Aとこの遮光領域Aによって周囲を囲まれた、例えばL字状の透過領域Bとからなる。一方、同図(b)に示す回路パターン $P_2$ の透過領域Bは、回路パターン $P_1$ の透過領域Bと同一形状を有し、かつその寸法が拡大された透過領域Bの内部に、回路パターン $P_1$ の透過領域Bと同一形状、同一寸法の遮光領域Aを配置したパターンとなっている。すなわち、回路パターン $P_2$ の透過領域Bは、実質的に回路パターン $P_1$ の透過領域Bの周辺部のパターンと一致している。この二つの回路パターン $P_1, P_2$ は、図3(c)に示すような回路パターンP(斜線部)を高い精度でウエハに転写するための一対のパターンであり、両者はマスク14の所定の箇所に所定の間隔で配置されている。

【0030】次に、上記マスク14の作成方法を簡単に説明する。

【0031】まず、合成石英ガラス板の表面を研磨、洗浄した後、その主面上の前面に、例えば膜厚500~3000Å程度のCr膜をスピッタリング法により堆積し、続いてこのCr膜上の全面にホトレジストを塗布する。次に、磁気テープ等に予めコード化された集積回路パターンデータに基づいて、電子線露光法によりホトレジスト上に集積回路パターンを描画した後、ホトレジストの露光部分を現像により除去し、露出したCr膜をウエットエッチングにより除去して集積回路パターンを作成する。前記一対の回路パターン $P_1, P_2$ のパターンデータは、その一方の回路パターンの遮光領域Aまたは透過領域Bのデータを拡大または縮小したり、一方の回路

8

パターンの反転データともう一方の回路パターンのデータとの論理積をとったりすることによって自動的に作成することができる。例えば回路パターン $P_2$ のパターンデータは、回路パターン $P_1$ の透過領域Bのパターンを拡大したデータと、回路パターン $P_1$ の透過領域Bの反転データとの論理積をとることによって自動的に作成することができる。

【0032】上記マスク14に作成された集積回路パターンをウエハ3上に転写するには、まず表面にホトレジ

- 10 斯トを塗布したウエハ3を前記図1に示す露光装置のXYテーブル15上に位置決めし、マスク14をそのアライメント系に位置決めする。マスク14は、ハーフミラー7によって分割された一方の光 $L_1$ が前記一対の回路パターン $P_1, P_2$ のうちの一方の回路パターン $P_1$ 上に照射されるときに、もう一方の光 $L_2$ がもう一方の回路パターン $P_2$ 上に正確に照射されるように行う。次に、コーナーミラー10を垂直移動させ、マスク14を通過した直後の二つの光 $L_1, L_2$ の位相が互いに逆相となるように位相差の調整を行う。マスク14の位置決めおよび二つの光 $L_1, L_2$ の位相差の調整を正確に行うには、例えばマスク14に形成された図5(a), (b)に示すような一対の位置合わせマーク $M_1, M_2$ を利用する。マーク $M_1, M_2$ のそれぞれは、斜線で示す遮光領域Aとこの遮光領域Aによって周囲を囲まれた、例えば正方形の透過領域Bとからなるパターンによって構成され、それらの寸法および形状は全く同一である。マスク14の位置決めと光 $L_1, L_2$ の位相差の調整とが正確になされている場合は、マーク $M_1$ を透過した光 $L_1$ とマーク $M_2$ を透過した光 $L_2$ とは、互いに干渉し合って完全に消失するので、ウエハ3上にはマーク $M_1, M_2$ の投影像Mが形成されることはない。すなわち、ウエハ3上で投影像Mの有無を識別することによって、マスク14の位置決めと光 $L_1, L_2$ の位相差の調整とが正確になされているか否かを容易に判定することができる。

【0033】このようにしてマスク14の位置決めと光 $L_1, L_2$ の位相差の調整とを行った後、マスク14に形成された集積回路パターンの原画を、例えば光学的に1/5に縮小してウエハ3上に投影し、ウエハ3を順次ステップ状に移動させながら上記操作を繰り返す。

- 40 【0034】図4(a)は、前記回路パターン $P_1$ が形成された領域におけるマスク14の断面図、図4(b)は、前記回路パターン $P_2$ が形成された領域におけるマスク14の断面図である。

【0035】回路パターン $P_1$ の透過領域Bを透過した直後の光 $L_1$ と回路パターン $P_2$ の透過領域Bを透過した直後の光 $L_2$ とは、図4(a), (b)に示すように、互いの位相が逆相となる。また、回路パターン $P_2$ の透過領域Bは、回路パターン $P_1$ の透過領域Bの周辺部のパターンと一致しているため、二つの光 $L_1, L_2$ の合成光Lの振幅は同図(c)のようになる。従って、この合成

(6)

9

光しがウエハ3上に照射されると、同図(d)に示すように、元の光L<sub>1</sub>, L<sub>2</sub>の境界部で干渉して弱め合う。その結果、同図(e)に示すように、ウエハ3上に投影される像のコントラストが大幅に改善され、解像度および焦点深度が大幅に向向上する。

【0036】このように本実施例1の露光装置は、光源2から発生する光Lを二つの光L<sub>1</sub>, L<sub>2</sub>に分割し、この二つの光L<sub>1</sub>, L<sub>2</sub>がマスク14に達するまでの光路長を変えることによって、マスク14を通過した直後の二つの光L<sub>1</sub>, L<sub>2</sub>の位相を互いに逆相とし、その後二つの光L<sub>1</sub>, L<sub>2</sub>を合成してウエハ3上に照射する。また、本実施例1のマスク14は、一方の回路パターンP<sub>2</sub>の透過領域Bが、もう一方の回路パターンP<sub>1</sub>の透過領域Bの周辺部のパターンと一致するような一対の回路パターンP<sub>1</sub>, P<sub>2</sub>を有している。従って、上記露光装置を用いて上記マスク14上に形成された集積回路パターンをウエハ3上に転写することにより、回路パターンP<sub>1</sub>の透過領域Bを透過した光L<sub>1</sub>と回路パターンP<sub>2</sub>の透過領域Bを透過した光L<sub>2</sub>とを合成して得られた光Lは、元の光L<sub>1</sub>, L<sub>2</sub>の境界部で干渉して弱め合うため、ウエハ3上に投影される像のコントラストが大幅に改善され、回路パターンPを高い精度でウエハに転写することができる。

【0037】従って、本実施例1の1の露光方法においては、下記のような効果を得ることができる。

【0038】(1) 従来の位相シフト技術のように、マスク上に透明膜等の位相シフト手段を設ける必要がないので、パターン設計に制約が生じることはない。本実施例1のIでは、一つの回路パターンをウエハ上に転写する際、マスク上に一対の回路パターンを形成する必要があるが、この一対の回路パターンはその一方の回路パターンの遮光領域または透過領域のデータを拡大または縮小したり、一方の回路パターンの反転データともう一方の回路パターンのデータとの論理積をとったりすることによって自動的に作成することができる。

【0039】(2) 従来の位相シフト技術では不可欠であった透明膜の欠陥の有無を検査する工程が不要である。本実施例1のIでは、一対の回路パターンの欠陥検査は、元のパターンデータと比較する等によって、通常のマスクと同様に実施することができる。また、寸法検査についても、レーザ測長等によって通常のマスクと同様に実施することができる。従って、マスク検査工程が煩雑になることはない。

【0040】(3) マスク上に透明膜等の位相シフト手段を設けないので、通常のマスクと同様の方法で洗浄することができる。従って、通常のマスクと同程度に異物のないマスクを作成することができる。

【0041】(4) 上記(1)～(3)により、マスクの製造に多大な時間と労力を要することなく、回路パターンの転写精度を向上させることができる。

10

【0042】図6(a), (b)は、前記実施例1のIのマスクに形成された一対の回路パターンの他の例(実施例・1のII)である。

【0043】同図(a)に示す回路パターンP<sub>1</sub>および同図(b)に示す回路パターンP<sub>2</sub>のそれぞれは、斜線で示す遮光領域Aとこの遮光領域Aによって周囲を囲まれた、例えば長方形の透過領域Bとからなる。一対の回路パターンP<sub>1</sub>, P<sub>2</sub>は、同図(c)に示すような回路パターンP(斜線部)を高い精度でウエハに転写するための一対のパターンであり、両者はマスク14の所定箇所に所定の間隔で配置されている。回路パターンPは、寸法および形状が互いに等しい四つのパターンP<sub>A</sub>, P<sub>B</sub>, P<sub>C</sub>, P<sub>D</sub>からなる。回路パターンP<sub>1</sub>の透過領域B<sub>A</sub>はパターンP<sub>A</sub>に対応し、回路パターンP<sub>1</sub>の透過領域B<sub>C</sub>はパターンP<sub>C</sub>に対応している。また、回路パターンP<sub>2</sub>の透過領域B<sub>B</sub>はパターンP<sub>B</sub>に、回路パターンP<sub>2</sub>の透過領域B<sub>D</sub>は、パターンP<sub>D</sub>にそれぞれ対応している。すなわち、回路パターンPは、一対の回路パターンP<sub>1</sub>, P<sub>2</sub>のそれぞれの透過領域Bを交互に配置したパターンとなっている。

【0044】図7(a)は、前記回路パターンP<sub>1</sub>が形成された領域におけるマスク14の一部断面図、図7(b)は、前記回路パターンP<sub>2</sub>が形成された領域におけるマスク14の一部断面図である。

【0045】回路パターンP<sub>1</sub>の透過領域Bを透過した直後の光L<sub>1</sub>と回路パターンP<sub>2</sub>の透過領域Bを透過した直後の光L<sub>2</sub>とは、図7(a), (b)に示すように、互いの位相が逆相となる。また、二つの光L<sub>1</sub>, L<sub>2</sub>の合成光Lは、同図(c)に示すように元の光L<sub>1</sub>, L<sub>2</sub>の境界部が互いに接近する。従って、この合成光L'がウエハ3上に照射されると、同図(d)に示すように、元の光L<sub>1</sub>, L<sub>2</sub>の境界部で干渉して弱め合う。その結果、同図(e)に示すように、ウエハ3上に投影される像のコントラストが大幅に改善され、解像度および焦点深度が大幅に向向上する。

【0046】図8(a), (b)は、前記実施例1のIのマスクに形成された一対の回路パターンのさらに他の例(実施例・1のIII)である。

【0047】同図(a)に示す回路パターンP<sub>1</sub>は、斜線で示す遮光領域Aとこの遮光領域Aによって周囲を囲まれた、例えば正方形の透過領域Bとからなる。一方、同図(b)に示す回路パターンP<sub>2</sub>の透過領域Bは、回路パターンP<sub>1</sub>の透過領域Bの各辺の外側に配置されている。この一対の回路パターンP<sub>1</sub>, P<sub>2</sub>は、同図(c)に示すような回路パターンP(斜線部)を高い精度でウエハに転写するための一対のパターンであり、両者はマスク14の所定箇所に所定の間隔で配置されている。

【0048】図9(a)は、前記回路パターンP<sub>1</sub>が形成された領域におけるマスク14の一部断面図、第1I図(b)は、前記回路パターンP<sub>2</sub>が形成された領域に

(7)

11

におけるマスク 14 の一部断面図である。

【0049】回路パターン  $P_1$  の透過領域 B を透過した直後の光  $L_1$  と回路パターン  $P_2$  の透過領域 B を透過した直後の光  $L_2$  とは、図9 (a), (b) に示すように、互いの位相が逆相となる。また、二つの光  $L_1$ ,  $L_2$  の合成光  $L'$  は、同図 (c) に示すように元の光  $L_1$ ,  $L_2$  の境界部が互いに近接する。従って、この合成光  $L'$  がウエハ 3 上に照射されると、同図 (d) に示すように、元の光  $L_1$ ,  $L_2$  の境界部で干渉して弱め合う。その結果、同図 (e) に示すように、ウエハ 3 上に投影される像のコントラストが大幅に改善され、解像度および焦点深度が大幅に向かう。

【0050】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0051】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体集積回路装置の製造工程に用いられるマスクに適用した場合について説明したが、本発明はこれに限定されるものではなく、マスクを透過した光を被照射試料上に照射して上記マスクに形成された所定のパターンを転写する露光技術全般に広く適用することができる。

【0052】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0053】遮光領域および透過領域からなる所定のパターンが形成されたマスクに光を照射し、前記マスクの透過領域を透過した光を被照射試料上に照射することによって、前記マスクに形成された所定のパターンを前記被照射試料上に転写する際、光源から発生する光を二つの光に分割し、前記二つの光のそれぞれが前記マスクに達するまでの光路長を変えることによって、前記マスクの異なる箇所を通過した直後の二つの光の位相を互いに逆相とし、その後前記二つの光を合成して前記被照射試料上に照射する本願の露光方法によれば、マスク上の所定の透過領域を透過した一方の光とマスク上の他の透過領域を透過したもう一方の光とが被照射試料上において近接して配置される箇所では、それらの境界領域で二つの光が干渉して弱め合うので、投影像のコントラストが大幅に改善される。

【0054】これにより、マスクの製造に多大な時間と労力とを要することなく、パターンの転写精度を向上させることができる。

#### 【0055】(2) 実施例・2

本実施例において開示される発明のうち代表的なもの概要を説明すれば、下記のとおりである。

【0056】第1の発明は、それぞれ遮光領域及び透過領域を備えた第1のパターン、第2のパターンを有し、該2種類のパターンに位相差のある少なくとも部分的に

12

コヒーレントな2つの光を照射し、それらの光の透過パターンを合成して、被照射試料上で所望のパターンを作成するためのマスクであって、前記所望パターンの精度が要求される境界部にて、第1のパターンの透過領域を透過した光と、第2のパターンの透過領域を透過した光とが干渉して弱めあうように、前記第1のパターン及び第2のパターンを同一基板上に又は前記第1のパターンと前記第2のパターンとを別々に2枚の基板上に構成したものである。

【0057】第2の露光装置の発明では、少なくとも部分的にコヒーレントな光束を発生する光源と、該コヒーレントな光束を2つに分割するための光束分割手段と、該光束分割手段から再度光束を合成するまでの光路のいずれか一方に置かれた光学位相シフト部材と、第1のパターン及び第2のパターンを透過した光束を单一の光束に合成する光学系と、該単一の光束を被照射試料に縮小して投影する光学系とを有し、前記光学位相シフト部材により、第1のパターンを透過する光と第2のパターンを透過する光の位相を180度までずらし、被照射試料上で合成した所望のパターンを作成するようにした。

【0058】第3の露光方法の発明では、前記第1のマスク上の第1のパターンと第2のパターンに、それぞれ位相差のある少なくとも部分的にコヒーレントな2つの光を照射し、それらの光の透過パターンを合成して、被照射試料上で所望のパターンを作成するようにした。

【0059】なお、本明細書において、少なくとも部分的にコヒーレントな光束とは、干渉して弱め合う効果が達成されるのに十分なコヒーレント性を有した光束を言うものとする。

【0060】また、本実施例において、境界部とは前記所望パターンのパターンを構成する線分の境界のみならず、2つの線分に挟まれた領域をも含むものとする。

【0061】上記した手段によれば、所望パターンの精度が要求される境界部にて、第1のパターンの透過領域を透過した光と、第2のパターンの透過領域を透過した光とが干渉して弱めあうように、前記第1のパターン及び第2のパターンを構成したマスク上の第1のパターンと第2のパターンに、それぞれ位相差のある少なくとも部分的にコヒーレントな2つの光を照射し、それらの光の透過パターンを合成して、被照射試料上で所望パターンを作成するようにしたので、所望パターンの精度が要求される境界部の転写精度を向上させることができる。

【0062】図12は、本発明のマスクを用いた露光装置の一実施例である露光光学系の要部構成図、図13～図15は、前記露光光学系を用いた本発明のマスクの要部平面図、図16～図18は、それぞれ前記図13～図15に対応し、マスクを通過した光の振幅および強度を示す説明図である。

【0063】本実施例の露光装置は機能的に大別して4つのエレメントからなっている。第1はマスク 209 に

(8)

13

位相差のある2つの光束を照射するエレメント（第1のエレメント）、第2はマスク209からなるエレメント（第2のエレメント）、第3はマスク209の2つの透過光を合成し被照射試料215に縮小して照射するエレメント（第3のエレメント）、第4は単一の光束の合成を調整するアライメント機構からなるエレメント（第4のエレメント）である。

【0064】第1のエレメントは、部分的にコヒーレントな光を発する光源201、光源201から出た光を広げる拡げるエクスパンダ202、光路を折り曲げるミラー203、206、入射光の一部光を透過し一部を反射するハーフミラー204、光の位相を変化させる位相シフト部材205で構成される。また、第3のエレメントはマスク209からの2つの透過光を平行光にするためのレンズ201、211、ミラー212、ハーフミラー213、光を縮小するための縮小レンズ214、被照射試料215、可動試料台216で構成される。第4のエレメントは、ミラー203、ハーフミラー204、レンズ210、及びミラー212を移動させるアライメント機構207、その制御回路208から構成されている。

【0065】上記において、ミラー203は装置全体が小型にするために設けられたものであるが、ミラー203を設けず、エクスパンダ202からの光を直接入射してもよい。ハーフミラー204はエクスパンダ202からの光を2つに分割する機能があり、マスク209上の第1のパターン209a上に配置される。位相シフト部材205はハーフミラー204とミラー206との間に又はミラー212とハーフミラー213との間に置かれ、位相を所定だけずらす働きがある。位相シフト部材205は、例えば屈折率が1.47の合成石英ガラスを用いる。マスク209を配置し、位相シフト部材205を設けない状態でミラー212からの第1の光束230とレンズ211からの第2の光束231の位相差が0になっているとすれば、位相シフト部材の厚さdは、光源の波長をλ、部材の屈折率をnとして

#### 【0066】

$$[数2] d = m \lambda / 2 (n - 1) \quad \cdots (2)$$

(m: 整数)としたものを用いる。

【0067】位相シフト部材205を用いるのは、露光の際、二ヶ所の透過領域を透過した光のうち、位相シフト部材205を透過した光と、位相シフト部材205を透過していない光との間に180度の位相差を生じさせるためである。例えば露光の際に照射される光の波長λを0.365μm(i線)、位相シフト部材205の屈折率nを1.5とした場合には、位相シフト部材205の厚さX<sub>1</sub>は、0.365μmのm(整数)倍にすれば良い。

【0068】ミラー206はハーフミラー204を透過した光と位相シフト部材205を透過した光を平行にするためのミラーである。なお、マスク209上の2つの

(8)

14

パターン209a、209bは2つの光330、331に対して直交するように配置される。

【0069】レンズ210、211は通常、その光軸の中心がそれぞれパターン209a、209bの中心と合致するように配置される。ハーフミラー213は2つの光230、231を合成するためのものである。ミラー212はその合成のため、光230を折り曲げる機能がある。

【0070】第4のエレメントにかかるアライメント機構207は露光装置の光学系のうち、位置合わせに必要な一部の光学系を移動させる機構からなり、圧厚電素子等が用いられる。図12においては、ミラー203、ハーフミラー204、レンズ210、及びミラー212を移動させる構成になっているが、露光装置の構成により移動させる光学素子の種類及び数は当然のことながら変化する。なお、このアライメント機構7の移動を制御する方法については、後述する。

【0071】次に、第2のエレメントである本発明のマスク209の構成について説明する。

【0072】まず、被照射試料215上で作りたいパターン(所望パターン)が図13(c)のように2次元的な広がりを有する、逆L字形のパターン229であるとする。図13(a), (b)はそのような所望パターンを作るためにマスク209上に形成された、それぞれ第1のパターン209a、第2のパターン209bの一例の平面図であり、被照射試料215で合成される所望パターン(c)を考慮して相対位置関係を保持して配置される。

【0073】第1のパターン209aと、第2のパターン209bとは共に、それぞれ遮光領域と透過領域との組合せからパターンが作られる。これらのパターンは一枚の基板上に作っても良く、又それぞれ2枚のガラス基板に別々に作っても良い。ただしこの場合はガラス基板の厚さの差分をも前記位相シフト部材の厚さで補正することになる。なお、図13において、透過領域を白い面で示し、遮光領域を斜線で示している。

【0074】図13(a)の透過パターン232は逆L字形の透過領域を有しており、図13(b)の透過パターン236は逆L字形の透過領域内に僅かに小さい逆L字形の遮蔽領域234が設けられ、帯状の透過領域236を有するように構成されている。

【0075】次に、本発明の作用について説明する。

【0076】少なくとも部分的にコヒーレントな光源201から出た光はエクスパンダ202により拡げられ、ミラー203で光路を折り曲げた後、ハーフミラー204によって2つの光束に分割される。ハーフミラー204は通常、透過50%，反射50%のもの(より厳密には、反射率と透過率が等しいもの)が用いられる。2つに分けられた光束のうち、その一方の光学系への光路には、位相シフト部材205が配置されている。その位相

(9)

15

シフト部材205を透過した光は180度の位相差を付けられたあと、ミラー206によりマスク209の第2のパターン209bに照射される。一方、ハーフミラー204を透過した光はマスク209の第1のパターン209aに照射される。

【0077】マスク209上に構成した2カ所のパターン209a, 209bを透過した2つの光束は再度レンズ210, 211により平行光束にされた後、合成される。すなわち、第1のパターン209aを透過した第1の光230はミラー212によって光路を折り曲げられた後、レンズ211を経た第2の光231と、ハーフミラー213により合成され单一の光束にされる。

【0078】その後、縮小レンズ214を用いて、可動試料台216に保持された被照射試料215にマスク209上の2カ所のパターン209a, 209bが合成された状態で照射され、被照射試料215上で所望のパターンが構成される。

【0079】ここで、図13(c)に示した所望パターンを投影するときに、第1のパターン209aと第2のパターン209bの透過光を180度の位相差を持って合成させると、なぜマスク209のパターンの転写精度がよくなるかについて説明する。

【0080】まず、前述のように、縮小倍率を考慮してマスク209の第1のパターン232を、所望パターン229の外周より少し広い外周を有し、その内側に透過領域を有するパターン232に構成する。そして第2の透過パターン236を、同じく縮小倍率を考慮して第1のパターン232から求める所望パターン229と同じ大きさの遮蔽パターン234を引いたときにできる帯状の透過パターン236とする。

【0081】このように構成することにより、求める所望パターン229の周辺領域238には、第2の透過パターン236からの透過光と、第1の透過パターン232の内側の帯状領域236からの透過光とが光の干渉により弱められ、所望パターン229の境界部をシャープにすることができます。また、所望パターン229は第2のパターン側の遮蔽領域234と、同じ大きさの第1のパターン側の透過領域234とが合成されるので、結局、通常の露光と同じになり、パターンが形成される。なお、図13(c)においては、光の照射されている部分を斜線部で示し、干渉して弱められる部分を白い領域238で示しており、図13(a), (b)とは反対のパターンとなっている。

【0082】図16(a), (b)はそれぞれ、マスク209上の第1のパターン209a、第2のパターン209bのY-Y断面図を示した図である。符号262は基板を示し、符号263は遮蔽部材を示す。図16(a), (b)はそれぞれマスク透過直後の光の振幅を示しており、マスクの各々の透過領域232と透過領域236において、位相シフト部材を透過した光(b)と、位相シ

16

フト部材205を透過していない光(a)との間には、180度の位相差が生じていることがわかる。図16(c)は第1のパターンと第2のパターンを透過し、合成直後の光の振幅を示した図である。

【0083】もし、第1のパターン232のみで照射すると、ウエハ上における光の振幅は光の回析により、パターンの周辺部においてなだらかな傾きになり、その境界がシャープにならない。ところが、本実施例では、図13における透過領域236を透過した180度の位相差がある光242が、図13における透過領域232を透過した光240の周辺に配置されているため、干渉により、求める所望パターン229の境界部において弱め合い、光振幅の減少度合いが著しくなる。従って、ウエハ上に投影される像の輪郭部分のぼけが低減し、投影像のコントラストが大幅に改善され、解像度および焦点深度が大幅に向上する(図16(d))。なお、光強度は、光の振幅の2乗となるため、ウエハ上における光振幅の負側の波形は、図16(e)に示すように正側に反転される。

【0084】このように本実施例のマスクによれば、求める所望パターンが2次元的な広がりを有するパターンであるときには、マスク上の相対位置において、第1のパターンをその2次元パターン(所望パターン)の外周より少し広げパターンの内側に透過領域を有する透過パターンとし、第2のパターンをその第1のパターン外周よりも僅かに大きい外周を有する帯状の透過パターンとすることにより、2次元的な広がりを有する所望パターンの境界部のみをシャープにすることができます。

【0085】なお、マスク209には、第1のパターン209aと第2のパターン209bとの位置合わせをするための位置合わせマークが形成されている。この位置合わせマークにより前記アライメント機構207の駆動が制御される。

【0086】図20は、二カ所に分けたパターンの位置合わせのためのマークの一例である。このマークパターンは、(a)と(b)とで全く同一構成、同一の相対位置及び寸法としてある。マークの形状は図のように正方形上に限定されず、L字型、十字型などの图形を用いることが出来る。但し、精度を増すために同じ形状を方向別に複数個設ける方がよい。また、原則的には、これら位置合わせマークは、アライメント機構207の位置合わせに要求される次元だけマスク209に設けられる。すなわち、X-Y軸の2次元の位置合わせが要求されるのなら、これらマークもX-Y軸の2次元方向に必要とされるが、通常図12のような装置の場合、1次元で十分な場合が多い。

【0087】このマークを通過した透過光は、光の位相差が180度で、位置関係が正しく合わされている場合には、その透過光は全て遮光されたものと同一となる。そこでこの遮光の状態をCRT等で監視し、その条件が満たされたとき、位置合わせが完了したことにしておけばよ

(10)

17

い。

【0088】逆に、初期設定のときなどに於いて、完全に遮光されていない場合は、遮光されるように、アライメント機構207を駆動させて(a)と(b)との位置合わせをすれば良いことになる。

【0089】次に、本実施例のマスク209の製造方法を図19を参照しつつ説明する。

【0090】図12に示す本実施例のマスク209は、半導体集積回路装置の所定の製造工程で用いられるマスク(レチクル)が用いられる。なお、本実施例のマスク209には、例えば実寸の5倍の集積回路パターンの原画が形成され、遮光領域Aと透過領域Bとによって構成されている。

【0091】製造に際しては、まず、石英ガラス等からなる透明な基板262の表面を研磨、洗浄した後、その表面上に、例えば厚さ500~3000Å程のCr等からなる金属層263をスパッタリング法等により形成する。ついで、この金属層263の上面に、例えば0.4~0.8μmのフォトレジスト(以下、レジストという)を塗布する。続いて、レジストをプリベークした後、磁気テープ等に予めコード化された半導体集積回路装置の集積回路パターンデータに基づいて電子線露光方式などによりレジストの所定部分に電子線Eを照射する。なお、集積回路パターンデータには、パターンの位置座標や形状等が記録されている。

【0092】次いで、例えば、図13(a), (b)のパターンデータに基づいて電子線露光方式等によりレジストに(a), (b)のパターンを転写する。

【0093】(a), (b)のパターンデータは、上記した集積回路パターンデータの遮光領域Aまたは透過領域Bのパターン幅を拡大または縮小して自動的に作成する。例えば本実施例においては、(a)は遮光領域のパターン幅を、例えば0.5~2.0μm程太らせ、(b)はこれを元のデータの反転データと論理積をとることにより、パターンデータを自動的に作成することが可能である。

【0094】その後、現像、所定部分のエッチング、レジストの除去、さらに洗浄、検査等の工程を経て、図13(a), (b)に示したパターンを有するマスク209が製造される。

【0095】このようにして製造されたマスク209を用いてレジストが塗付された被照射試料215(以下単にウエハと記す)上にマスク209上の集積回路パターンを転写するには、例えば以下のようにする。

【0096】すなわち、図12の縮小投影露光装置にマスク209およびウエハを配置して、マスク209上の集積回路パターンの原画を光学的に1/5に縮小してウエハ上に投影するとともに、可動試料台216にてウエハを順次ステップ状に移動させるたびに、投影露光を繰り返すことによって、マスク209上の集積回路パターン

(10)

18

をウエハ全面に転写する。

【0097】次に本実施例にかかるマスクの他の例について説明する。

【0098】図14(a), (b)はそれぞれ本発明にかかるマスクの要部構成図であり、(a)と(b)はそれぞれ図12のマスク209の第1, 第2パターンを示し、マスクパターンをその所望パターンを考慮して相対位置関係を保持して分けた平面図である。なお(c)は合成された所望パターンの平面図である。図17(a)~

10 (e)は図14に示したマスクの透過領域を透過した光の振幅および強度を説明するための図である。なお、使用する露光装置及びその方法は前記実施例と同様である。

【0099】図14に示す実施例は所望パターン248が線244~247が横方向に一列に並ぶような1次元的なパターンであるときに、その境界部をシャープにするためのマスク上のパターン構成を示したものである。この場合、マスクの相対配置上において、前記の線244~247の内、線244, 246を構成する第1のパターンの透過領域249, 250と線245, 247を構成する第2のパターンの透過領域251, 252とを交互に配置する。すると、干渉して弱めあう領域が前記所望パターン248を構成する各線の中間領域255にきて、各線がシャープになる。

【0100】図17(a)~(e)においてその関係を所望パターンの内、線244, 245のみを抜き出した場合で説明する。この場合も、第1のパターンの透過領域249を透過した光256と、第2のパターンの透過領域251を透過した光257との間に180度の位相差が生じている(図17(a), (b))。従って、これらの光が、ウエハ上における所望パターンにおいて、二つの線244, 245の間の領域255において図17

(d)の259, 260で示す光の成分が互いに干渉により打ち消し合うことになり、図17(d)で示すように、光振幅の傾き261が大きくなる。よって、図14に示す線244, 245の間の領域においてシャープな境界を形成することができる。なお、図17(d)は干渉前のウエハ上の光の振幅を模式的に示した図である。

【0101】この結果、1次元パターンの投影像のコントラストを大幅に改善することができ、解像度および焦点深度を大幅に向上させることができるとなる(図17(e))。

【0102】本実施例によれば、所望のパターンが、線が横方向に一列に並ぶような1次元的なパターンであるときは、マスク上の相対位置において、前記の線を構成する第1のパターンの透過領域と、第2のパターンの透過領域とを交互に配置し、前記干渉して弱めあう領域を前記所望のパターンを構成する各線の中間に配置したことにより、前記2次元的なパターンの手法を取れないくらい狭い領域に複数の線が並んでいる場合に、転写精度を大幅に向上させることができる。

50

(11)

19

【0103】次に本発明にかかるマスクのその他の例について説明する。

【0104】図15(a), (b)はそれぞれ本発明にかかるマスクの要部構成図であり、(a)と(b)はそれぞれ図12のマスク209の第1, 第2パターンを示し、マスクパターンをその所望のパターンを考慮して相対位置関係を保持して分けた平面図である。なお(c)は合成された所望パターンの平面図である。図18(a)～(e)は図15に示したマスクの透過領域を透過した光の振幅および強度を説明するための図である。なお、使用する露光装置及びその方法は前記実施例と同様である。

【0105】本実施例の所望パターン269は、正方形状のマスクパターン270の周囲に微小サブパターン272を配したものである。

【0106】このような、2次元パターン270の回りの微小サブパターン272を精度良く転写するのを従来のマスクに位相透明膜を付ける方法で行うのは難しかったが、本発明によれば、簡単に良好な所望パターン269を作ることが出来る。すなわち図15に示す本実施例のマスクにおいても、マスク上の相対位置において、第1のパターンをその縮小倍率を考慮して、2次元パターン270と同じ大きさの透過領域を有するパターン274とし、第2のパターンを前記微小なパターン276とすることにより、図18(a)～(e)で示すように、マスクの各々の透過領域において、位相シフト部材を透過した光277と、位相シフト部材205を透過していない光278との間に180度の位相差が生じ(図18(a), (b))、これらの光が2次元パターンと微小パターンとの間の領域280で干渉することにより、ウエハ上に投影される像のぼけを低減することが可能となる。この結果、投影像のコントラストを大幅に改善することができ、解像度および焦点深度を大幅に向上させることができるとなる(図18(e))。

【0107】これらの実施例にかかるマスクによれば、以下の効果を得ることができる。

【0108】露光の際、所望パターンの精度が要求される境界部において、第1のパターンの透過領域を透過した光と、第2のパターンの透過領域を透過した光とが干渉して弱めあうように、第1のパターン及び第2のパターンが構成されているので、ウエハ上に投影される像の輪郭部分のぼけが低減し、投影像のコントラストが大幅に改善され、解像度および焦点深度を大幅に向上させることができる。この結果、従来と同一の投影レンズで同一の波長を用いたとしても、解像限界を大幅に高めることができる。よってマスク上のパターンが集積回路パターンのように複雑であり、かつ微細であっても、部分的にパターン転写精度が低下することなく、マスク上に形成されたパターン全体の転写精度を大幅に向上させることができる。

【0109】また、2つのパターンを用意して、合成さ

20

れたパターンで位相シフトの効果を得るようにしているため、透明膜がマスク表面になく、従来の透明膜をマスク上に設けた場合のような検査上の不都合がなくなる。

【0110】さらに、透明膜を付ける工程がないので、位相シフト手段としてマスク基板上に透明膜を用いたマスクよりもマスクの製造時間を大幅に短縮させることができる。

【0111】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0112】例えば、本発明のマスクを用いた露光方法によれば、装置の具体的構成には限定されず、光束を2分割して用いる前記した実施例の構成に限らず、複数に光束を分割し、それぞれ位相差を付け、複数マスクのパターンを合成露光する手段としてもできる。

【0113】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体装置の製造技術について説明したが、それに限定されるものではなく、本発明は、位相シフト法により作像向上効果が適用できる露光の技術分野に広く応用ができるることは明らかである。

【0114】本実施例において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

【0115】すなわち、所望パターンの精度が要求される境界部にて、第1のパターンの透過領域を透過した光と、第2のパターンの透過領域を透過した光とが干渉して弱めあうように、前記第1のパターン及び第2のパターンを構成したマスク上の第1のパターンと第2のパターンに、それぞれ位相差のある少なくとも部分的にコヒーレントな2つの光を照射し、それらの光の透過パターンを合成して、被照射試料上で所望パターンを作成するようにしたので、所望パターンの精度が要求される境界部の転写精度を向上させることができる。

【0116】実施例・1及び2で説明したような2枚のマスクに通常の主パターンとπ又はそれと等価な位相シフトを与えられるべき主パターン又は微細なシフト・パターン(随伴パターン)を合成露光する方法を本願明細書では、「マルチ・マスク位相シフト法」又は「マルチ・マスク位相反転シフト法」ということにする。

【0117】(3) 実施例・3

図21は、本発明の実施例・3の露光装置(1:5縮小投影/ステップ・アンド・リピート方式)の位相シフト機構301を示す。

【0118】同図において、位相シフト機構301は、露光装置の光源302と被照射試料303(ウエハ)との間に設けられたビーム・エクスパンダ304、ミラー305, 307, 308、ハーフ・ミラー306, 313、光軸シフタ309、コーナー・ミラー310、この

(12)

21

コーナー・ミラーを縮小駆動する光路長可変機構 31  
1、一対の中継レンズ 312a, 312b、縮小レンズ系 315 等からなる光学系により構成される。この光学系のアライメント系には、前記被照射試料 303 に転写されるパターンの原画が形成されたマスク 314（又はレチクル）が位置決めされる。マスク 314 は、例えば半導体集積回路装置の製造工程で使用するマスク（レチクル）であり、被照射試料 303 は、例えばシリコン単結晶からなる半導体ウエハである。

【0119】光源 302 から発生した i 線（波長 365 nm）などの光 L は、ビームエクスパンダ 304 によって拡大され、次いでミラー 305 を介してマスク 314 の正面と垂直な方向に屈折された後、光路の途中に設けたハーフミラー 306 を介して直進する光 L<sub>1</sub> とこれと直交する方向に進む光 L<sub>2</sub> とに 2 分割される。光 L<sub>2</sub> はミラー 307 及びコーナーミラー 310 を介して屈折され、光 L<sub>1</sub> と異なる経路を通ってマスク 314 の別の箇所に照射される。マスク 314 の異なる箇所を透過した二つの光 L<sub>1</sub>, L<sub>2</sub> は、レンズ 312a, 312b を通過した後、ミラー 308 及びハーフミラー 313 を介して一つの光 L に合成された後、縮小レンズ 315 により縮小され、XY テーブル 316 上に位置決めされた被照射試料 303 上に結像照射される。

【0120】上記位相シフト機構 301においては、ハーフミラー 306 を通過してから後の光 L<sub>1</sub>, L<sub>2</sub> の光路長が異なるため、マスク 314 の正面からコーナーミラー 310 までの高さ（光 L<sub>2</sub> の光路長）を変えることによって、ウエハ 303 に到達した光 L<sub>1</sub>, L<sub>2</sub> の間に所望の位相差を生じさせることができる。上記コーナーミラー 310 の垂直移動は、例えば、圧電制御素子による光路長可変機構 311 を用いて行なう。

【0121】図22は上記マスク 314 の断面の拡大図である。このマスク 314 は例えば屈折率 1.47 程度の透明な合成石英ガラス 322 等からなり、その正面に 500~3000 Å 程度の膜厚を有する Cr (クロム) 等の金属層 323 が形成されている。露光に際しては金属層 323 は光が透過しない遮光領域 A となり、その他の領域は光が透過する透過領域 B となる。集積回路パターンは、上記遮光領域 A とによって構成され、例えば実寸（ウエハ上の寸法）の 5 倍の寸法を有している。

【0122】図23 (a), (b) は上記マスク 314 上に形成された集積回路パターンの一例である。同図 (a) に示す回路パターン P<sub>1</sub> は、転写後の合成パターン (c) の一部であり、被転写試料表面段差の低部を抜き出したものである。同図 (c) に示す回路パターン P<sub>2</sub> は、転写後の合成パターン (c) の一部であり、被転写試料表面段差の高部を抜き出したものである。パターン P<sub>1</sub> と P<sub>2</sub> は、マスク 314 の所定の箇所に所定の間隔で配置されている。上記図23 (a) ~ (d) において、331 は Si 単結晶基板又はエピタキシャル層 (Si)

22

等の半導体基板、332 は SiO<sub>2</sub> 膜、334a 及び b はポリ Si、ポリサイド、シリサイド又はリフラクトリーメタルからなるゲート電極又は配線、333 はその上に塗布されたポジ型レジスト膜、B<sub>A</sub> 及び B<sub>C</sub> は主マスク 314a 上の開口パターン、B<sub>B</sub> 及び B<sub>D</sub> はサブ・マスク 314b 上の開口パターン、P<sub>A</sub> 及び P<sub>C</sub> は低部パターンに対応するレジスト膜上の位置、P<sub>B</sub> 及び P<sub>D</sub> は高部パターンに対応するレジスト膜上の位置である。

【0123】次に上記マスク 314a, b の作成方法を 10 簡単に説明する。まず、合成石英ガラスの表面を研磨、洗浄した後、その正面の全面に、例えば膜厚 500~3000 Å 程度の Cr 膜をスパッタリング法により堆積し、続いて、この Cr 膜上の全面に電子線レジストを塗布する。次に磁気テープ等に予めコード化された集積回路パターンデータに基づいて、電子線露光法により電子線レジスト上に集積回路パターンを描画した後、電子線レジストの露光部分を現像により除去し、露光した Cr 膜をウェットエッチングにより除去して集積回路パターンを作成する。前記一対の回路パターン P<sub>1</sub>, P<sub>2</sub> のパターンデータは、その一方の回路パターンの遮光領域 A 又は透光領域 B のデータを拡大又は縮小したり、一方の回路パターンの反転データともう一方の回路パターンのデータとの論理積をとったりすることによって自動的に作成することができる。例えば回路パターン P<sub>2</sub> のパターンデータは、回路パターン P<sub>1</sub> の透過領域 B のパターンを拡大したデータと、回路パターン P<sub>1</sub> の透過領域 B の反転データとの論理積をとることによって自動的に作成することができる。

【0124】上記マスク 314 に作成された集積回路パターンをウエハ 303 (図21) 上に転写するには、まず表面にホトレジストを塗布したウエハ 303 を前記図21 に示す露光装置の XY テーブル 316 上に位置決めし、マスク 314 (314a 及び 314b) をそのアライメント系に位置決めする。マスク 314 は、ハーフミラー 306 によって分割された一方の光 L<sub>1</sub> が前記一対の回路パターン P<sub>1</sub>, P<sub>2</sub> のうちの一方の回路パターン P<sub>1</sub> 上に照射されるときに、もう一方の光 L<sub>2</sub> がもう一方の回路パターン P<sub>2</sub> 上に正確に照射されるように行なう。次にコーナーミラー 310 を垂直移動させ、再び合成されるときの 2 つの光 L<sub>1</sub>, L<sub>2</sub> の位相が互いに逆相となるように位相差の調整を行なう。このとき、光源の可干渉距離を考慮して、2 つの光路差をできるかぎり小さくおさえる。マスク 314 の位置決め及び二つの光 L<sub>1</sub>, L<sub>2</sub> の位相差の調整を正確に行なうには、例えばマスク 314 に形成された図25 (a), (b) に示すような一対の位置合わせマーク M<sub>11</sub>, M<sub>12</sub>, M<sub>21</sub>, M<sub>22</sub> (M<sub>1n</sub> で総称) を利用する。マーク M<sub>1n</sub> は、斜線で示す遮光領域中に等間隔で設けられた同一形状同一配置の開口よりなる。すなわち、M<sub>12</sub> と M<sub>11</sub> 及び M<sub>21</sub> と M<sub>22</sub> の間隔寸法はすべて同一である。マスク 314 (314a 及び 314b)

(13)

23

b) の位置決めと光  $L_1$ ,  $L_2$  の位相差の調整とが性格になされている場合は、マーク  $M_{1n}$  を透過した光  $L_1$  とマーク  $M_{2n}$  を透過した光  $L_2$  とは、互いに干渉し合って完全に消失するので、ウエハ 303 上にはマークの像  $M_1$ ,  $M_2$  が形成されることはない。すなわち、ウエハ 303 上で投影像  $M_1$ ,  $M_2$  の有無を識別することによって、マスク 314 (314a 及び 314b) の位置決めと光  $L_1$ ,  $L_2$  の位相差の調整とが正確になされているか否かを容易に判定することができる。

【0125】マスク上のパターン  $P_1$ ,  $P_2$  の位置合わせは、アライメント機構 309 を用いて行なう。次に被照射試料 303 の表面段差(図23)に対応させて位相差を調整する。この調整は、光路長可変機構 311 の圧電制御素子をコンピュータ制御(プログラム化)して行なう。すなわち、図24に示すように、位相差に対応して、焦点位置をシフトさせることができるので、被照射試料に表面段差がある場合にも、上部及び下部共に焦点を合わせることが可能となる。

【0126】このようにしてマスク 314 の位置決めと光  $L_1$ ,  $L_2$  の位相差の調整とを行なった後、マスク 314 に形成された集積回路パターンの原画を、例えば光学的に  $1/5$  に縮小してウエハ 303 上に投影し、ウエハ 303 を順次ステップ状に移動させながら上記操作を繰り返す。

【0127】図24のデータは、図11に示すようなオン・マスク位相シフト法により、位相差がそれぞれ  $150^\circ$ ,  $180^\circ$ ,  $210^\circ$  になるようにマスク上の透明シフタ層を形成して露光したものである。実験条件は、最小パターン寸法  $0.35\ \mu\text{m}$ , 露光波長  $\lambda = 365\ \text{nm}$  (i線),  $NA = 0.42$ , パーシャル・コヒーレンシーオー  $\sigma = 0.3$ , レジスト「RI 7000P」(日立成社製)、露光装置は 5:1 i 線ステッパ「RA 101」(日立製作所製)である。

【0128】なお、本発明の原理は、上記のような二つのマスク・パターンを合成することによるペア・マスク位相シフト法ばかりでなく、一つのマスクを单一の光束で露光するオン・マスク位相シフト法によっても実現できる。この場合は図11の位相シフト膜 22 の厚さを位相差  $\phi$  が  $150^\circ$  ~  $210^\circ$  間の所望の値になるように形成する必要がある。

【0129】本実施例に示したように、「位相シフト法」において、シフト量を  $(2n+1)\pi$ ; ( $n$  は整数) 以外の値とすることにより、複数の像面に投影する方法を「多像面位相シフト法」と、特に 2 つのマスクを用いるときは「マルチ・マスク多像面位相シフト法」とよぶことにする。

【0130】なお、以下の実施例に示す位相シフトを伴わない段差を有する複数平面への同時結像による露光法と本実施例のものとを総称して「多像面投影露光法」ということにする。

24

## 【0131】(4) 実施例・4

本実施例は、実施例 1 ~ 3 及び後に示す実施例に適用できるステップ・アンド・リピート型 5:1 縮小投影露光装置(ステッパ)の変形例に関するものである。本実施例は、プロセス等からの要請により、コヒーレンシの低い露光光を用いる等のために、コヒーレンス長が比較的短い場合に有効である。

【0132】図26は、本実施例のステッパの露光光学系の模式正断面図である。同図において、402 は水銀アーク・ランプ、水銀キセノン・アーク・ランプの i 線等 ( $365\ \text{nm}$ )、エキシマ・レーザ ( $249\ \text{nm}$  又は  $308\ \text{nm}$ ) 等の露光光源、403 は被露光ウエハ、404 はビーム・エクスパンダ及びコンデンサ・レンズ等を含む照明光学系、405 はコールド・ミラー等のミラー、406 は光  $L$  をほぼ同等に 2 分割するための光分割用ハーフ・ミラー、407a 及び 407b はそれぞれ分割光  $L_1$ ,  $L_2$  を反射するためのミラー、408 は光  $L_1$  に関する光路長制御及びマスクとの位置合せのためのコーナ・ミラー・ブロック、408a は前部コーナ・ミラー、408b は後部コーナ・ミラー、409 はコーナ・ミラー・ブロック 408 の駆動制御手段、410 は光  $L_2$  に関する光路長制御のためのコーナ・ミラー・ブロック、410a はその前部ミラー、410b は後部コーナ・ミラー、414a は、主マスク、414b はサブ・マスク、412a 及び 412b はそれぞれ光  $L_1$ ,  $L_2$  に対応する前部投影レンズ系、411 はコーナ・ミラー 410 の駆動制御系、413 は  $L_1$ ,  $L_2$  を合成して  $L$  とするための合成用ハーフ・ミラー、415 は合成光  $L$  を結像させるための後部投影レンズ系、416 はウエハ 403 を XY 方向に移動させるための XY ステージ及びウエハ吸着台である。

【0133】本装置の動作は、前記各装置のそれとほぼ同一であるので、その動作説明のくりかえししないこととする。

## 【0134】(5) 実施例・5

本実施例は、主マスクからウエハまでとサブ・マスクから同ウエハまでの光学距離をほぼ同一にし、かつ、主マスクから光源までとサブ・マスクから光源までの光学距離をほぼ同一にしたことを主な特徴とするステップ・アンド・リピート型 5:1 縮小投影露光装置に関するものである。ただし、これらの特徴は、いずれも必ずしも本発明の必須の特徴ではないことは、いうまでもない。

【0135】図27及び図28は本実施例・5 の i 線露光装置の断面図及び代表的光線の追加説明図である。

【0136】これらの図において、502 は光源部であり、超高压水銀アークランプ又はキセノン水銀ランプ等の紫外ランプとその発行のスペクトルの中から、ほぼ単色の i 線 ( $365\ \text{nm}$ ) のみを抽出するフィルタ群及びミラー等からなる。504 は單一又は数枚のレンズ(合成石英)群からなるコンデンサー・レンズ又はレンズ系

(14)

25

であり、マスクに対してケーラー (Koler) 照明を形成している。5 5 1 はハーフ・ミラー一面で張り合された光路長整合用の第1のプリズム（合成石英）、5 0 6 は露光光束 L を分割して、主露光光束 L<sub>1</sub> と副露光光束 L<sub>2</sub> にするためのハーフミラー一面である。このハーフミラーは、同一の偏光モードに対して、ほぼ同等の反射率及び透過率を有するように設計されている。5 0 7 a 及び 5 8 0 a は主光束 L<sub>1</sub> を 90° 偏向するためのミラー一面、5 0 7 b は副光束 L<sub>2</sub> を 90° 偏向するためのミラー一面、5 5 2 a 及び 5 5 2 b はそれぞれの蒸着ミラー一面を有する偏向プリズム（合成石英）である。5 1 4 a 及び 5 1 4 b は被露光又は被転写パターンを有する主マスク（レチクル）及び副マスク（レチクル）、5 6 1 a 及び 5 6 1 b はそれぞれのマスクのホールダ及び Z 軸（光軸方向）及び XY 軸方向の微小駆動手段である。5 4 0 a 及び 5 4 0 b は L<sub>1</sub>、L<sub>2</sub> の光路長を調整することにより両光束の位相差  $\phi$  を設定するための位相差設定手段、5 4 1 はそれらの連通管である。5 6 2 a 及び 5 6 2 b はそれぞれの前段投影レンズ群、5 5 4 は光路長整合用の第2のプリズム（合成石英）、5 5 3 b は L<sub>2</sub> を 90° 偏向するための偏向プリズム（合成石英）、5 4 9 a、5 4 9 b、及び 5 0 8 b はそれぞれ偏向ミラー一面、5 1 3 は光束 L<sub>1</sub>、L<sub>2</sub> を合成して L（合成光束）とするための合成用ハーフミラー一面である。このハーフミラー 5 1 3 は、先の分割用ハーフミラー 5 0 6 と同様の特性を有する。5 1 5 は露光用の後段投影レンズ群、5 6 5 は参照用の後段投影レンズ群、5 6 6 は参照用投影レンズ群の像面に設けられた光検出手段、5 0 3 は被露光ウエハ、5 7 6 はウエハを真空吸着してウエハの平坦度を確保するためのウエハ・チャック及び θ 回転（ウエハの中心を通る鉛直軸のまわりの回軸）ステージ、5 7 7 は Z 軸（鉛直軸）方向の移動ステージ、5 7 8 は 3 個の Z 軸駆動手段よりなる水平度調整手段、5 7 9 は X ステージ、5 8 0 は Y ステージである。

【0137】図29は上記ステッパの位相差設定手段 5 4 0 a の要部断面図である。同図において、5 4 2 a 及び 5 4 3 a は合成石英ガラス板、5 4 1 a はそれらの間隔調整手段、5 4 4 a は金属ペローズ、5 4 7 a は圧力レザバ (Reservoir)、5 4 6 a はオースティナイト系ステンレス・パイプよりなる連通管、5 4 5 a はステッパが配置されている室の雰囲気ガス又は露光光束通路の主要な雰囲気ガスと異なる屈折率を有する単独のガス又は混合ガスが圧力レザバ 5 4 7 a の作用により一定圧力に保持される光路長制御室である。なお、この光路長制御室 5 4 5 a は 5 4 7 a を真空ポンプとすることにより、真空状態とすることも可能である。真空にすることによる場合は、光路長制御室内のガスの温度上昇を考慮する必要がない。

【0138】図30は上記ステッパのウエハ・ステージ部分の上面図である。同図において、5 0 3 は被露光ウエハ、5 7 6 はウエハ・チャック兼 θ ステージ、5 7 7 は

26

Z ステージ、5 7 8 a ~ c は水平度調整手段 5 7 8 の要素をなす各 Z 軸方向駆動素子、5 7 9 は X テーブル、5 8 0 は Y テーブルである。

- 【0139】次に、本ステッパの露光動作を説明する。まず、主マスク 5 1 4 a 及び副マスク 5 1 4 b の傾きを調整して、露光領域に対応する各マスク上の点と光源との光路長ができるだけ同一になるようする。更に各マスクとウエハ 5 0 3 上の各対応する点間の光路長が、できるだけ同一になるように調整（ウエハの傾き）する。  
10 次に実施例・3 で説明した如く、位置合せ、マーク M を用いて、焦点合せ、XY 平面内でのマスク合せ及び位相差  $\phi = \pi$  への位相差合せ（その後、必要ならば  $\pi \leq \phi < \pi$  の範囲で位相差（干渉するかぎり相対的な位相差でよい） $\phi$  を再調整して段差に対応する。）を行ない、その後、同サイトの露光を実行する。

【0140】位相差の調整は、図29に示す如く、光路長制御室 5 4 0 a 又は 5 4 0 b の厚さを変化させることにより実行する。すなわち、石英板 5 4 2 a 及び b の間の距離を一方の石英板を平行移動させる。

- 20 【0141】更に、各マスク、又ウエハの傾き調整は、図30に示すような 3 本の傾き調整手段 5 7 8 a ~ c（ウエハの場合、又、マスクの方もほぼ同様の機構による）により Z 軸方向に移動されることによって実行する。

【0142】後段投影レンズ群 5 1 5 （図27）はそれ自身について、両側が「テレセントリック」に構成されており、すなわち、主光線が同レンズ群の両側において光軸と並行にすむように構成されている。従って、顕微鏡における無限遠筒長補正系の如く、前段投影レンズ群 5 6 2 a 又は 5 6 2 b と後段投影レンズ群 5 1 5 の間に各種の光学素子を挿入した場合の全体としての結像特性の変化を最小におさえることができる。更に、後段投影レンズ群 5 1 5 とは別にマスク 5 1 4 a 及び b の近傍に前段投影レンズ群 5 6 2 a 及び b があるので、最適な物側開口数を確保することが容易となる。

- 【0143】(6) 実施例・6  
本実施例は主に主マスクと副マスクを別々に露光し、それらの光束 (2 n + 1)  $\pi$  の位相差をもたせて合成し、その合成光によりウエハを露光する発明に使用するマスク・パターンを説明する。以下の説明では、サブ・マスク及び主マスク上の同一パターン（ウエハ上の）に対応する主パターン及び副パターンを便宜上同一平面上に投影して示すこととする。又、同パターンに付する寸法は、5 : 1 級縮小投影の場合のウエハ上の寸法に換算して示す。副パターンについては破線で遮蔽領域と開口領域の境界を表わす。副パターンの開口領域については、対応する部分を分散した点で表示する。
- 40 【0144】図31は実施例・6 A の孤立 A I ライン（他に同様なメタル配線ライン、絶縁膜ストリップ、ストリップ状開口、ポリ Si 配線又はゲートライン、ポリサイド配線又はゲートライン等にも適用できるが、説明はそ

(15)

27

れらの内の代表的なものに限る。) をネガ・プロセスによって露光する場合の主マスク及び副マスクのパターンである。(線状の開口を形成する場合は当然、本マスク・パターンでポジ型レジスト・プロセスを使用する必要がある。) 同図において、601aはA1ラインに対応する主マスク上の開口部、604d及び605dは同主マスクのクロム膜による遮光部、602b及び603bは副マスク上の副パターン(シフタ・パターン又は補償パターン、特に位相が反転しているときは、位相反転又は単に反転パターン又は反転スリットという。)、寸法Aは0.3~0.4μm、寸法Bは約0.2μm、寸法Eは約0.1μm程度である。

【0145】図32は本実施例・Bの主マスク及び副マスク・パターンである。本例は、コンタクト・ホール又はスルーホールその他の孤立ホールに対応しており、ポジ型レジスト・プロセスが用いられる。(一方、孤立膜パターンの場合は、ネガ型レジスト・プロセスによる。) 同図において、611aは主マスク上のホール(開口)に対応する開口部、612dは同主マスク上の遮光部、613b, 614b, 615b及び616bは副マスク上の反転スリット群である。寸法については、同一記号については、先の例と実質的に同一である。

【0146】図33は上記実施例・6Bの変形例である実施例・6Cの主マスク及び副マスクの孤立開口等に対応するマスク・パターンである。同図において、613c, 614c, 615c, 及び616cは開口部が丸くなるのを防止するための主マスク上の補助開口パターン(コーナ・エンハンスマント・パターン又はエンハンサ)であり、その他は全て上記実施例・6Bと同一である。エンハンサの寸法は、0.1μm角程度である。この方法は、上記実施例・6Bによるとコーナ部の丸まり方が異常に大きくなることを防止するのに有効である。

【0147】図34はこれまでの例と同様その幅が当該露光プロセスにおける最小線幅に対等する“L”字型開口パターンをポジ型レジスト・プロセスで処理する場合の主マスク及び副マスク・パターンである。同図において、621aは主マスク上の開口部、622dは主マスク上の遮蔽部(これまでと同様に、副マスクに関しては、この部分が同様にその遮蔽部の一部となる。すなわち、破線で示す反転シフタ部以外は全て遮蔽部又は遮蔽部にあたる。)、623b, 624b, 625b, 626b, 627b, 及び628bはそれぞれ副マスク上のシフタ領域開口部である。寸法については、図32と同じ記号で示す。(これらの記号は、特に、ことわらないかぎり同一の寸法を示す。) なお、本パターンは、ネガ型レジスト・プロセスを用いると、そのままA1の“L”字パターンなどの孤立膜パターンとなる。

【0148】図35は上記実施例・6Dの変形例・6Eである。同図において、621aは上記図34の621aに対応する主マスク上の開口パターン、621dは同主マ

28

スク上の“L”字型開口のコーナ内側の過剰な膨張を防止するための補助遮光パターン(コーナ・リダクション・パターン又はリデューサ)であり、そのサイズは、エンハンサのそれと同じである。623c, 624c, 625c, 626c及び、627cはコーナの過剰な縮小を防止するために主マスク上に設けられたエンハンサに対応する開口パターン、622dは主マスク上の遮蔽部、623b, 624b, 625b, 626b, 627b, 及び628bはそれぞれシフタ・パターン(反転開口部)である。

【0149】図36は実施例・6F孤立屈曲A1配線パターンのネガ型レジスト・プロセスに対応する主マスク及び副マスク・パターンである。同図において、631aはA1配線に対応する主マスク上の開口部、638d及び639dは主マスク上の遮蔽部、633b, 634b, 635b, 及び636bはA1配線にそって走るシフタである。各寸法は原則的に他と同じである。このパターンはポジ型レジスト・プロセルに適用すると、帯状開口形成に適用することができる。

【0150】図37は実施例・6Gの主マスク及び副マスク・パターン(孤立A1屈曲パターン等のネガ・プロセスに対応する。)である。本例は、上記6Fの変形例にあたる。同図において、631cはエンハンサとして作用する開口パターン、631dはリデューサとして作用する遮蔽パターンであり、これらはともに主マスク上に設けられており、寸法は図35の同等のパターンと同じである。その他の点に関しては上記実施例・6Fと全く同じである。

【0151】図38は実施例6Hのライン・アンド・スペース・パターンのための主マスク及び副マスク・パターンを示す。この場合、ネガ型レジスト・プロセスとする。同図において、641a, 642a, 及び643aはA1ライン・パターンに対応する主マスク上の帯状開口・パターン部、641b, 642b, 及び643bはA1ライン・パターン部に対応する副マスク上の帯状シフタ開口・パターン部(又はコンプリメンタリ・ライン・パターン)、645d, 646d, 647d, 及び648dは主マスク上の遮蔽部である。寸法は、ライン及びスペースともに0.3μmである。

【0152】(ウェハ換算)なお、ポジの場合は、同図上において、主マスク上の開口と副マスク上の開口との間の遮蔽部とそれと隣接する開口部を入れ換える必要がある。すなわち、スペースに対応する部分に主又は副マスクの開口がくるようにする必要がある。これは、周知的帯状開口を形成する場合も同じである。

【0153】本実施例・6A~Hマスク・パターンは、以上説明したようなマルチ・マスク方式(実施例・1~5)ばかりでなく、オン・マスク位相シフト(1つのマスク上に相対位差 $\phi = \pi$ の反転透明膜を有するシフタ・パターンと $\phi = 0$ の主パターンとをともに有する1つの

(16)

29

マスクを用いる位相シフト露光方法)に適用することもできる。この場合、図31～H図のパターンをそのまま1枚のマスク上のものとして、マスク作成をすればよい。

【0154】(7) 実施例・7

ここでは、本発明の実施に用いられるウエハ処理及び露光プロセスについて説明する。

【0155】図39は5:1縮小ステップ・アンド・リピート投影露光の露光の流れを示すウエハ上面図である。同図において、703は、被露光ウエハ(たとえば、8インチ単結晶Siウエハ)、702はウエハのオリエンテーション・フラット、731及び732は、それぞれ、すでに露光完了した露光領域(一回の露光動作により光照射される領域で単位露光領域ともいう。)、733～736はこれから露光される各単位露光領域であり、この領域は上記ウエハ703の上面のほぼ全領域を埋めつくすことになる。露光はここに示す番号順に行なわれる。

【0156】図40はメモリICの場合の単位露光領域733と各チップ領域721, 722及びチップ間領域723との関係を示す平面図である。

【0157】図41～E及び図44～Hは、それぞれ本発明のポジ及びネガ・レジストによる露光プロセスとウエハ・プロセスの流れを説明するための模式断面図である。図41及びF図においては、簡単のために光線図及びマスクについては、オン・マスク位相シフト(1つのマスクによる位相シフト法)である。ただし、マスクにおいて主パターンのみを示し、シフタは省略している。)の例を示すが、マルチ・マスクの場合は、光路が途中で2本になるだけで、ウエハ面では一本に合成されているので、ここに示したものと全く同一である。

【0158】図41～Eにおいて、714はポジ型・マスク、745はマスク714の開口部、714は縮小投影レンズ系で他の実施例に示されているもの、703はステッパーのウエハ・ステージ上に真空吸着された被処理ウエハ、741は半導体ウエハ主面上の第1の酸化膜、742はその上に形成されたA1配線パターン、743はその上の全面に形成された第2の酸化膜、744はその上全面にスピナにより塗布(0.6μm)されたポジ型レジスト膜(レジストについては、実施例・16参照)である。

【0159】図42において、746はレジスト膜744の所定の部分に形成された開口部である。

【0160】図43において、747はレジスト膜744をマスクとして形成された第2酸化膜のスルーホールである。

【0161】図44～図Hにおいて、714はネガ型マスク、755はその開口又は透光パターン、715は先と同じ縮小投影レンズ系、703は先と同じようにステッパーのウエハ・ステージに吸着された半導体ウエハ、741はその主面上に形成された酸化膜、742はその上に

30

の全面にスパッタリングにより被着されたA1膜、754はその上に形成(塗布)された厚さ0.6μm程度のネガ型ホトレジスト膜である。

【0162】図45において、754xはパターニングされたレジスト膜である。

【0163】図46において、742xはレジスト膜754xをマスクとしてパターニングされたA1配線パターンである。

【0164】図48ないしは図54はツイン・ウエル方式によるCMOS-スタティックRAM(SRAM)の製造プロセス・フロー断面図であり、図55はそのチップ上のレイアウト図である。以下、順次説明する。

【0165】図48はツイン・ウエル・プロセスによるn及びpウエル形成プロセスを示す。同図において、703はn<sup>-</sup>型Si単結晶ウエハ(基板)、760nはn型ウエル領域、760pはp型ウエル領域である。

【0166】図49はそれにつづくゲート形成プロセス及び形成されたゲートをマスクとして、セルファラインでイオン注入により各FETのソース・ドレインを形成するプロセスを示す。同図において、761a～cはLOCO酸化膜、762p及びnはゲート酸化膜、763p及びnはそれぞれポリシリコン・ゲート電極(又はポリサイド)、764p及びnはそれぞれp型及びn型高濃度ソースドレイン領域である。

【0167】図50は層間PSG膜形成プロセス及び第2層ポリSi配線並びに高抵抗形成プロセスを示す。同図において、765は層間PSG膜、766は第2層ポリSi配線、766rはSRAMメモリセルの負荷抵抗となるポリSi高抵抗である。

【0168】図51はSOGによる平坦化プロセス及びコンタクト・ホール又はスルーホール形成プロセスを示す。同図において、767はSOG膜、768a, b, d, 及びeはSi基板とのコンタクト・ホール、768cは第2層ポリSi配線と上層とのスルーホールである。

【0169】図52は第1層A1配線形成プロセスを示す。同図において、769a～eは第1層A1配線である。

【0170】図53は第1層A1配線上の層間絶縁膜形成プロセス及び第2層A1配線形成プロセスを示す。同図において、770は第1層A1配線上の層間絶縁膜、771a及びbはスルーホールを介して、下層のA1配線等と接続された第2層A1配線である。

【0171】図54は第2層A1配線上のファイナル・パッシベーション膜形成プロセスを示す。同図において、772はファイナル・パッシベーション膜である。

【0172】図55は上記SRAMのチップ単位でのレイアウトを示す上面図である。同図において、721はチップ、722はメモリ・セル・マット、723はI/O回路、アドレス・デコーダ、読み出し及び書き込回路等

(17)

31

を含む周辺回路である。

【0173】図47は、上記SRAMの製造プロセス中のフォトリソグラフィに関するプロセス、すなわち、露光プロセスを抽出し、フロー化して示した露光プロセス・フロー図である。同図において、nウエル・フォト工程7P1はnウエルとなるべき部分以外を被覆するようS<sub>i</sub>3N<sub>4</sub>膜(基板上)上にレジスト・パターンを形成する工程、フィールド・フォト工程7P2はPチャネル及びNチャネルの能動領域上を被覆するようにS<sub>i</sub>3N<sub>4</sub>膜をパターニングするために、その上にレジスト膜を被着して、パターニングする工程である。pウエル・フォト工程7P3はpウエルのチャネル・ストッパー領域形成するために、nウエル上を被覆するレジスト膜をパターニングする工程、ゲート・フォト工程7P4はゲート電極763p及びnをパターニングするために全面に被着されたポリSi又はポリサイド層上にレジスト膜をパターニングする工程である。ここまでプロセスの詳細は、図56ないしは図60及びその説明に更に詳しく説明するので、ここでは簡単に説明した。nチャネル・フォト工程7P5はnチャネル側にゲート763nをマスクにn型不純物をイオン注入するために、pチャネル側にレジスト膜をパターニングする工程、pチャネル・フォト工程7P6は逆にpチャネル側にゲート763pをマスクにp型不純物をイオン注入するために、nチャネル側にレジスト膜をパターニングする工程、ポリSiフォト工程7P7は第2層配線766又は高抵抗766r(図50)となる第2層ポリSi膜をパターニングするために全面に被着されたポリSi膜上にレジスト・パターンを形成する工程、Rフォト工程7P8はポリSi高抵抗766r(図50)上をレジスト膜で被覆した状態でその他の部分に不純物イオンを注入するためにマスクとなるレジスト膜をネガ・プロセスによってパターニングする工程、コンタクト・フォト工程7P9は基板、ソース・ドレイン領域、第1層ポリSi層、第2層ポリSi層等と第1層AI配線'(AI-I)とのコンタクトをとるためにコンタクト・ホール768a～e(図51)を形成するためのレジストパターンをポジ・プロセスにより被着パターニングする工程、AI-Iフォト工程7P10(図52)はAI-Iをパターニングするためのレジスト・パターニング・プロセス、スルーホール・フォト工程7P11はAI-Iと第2層AI配線間の接続をとるためのスルーホールを開口するためのレジスト・パターンを形成する工程、AI-IIフォト工程7P12(図53)はAI-IIのパターニングのためのレジスト・パターニング工程、ポンディング・パッド・フォト工程7P13はファイナル・パッシベーション膜772にポンディング・パッドに対応する100μm角程度の開口を形成するために、パッド以外のファイナル・パッシベーション膜上にレジスト膜を被着する工程である。

【0174】これらの露光プロセスの内、nウエルフォ

32

ト7P1、nチャネルフォト7P5、pチャネルフォト7P6、及びポンディング・パッド・フォト7P13は最小寸法が比較的大きいので、一般に位相シフト法を使用する必要はない。

【0175】一方、上記図47のそれ以外の露光プロセスについては、本発明の各実施例の「位相反転シフト法」を適用すると有効である。「位相反転シフト法」は「マルチマスク位相シフト法」及び「オン・マスク位相シフト法」の両方を含む懸念である。

【0176】なお、図55のメモリマット72-2と周辺回路部の各平面間に相当の段差がある場合には、本発明の「多像面投影露光法」のいずれか一つを用いることが有効である。

【0177】(8) 実施例・8

図56ないし図70は本発明による16MDRAMのプロセス・フローである。基本設計ルールは0.6μm、スタック型メモリセル、LOCOS酸化膜分離であり、基本的特徴は、ツイン・ウエルCMOS構成、WSi<sub>2</sub>ポリサイド・ピット線、WSi<sub>2</sub>/TiN接線を用いた2層AI配線である。以下のプロセスにおいては、フォトレジスト除去工程、前処理(洗浄など)と後処理工程、検査工程、裏面処理工程等は割愛する。

【0178】図56はリン(P)のイオン打込みによるn-Uエル形成プロセスを示す断面図である。同図において、803はP型で抵抗率10Ω·cm(ドーパントはボロン)、ミラー面(100)が主面のSi単結晶ウエハである。860は薄い熱酸化膜、861は耐酸素マスクであるSi<sub>i</sub>3N<sub>4</sub>膜、862はパターニングされたレジスト層でイオン打込のマスクとして作用する。863は打込によって導入されたP(リン)によるnウエル領域である。

【0179】図57はボロン(B)のイオン打込みによるp-Uエル形成プロセスを示す断面図である。同図において、865は熱酸化によって形成された厚い酸化Si膜(SiO<sub>2</sub>)、864aは周辺回路のpウエル領域、864bはメモリアレイ部のpウエル領域である。

【0180】図58はp<sup>+</sup>型チャネル・ストッパー領域のB(ボロン)注入する形成プロセスを示す断面図である。同図において、866a～dはp<sup>+</sup>チャネル・ストッパー領域、867a～cは耐酸素及びイオン注入マスクとしてのSi<sub>i</sub>3N<sub>4</sub>膜、868はイオン注入マスクとしてのフォト・レジスト膜、869a及びbはゲート酸化膜である。

【0181】図59はLOCOS酸化膜を形成した状態を示す断面図である。同図において、870a～eはLOCOS酸化膜である。

【0182】図60はリン添付Siゲート形成及びnチャネルのソース・ドレイン形成プロセスを示す断面図である。同図において、871a、871c及び871dはnチャネルFETのゲート電極(Pドープ・ポリS

50

(18)

33

i)、871bはpチャネルFETのゲート電極(Pドープ・ポリシリコン)、872a～eはnチャネルのソース又はドレインに対応するP(リン)イオン注入領域、873は耐イオン注入マスクとしてのフォト・レジスト膜である。

【0183】図61はサイド・ウォール形成後に行なわれる高濃度のnチャネル・ソース・ドレイン領域形成プロセスである。同図において、872x及びyはpチャネル・ソース・ドレイン領域、874は耐イオン注入マスクとしてのフォトレジスト膜、875a～dはサイド・ウォール絶縁膜(SiO<sub>2</sub>)である。

【0184】図62は層間SiO<sub>2</sub>デポジション・プロセス及びポリサイド・ビット線形成プロセスを示す断面図である。同図において、877aはポリSi膜(リン添加)、877bはシリサイド(WSi<sub>2</sub>)膜で、これらはビット線を形成する。877cはCVDによるSiO<sub>2</sub>、876はAs(ひ素)打込後に形成(デポジション)されたCVDによるSiO<sub>2</sub>膜である。

【0185】図63はメモリ・セルのキャパシタの個別電極となるポリSi電極形成プロセスを示す断面図である。同図において、878はSiO<sub>2</sub>膜876及び877cと一体となるように形成されたSiO<sub>2</sub>膜、879a及びbはメモリセルのキャパシタの個別電極となるポリSi堆積膜である。

【0186】図64はメモリセルのキャパシタの他方の共通電極となるキャパシタ・プレートの形成プロセスを示す断面図である。同図において、880はキャパシタの誘電体となるSi<sub>3</sub>N<sub>4</sub>堆積膜、881はプレート電極となる添加ポリSi堆積膜である。

【0187】図65はB<sup>+</sup>(ボロン)打込によるpチャネルFETの高濃度ソース・ドレイン形成プロセスを示す断面図である。同図において、882a及びbは耐イオン注入マスクとしてのレジスト膜である。

【0188】図66は層間絶縁膜のリフロー・プロセスを示す断面図である。同図において、883a～fはBPSG(Boro-Phospho Silicate Glass)膜によるリフロー膜、884a～dはそこにあけられたコンタクト・ホールである。

【0189】図67はシリサイド(WSi<sub>2</sub>/TiN)配線形成プロセスを示す断面図である。同図において、885a～cは、下層のTiN膜及び上層のタンゲスタン・シリサイド(WSi<sub>2</sub>)の両堆積膜からなるシリサイド配線層である。

【0190】図68は層間PSG(Phospho-Silicate-Glass)堆積及びスルーホール形成プロセスを示す断面図である。同図において、886a～cは、PSG/SOG/PSGの3層の堆積膜からなる層間絶縁膜である。

【0191】図69は第1層Al配線の形成プロセスを示す断面図である。同図において、887a～dは、下層のTiNバッファ層と上層のAl(A199%, Si1

34

%程度)配線層(A1-I)である。

【0192】図70は上層の層間PSG膜及び第2層Al配線(A1-II)形成プロセスを示す断面図である。同図において、888は先の886a～cと同様なPSG/SOG/PSGの3層の堆積膜からなる層間PSG膜である。889a及びbは第2層Al(A1-II)配線層である。

【0193】図71は上記DRAMのチップ上の回路レイアウト図である。同図において、821はチップ領域、

822a及びbはメモリアレー又はメモリ・セル・マット部、823は周辺回路部(ボンディング・パッド含む)である。

【0194】図72は上記DRAMのメモリアレーのセル平面構造をほぼその並進対称性の一周期分を示した上面図である。ただし、簡単のために、上部配線構造は省略している。同図において、871cはワード線、872dはn型ソース又はドレイン領域、877a及びbはビット線、879aはストレージ・ノード(容量)、881はプレートである。

【0195】次に、これらの図に基づいて上記DRAMの前工程(ウエハ・プロセス)のプロセス・フローを説明する。

【0196】上記の如く厚さ0.7mm～1.0mm程度のp型Si単結晶ウエハを準備し、(100)面に薄いバッファ用熱酸化膜を全面に形成する。その上にCVDによりSi<sub>3</sub>N<sub>4</sub>膜を耐酸素マスクとして十分な程度の厚さで全面に堆積する。その後、ウエハの上記主面全面に回転塗布し、本発明の露光プロセス(露光プロセス・1)により、上記レジストのパターニング及び下層のSi<sub>3</sub>N<sub>4</sub>膜のエッチングを行なう。次に、図56に示すように、レジスト膜862等をマスクとして、nウェル領域となるべき部分にリン打込みを行なう。次にレジスト膜862を全面除去して、Si<sub>3</sub>N<sub>4</sub>膜861を耐酸素マスクとして、nウェル863上に熱酸化膜を選択形成する。次にSi<sub>3</sub>N<sub>4</sub>膜861を全面除去して、図57に示す如く、nウェル上の酸化膜865をイオン注入のマスクとしてpウェルとなるべき部分にボロン(B<sup>+</sup>)を打込む。次に、各ウェルの引延し拡散(N<sub>2</sub>アニール)及び活性化処理を行なう。更に基板上の酸化膜860及び865を全面除去した後、薄い熱酸化膜869a及びb並びにSi<sub>3</sub>N<sub>4</sub>膜を全面に形成する。次に、図58に示すように、上記Si<sub>3</sub>N<sub>4</sub>膜が能動領域のみに残るように本発明の露光プロセス(露光プロセス・2)によりパターニングし、耐酸素マスク867a～cとする。その後、レジスト除去する。更に、全面にレジスト膜を塗布して、本発明のいずれかの方法により露光(露光プロセス・3)し、nウェルの上面全面がレジスト868で覆う。その状態でチャネルストップとなるべき領域866a～dにボロン(B<sup>+</sup>)をイオン注入する。次にレジスト膜868を全面除去して、Si<sub>3</sub>N<sub>4</sub>膜867a～cをマスクと

30  
35  
40  
45  
50  
55  
60  
65  
70  
75  
80  
85  
90  
95

(19)

35

して、図58のように選択的にフィールド酸化膜870a～eを熱酸化により形成する。次にSi<sub>3</sub>N<sub>4</sub>膜867a～cを全面除去、更に、能動領域上の薄い酸化膜869a及びbも除去して、新しいゲート酸化膜869a及びbを再度、熱酸化により形成する（図59）。

【0197】更に、全面に減圧CVDにより、リン添加ポリSi膜を形成し、レジストを塗布した後、本発明のいずれかの方法により同レジスト膜をパターニング（露光プロセス・4）し、そのレジスト膜をマスクとして、ゲート電極871a～dをパターニングする（図60）。次にnウェル上をレジスト膜873で被覆（露光プロセス・5）して、上記各ゲート電極と自己整合的に、nチャネルFETのソース・ドレインとなるべき領域872a～eにイオン注入によりリン（P）イオンを注入する。この後、レジスト871bを除去する。更に、同様にpウェル領域上をレジスト膜で被覆（露光プロセス・6）し、先と同様にpチャネルFETのソース又はドレインとなるべき領域872x及びyにボロン（B）をイオン注入する（図61）。更に、公知のサイド・ウォール・プロセスにより、ゲート871a～dの周辺にサイド・ウォール875a～dを自己整合的に形成する。更に、図61に示すように、pチャネル部をレジスト874で被覆（露光プロセス・7）し、それらをマスクとして、ヒ素（As）をイオン注入して、LDD（Lightly Doped Drain）の高濃度領域をなすn型領域を形成する。その後、レジスト874を除去する。

【0198】更に、図62に示すように、減圧CVDにより全面にSiO<sub>2</sub>膜876を堆積する。次に幅広の開口を有するレジスト・パターンにより（露光プロセス・8）、メモリセルのビット線と基板のコンタクトとなるコンタクト・ホールを半自己整合的に形成する。更に全面にポリSi<sub>i</sub>、WSi<sub>2</sub>減圧CVDSiO<sub>2</sub>を順に堆積し、フォトレジストを被着（露光プロセス・9）し、ビット線877a及びbをパターニングする。ビット線を形成し、レジストを除去した後、全面に減圧CVDによりSiO<sub>2</sub>膜を堆積し、ビット線側面を絶縁膜878で覆う（図63）。次にメモリセルのストレージ・ノード電極と基板とのコンタクト・ホールを、フォトレジストを被着して（露光プロセス・10）、SiO<sub>2</sub>膜878及び下層の酸化膜をエッチングすることによって開口形成する。次に全面に、減圧CVDによりストレージ・ノード電極となるべきポリSi膜を堆積する。更に全面のポリSi膜にリン（P）をイオン注入し、活性化アニール（N<sub>2</sub>アニール）処理し、フォトレジストを被着（露光プロセス・11）して、図63のようにストレージ・ノード879a及びbをパターニングする。その後、レジストを除去する。

【0199】更に、図64に示すように、キャパシタ絶縁膜となるべきSi<sub>3</sub>N<sub>4</sub>膜を減圧CVDにより堆積する。次に、上記Si<sub>3</sub>N<sub>4</sub>を一部厚さまで酸化処理する。更

36

に、その上に、キャパシタ・プレートとなるリン添加ポリSi膜を堆積する。次に、これらの膜上にレジスト膜を塗布して、それらをパターニングした（露光プロセス・12）マスクにより不要なポリSi及びSi<sub>3</sub>N<sub>4</sub>膜を除去して、キャパシタ絶縁膜880及びプレート881を形成する。その後、レジスト除去を行なう。

【0200】更に、図65に示すように、レジスト膜でnチャネル部を被覆（露光プロセス・13）し、pチャネル部のSiO<sub>2</sub>膜878を除去する。次に、先のレジストを除去した後、再度nチャネル部にレジスト膜882a及びbを被着（露光プロセス・14）し、それをマスクとして、pチャネルFETのLDD構造の高濃度ソース・ドレイン領域となるべき領域にボロン（B<sup>+</sup>）をイオン注入する。その後、レジスト膜を全面除去し、活性化のためのN<sub>2</sub>アニールを行なう。

【0201】更に図66に示すように、全面にSiO<sub>2</sub>膜、BPSG膜を堆積し、リフローにより平坦化を行なう。次に、フォトレジストを被着して、パターニングを行なう（露光プロセス・15）ことによりコンタクトホール884a～eを形成する。次に、pチャネル部の上面をフォトレジストで被覆（露光プロセス・16）しておいて、n型ソース・ドレインのコンタクト下部にイオン注入（リン）によりn<sup>+</sup>型のn<sup>+</sup>コンタクト領域を形成する。上記レジストを除去して、nチャネル部をフォトレジストで被覆（露光プロセス・17）しておいて、p型ソース・ドレインのコンタクト下部にイオン注入（B）によりp<sup>+</sup>型のp<sup>+</sup>コンタクト領域を形成する。上記レジスト膜を除去して、イオン注入層の活性化及びBPSG膜883a～fのリフローのためのN<sub>2</sub>アニールを行なう。

【0202】更に図67のように、全面に下地TiNバッファ層と配線層WSi<sub>2</sub>（タンクステン・シリサイド）をCVDにより被着し、その上にフォトレジスト膜を塗布して、所望の形状にパターニング（露光プロセス・18）し、それをマスクとして、シリサイド配線885a～cをドライ・エッチングにより形成する。その後、不要なレジスト膜を除去する。N<sub>2</sub>アニール処理する。

【0203】更に図68により、PSG/SOG/PSGの構造を有する層間PSG膜を堆積形成し、ポジ型レジスト・プロセスにより（露光プロセス・19）によりスルーホールとなるべき場所以外をレジストで被覆した状態でドライエッチングすることによりスルーホールを形成する。その後、レジスト膜を除去する。

【0204】更に、図69のように、A1-Iとなるべき下地TiN膜及びA1配線層（A199重量%，SiI重量%）を堆積し、その上にネガ・プロセスにより（露光プロセス・20）レジストをA1配線となるべき部分上のみに残し、ドライ・エッチングによりA1-I配線887a～dをパターニング形成する。その後、レジスト膜を除去する。

(20)

37

【0205】更に図80のように、プラズマSiO<sub>2</sub>/SOG(Spin-On-Glass) / プラズマSiO<sub>2</sub>の3層からなる層間絶縁膜888を堆積し、その上のスルーホールとなるべき部分以外をポジ・プロセス(露光プロセス・21)によりレジストで被覆した状態でドライ・エッチングによりスルーホールを形成する。その後、レジストを除去する。次に、A1-IIとなるべきA1配線層(A199%Si1%)を全面に被着し、その上の配線となるべき部分のみにネガ・プロセスにより(露光プロセス・22)レジスト膜を被着する。それにより、このレジスト膜をマスクとしてドライ・エッチングすることで、A1-II配線889a及びbを形成する。

【0206】更に、常圧PSG膜(ファイナル・パッケージョン)を堆積し、その上のボンディング・パッドとなるべき部分以外にポジ・プロセス(露光プロセス・23)によりレジスト膜を被着する。このレジスト膜をマスクとして、化学エッチングによりボンディング・パッド用開口部を形成する。

【0207】以上の各露光プロセスの内、寸法的にきびしい条件が要求される露光プロセス・2, 4, 9~11, 15, 及び18~22に対しては、本発明の各実施例の位相シフト法が有効である。それらの内、図71に示すように、メモリアレー部822a及びbと周辺回路823の属する平面間に大きな段差を伴なう場合には、本発明の各実施例に示す多像面投影露光法を活用することが有効である。又、露光プロセス・9, 18, 20及び22のように周期配線を多く含む工程では、相互型開口(実施例・6の図38及び実施例・15の図84~図89など)のマスクを用いる位相シフト法(位相反転シフト法)などが有効である。

【0208】(9) 実施例・9

本発明のマスク・レイアウト作成上の考え方及び理論的バック・グラウンドについて説明する。

【0209】図73は通常の位相シフトのないマスク上のεだけ(ウェハ上換算距離)はなれた2つの開口からの光の場合の振幅強度u(破線)及び同エネルギー強度I(実線)をウェハ上の主面にそぐ座標Xについてプロットしたものである。(数値計算値)このように、たとえば、5:1の縮小投影を行なった時には、位相差φ<sub>2</sub>-φ<sub>1</sub>=Δφが0又はそれと同等なときには、建設的干涉がおこり、実線Iの如くなり、ピークu<sub>1</sub>, u<sub>2</sub>は解像されない。

【0210】このような微細な近接物の投影系による解像の問題は、レーレー(Rayleigh)によって次のように与えられる。すなわち、2つの近接点の距離(ウェハ上換算)をδとすると:

【0211】

【数3】

38

$$\delta = 0.61 \times \frac{\lambda}{NA_1} \quad \dots (9.1)$$

【0212】ここで、λは露光波長、NA<sub>1</sub>は像側の投影系のNA(開口数)である。

【0213】たとえば、i線の場合を考えるとλ=0.365μm、例えばNA=0.4となり、解像限界δは約0.56μmとなる。従って、図73のように波長と同程度(例えばλの200%~50%)の寸法のパターンを投影しようとすると、2本の線が合体して分離できないという問題が発生する。

【0214】一方、図74のように近接する2つの開口間の光束に位相差π(又はそれと等価)を与える(位相反転シフト法)と、原点付近でエネルギー強度Iにシャープなへこみがあらわれ、その結果、ピークは2つに解像される。

【0215】図75は、実施例・3のように主開口と副開口間の位相差Δφをπ又はそれと等価な値以外にする多像面位相シフト法の原理を説明するための模式図である。これは、縮小投影系の光学作用を大幅に簡略化したものである。同図において、991は露光光束(波長λ)、914はマスク、921aは主開口(例えば図23(a)のB<sub>A</sub>)、921bは副開口(例えば図23(b)のB<sub>B</sub>)、dは(ウェハ上換算)それら開口間の距離、l<sub>1</sub>はマスクと像面間の距離、l<sub>1</sub>, l<sub>2</sub>は各開口からスクリーン903(像面又はウェハ)までの光路長である。スクリーン上の光強度I(x)は次のようにして定まる。

【0216】各開口による電解強度u<sub>1</sub>, u<sub>2</sub>は、波数k、位相φ<sub>1</sub>, φ<sub>2</sub>とすると、

【0217】

$$【数4】 u_1 = A_{\text{exp}} [-i(kl_1 - \phi_2)] \dots (9.2)$$

【0218】

$$【数5】 u_2 = B_{\text{exp}} [-i(kl_2 - \phi_2)] \dots (9.3)$$

となる。合成光については、

【0219】

【数6】

$$I(x) = |u_1 + u_2|^2$$

$$40 \quad = A^2 + B^2 + 2AB \cos\left\{\frac{k \times d}{l} + \phi_2 - \phi_1\right\} \dots (9.4)$$

ここで  $l_1 - l_2 = \frac{x \cdot d}{l}$

【0220】これにより、lの変化分をΔl、Δφ=φ<sub>2</sub>-φ<sub>1</sub>とすると、

【0221】

【数7】

$$\Delta I = \frac{2\pi d}{\lambda \cdot \Delta \phi} \dots (9.5)$$

(21)

39

【0222】となり、 $\Delta\phi$ を変化させると像面が変化することがわかる。ただし、本モデルはラフ・モデルであり、詳細には数値計算及び実験により補正及び確認が必要である。

#### 【0223】(10) 実施例・10

本実施例においては、本発明の各露光プロセスに適用される投影露光用紫外光源とその周辺について説明する。

【0224】図76は利用できる露光照明系の諸特性をまとめた図表である。同図において、パーシャル・コヒーレンス (Partial Coherence) とは、一般にギリシャ文字“ $\sigma$ ”で表示され、その定義は、

#### 【0225】

#### 【数8】

$$\sigma = \frac{NA_c}{NA_o}$$

【0226】である。ここで、 $NA_c$ は照明系コンデンサ・レンズのマスク側の開口数、 $NA_o$ は露光投影レンズ系のマスク側の開口数で、ここでは $NA_o = 0.4$ とする。本発明の露光に用いる紫外光源としては、ここに示した以外にXe-Hg光源の0.2~0.3 μm間のディープUVスペクトル（遠紫外）、0.2 μm前後のエキシマ・レーザ発光、上図に示した以外のHgアーキ発光等がある。

【0227】なお、本発明に用いる照明は、いわゆるケーラー照明 (Kohler) の構造となっている。しかし、それ以外の構成による照明でも可能である。

【0228】露光照明系の具体例については、図19Aに別途説明する。

#### 【0229】(11) 実施例・11

ここでは、本発明の露光に用いる5:1縮小投影露光装置の変形例（実施例・5に対応）を説明する。本例では、照明系及び露光投影系において、それぞれ同一のレンズ系のみによって2つの分割光束を操作するためのレンズ作用を行なうようにしているので、一对のレンズ系を左右それぞれの光束にたいして用いた場合に問題となるようなレンズ系の収差の相異を考慮する必要がない利点がある。本露光系はマスク側（物側）及びウエハ側（像側）においてテレセントリックに構成された両側テレセントリック系である。

【0230】図77は本実施例のステッパーの照明系及び露光投影系の簡略化した模式断面図である。同図において、1102は水銀のi線等を放出する光源、L<sub>1</sub>は初期光束、1104はケーラー照明を構成するコンデンサ・レンズ等の照明光学レンズ系、L<sub>1</sub>、L<sub>2</sub>はハーフ・ミラーにより同一の均一な強度で分離された主光束及び副光束、1114aは主マスク、1114bは副マスク、1140aは光路長制御室（主光束に対するもの）、1140bは副光束に対する光路長制御室、L<sub>3</sub>は合成光束、1115は投影レンズ系、1103は被露光ウエハ

(21) 40

である。

【0231】本方法では各種の収差に差が出やすいレンズ系を両光束L<sub>1</sub>及びL<sub>2</sub>について共通としているので、同時露光可能な面積を大きくとることができる。又、1回で露光できるフィールド全体にわたって位相のずれを所望の値に調整することができ、そのため、高い解像力を得ることができる。

【0232】なお、本実施例は図77のものに限定されず、たとえば、2つの独立な光源系を利用することもできる。その場合にも、下半分（マスク以降）の光学系内において、主及び副光束についての主要なレンズ系1115が共通なので、それぞれの一対のマスク上のパターンの転写特性に対する両光学系の収差の差異に基づく悪影響を最小限におさえることができる。

【0233】更に、本装置は2つのマスク上のパターンを同時に一つのウエハ上に転写する露光方法の全てに適用可能である。

【0234】また、図77において簡略化した光学構造については、図27及び図28とほぼ同一である。相異する部分は、前段レンズ群562a及びbにあたるものだが、本実施例ではなく、図27の515に相等する位置に設けられた両側テレセントリックな投影レンズ系1115があるところだけである。

#### 【0235】(12) 実施例・12

ここでは本発明のマスクを検査するためのマスク欠陥検査装置について説明する。

【0236】図78はマスク検査装置の簡略化した模式断面図である。同図において、1252はe線（546 nm）の単色光ソース、L<sub>1</sub>は初期検査光束、L<sub>1</sub>及びL<sub>2</sub>は上記露光装置と同様に等強度で均一に分割された分割検査光束のそれぞれ主光束及び副光束、M<sub>1</sub>及びM<sub>2</sub>は被検査マスク、1240a及びbは光路長制御室、1265は1:1投影レンズ系、L<sub>3</sub>は合成検査光束、1266は光検出器である。

【0237】なお、投影レンズ1265は、必要ならば1より大きい倍率のものでもよいし、縮小するものでもよい。しかし、縮小の場合は当該投影レンズ系が随伴パターンを解像できなければならない。

【0238】次に、本装置の動作を説明する。第1に被検査マスクM<sub>1</sub>がオン・マスク位相反転シフト用のマスクで、基準マスクM<sub>2</sub>がそれと同一の開口パターンを有するが、シフタ・パターン（随伴パターン及び相補パターン）部に位相シフト処理がされていないもの、すなわち、位相シフト膜が形成されていないものの場合を説明する。この場合は、光路制御手段1240a及びbを調整して、光路L<sub>1</sub>及びL<sub>2</sub>を等しくすると（2nπの位相差でもよい）、合成像では、正常な場合は全くシフタ・パターンが見えないことになる。一方、位相シフト膜の厚さが異常な場合は、その部分が明部となって検出器1266によって検出される。この場合、対応する主バタ

(22)

41

ーンは明部として結像するので、欠陥部と主パターンの相互関係が明確に把握されえる。

【0239】第2にマルチ・マスク位相反転シフト用のマスク検査において、被検査マスクM<sub>1</sub>, M<sub>2</sub>がそれぞれ主マスク及び副マスクの場合について説明する。この場合、光路長制御手段1240a及びbを調整して、2つ光路L<sub>1</sub>, L<sub>2</sub>間で位相差が0又はそれと等価になるように設定すると、像面には主パターンと副パターン（随伴パターン）の両方の合成パターンが結像される。従つて、その合成パターンとマスクの設計パターン情報を電気的に比較して欠陥を総合的に判定することができる。

【0240】第3にマルチ・マスク位相反転シフト用のマスク検査（位相差がπ以外のものも含む）において、被検査マスクM<sub>1</sub>, M<sub>2</sub>が両方とも露光投影系によっては解像しない随伴パターンを有する同一パターンであるべきマスク同志である場合について設計する。この場合、光路長調整手段1240a及びbを調整して位相差をπ又はそれと等価な値に設定すると、正常な随伴パターンの合成像は消滅するか又は一般的の場合と比較して微弱なものとなる。一方、異常パターンがあると、その部分だけ鮮明な明部となる。

#### 【0241】(13) 実施例・13

本実施例はDRAM等のメモリICの如く、表面に高低差のあるチップ領域を有するウエハの縮小投影露光に適用して有効な技術に関する。

【0242】図79は同実施例のステップ・アンド・リピート型5：1縮小投影露光装置の簡略化正断面図（光学系）である。同図において、1302a, bはそれぞれ独立な同一波長の単色光源（例えばi線）、L<sub>1</sub>, L<sub>2</sub>はそれぞれ主光束及び副光束、1304a, bはそれぞれ主及び副露光照明レンズ系（ケーラー照明）、1314aは盆地（メモリICの場合では周辺回路）を露光するための主マスク、1314bは高原（メモリの場合はメモリ・セル又はメモリ・マット部）を露光するための副マスク、1334i及び1334jはチップ上の高原部に対応する遮蔽部、1334kはチップ上の周辺回路パターンに対応する主パターン部、1344kはチップ上の盆地部に対応する遮蔽部、1344i及びjはチップ上のメモリ・マットに対応する副パターン部、Lはハーフ・ミラーによる合成光束、1315は物側及び像側がテレセントリックに構成された縮小投影レンズ系、1303は被露光ウエハ、1313i及びjは高原（メモリ・マット部）、1313k又は1324は盆地（周辺回路部）である。

【0243】図80は露光の単位ステップに対応するウエハ上の領域の配置を示す上面図である。同図において1313と破線で囲む領域は単位ステップにより露光される全領域、すなわち、単位露光領域、1321及び1322は、それぞれ第1及び第2のチップ領域、1323及び1324はそれぞれのチップ領域の周辺回路部、1

42

313kは盆地又は谷間にあたる主露光部（破線で区切られた長細い長方形の部分）、1313i及びjは（破線で区切られた両側）高原又は台地にあたる副露光部である。

【0244】次に本発明の縮小投影露光装置の動作を説明する。本方式では、露光領域1313は2つのマスク1314a及び1314bにわけられる。これは、たとえば、メモリマット領域1313i及びj、並びに周辺回路部1313kにあたる。これらの領域には、通常図に示す（図79）ような、段差を伴う場合が多い。このような場合には、それぞれの領域を別々のマスク上のパターンとし、それらのマスクを別々にZ軸（光軸と同じ）方向に移動させて、各領域の像がウエハ上のレジスト膜の各々対応する平面に結像するように調整した状態で同時に露光する。

【0245】この場合、光源には同一波長の光源ランプ等を複数個用いるが、両方の波長に差があると、投影レンズ系1315の色収差の影響があるので、これを回避するためには、実施例・12のように単一の光源からの光束を分割するようにしてよい。

【0246】なお、本ステッパでは投影レンズ系1315を光束L<sub>1</sub>, L<sub>2</sub>について共通とともに、両側（物側及び像側）テレセントリックな構成としているので、各マスクのZ軸方向への微小な移動によって、その倍率を変化させることなく、その結像位置を変化させることができる。

#### 【0247】(14) 実施例・14

本実施例は同一マスク上の所定の部分に位相を反転させるための透明膜を形成して行なう位相シフト露光法（本願においては、「オン・マスク位相シフト法」と呼称する。）を適用したものである。

【0248】図81は同実施例のステップ・アンド・リピート方式5：1縮小投影露光装置の簡略化正断面図（光学系）である。同図において、1402a及びbは相互に独立なi線等の単色露光光源、L<sub>1</sub>及びL<sub>2</sub>は主光束及び副光束、1404a及びbはケーラー照明を構成する照明レンズ系、1414a及びbは、低地（ウエハ上の）部分の所定のパターンを露光するための主マスク、1414bはウエハ上の高地部分の所定のパターンを露光するための副マスク、1414x及びyは合成石英マスク基板、1414m及びnはクロム遮光部、1414p及びqはパターンに対応する主開口部、1414s及びtは位相シフタに対応する開口部上に設けられた位相反転用透明膜、Lはハーフミラーによる合成光束、1415は物及び像側の両側がテレセントリックに構成された5：1縮小投影レンズ系、1413kはウエハ上の（ウエハは1403）の低地部分、1413iはウエハ上の高地部分である。

【0249】図82はウエハ1403上で単位露光領域を示し、本発明の露光方法を説明するための上面図であ

(23)

43

る。同図において、1413は単位露光領域、1421及び1422はメモリなどのチップに対応するチップ領域、1423及び1424はそれぞれのチップ上の低地に対応する周辺回路部等、1451aは図81に示す如く開口部1414pが設けられている部分、1451bは同様に開口部1414qが設けられている部分である。

【0250】図83は先の低地部分及び高地部の所定のパターン部1451a及びbが孤立A1配線のような長細いパターンの場合のマスクの具体例を示すマスクの平面図である。本マスクは、ネガ型レジスト・プロセスに対応する。同図において、1414p及び1414qは、それぞれA1配線に対応する開口パターン、1414g及びhは、それぞれシフタに対応するスリット状開口パターン、1414s及びtはその上に形成された位相反転膜である。

【0251】本実施例のステッパーの動作等については前記実施例・13と全く同じであるので省略する。本実施例では、段差を有する2つの領域を同時にオン・マスク位相シフト法により露光できるので、先の実施例・8に示すような段差の大きいDRAM等の微細寸法で、通常のプロセスでは解像できないような露光工程に適用して有効である。本方法は、あらゆるタイプのオン・マスク位相シフト法に有効である。

#### 【0252】(15) 実施例・15

本実施例は、本発明のマルチ・マスク位相シフト法又はオン・マスク位相シフト法を応用した周期又は概周期A1配線パターン等の形成方法に関する。

【0253】図84～Cは本実施例15A～Cの対象となるA1周期パターン(ウェハ上)の概略を示すウェハ上面図である。図84において、1503はウェハ上面、1553は特異パターン、1559及び1560は隣接パターン、1551及び1552は残余の周期パターンである。図85において、1556は特異パターン、1561及び1562はその隣接パターン、1554及び1555は残余の周期パターン、1503はウェハ上面である。図86において、1558は周期A1配線パターンの端部にあたる特異パターン、1557は残余の周期パターン、1503はウェハ上面である。

【0254】図87は上記の図84に対応するマスク上のレイアウト又は重疊レイアウト図であり、実線は主マスクの開口パターンの境界を示し、破線は副マスクの開口パターンの境界を示す。オン・マスク位相シフト・マスクの場合は、実線が位相シフト量“0”の開口パターン、破線が位相シフト量“π”的開口パターンに対応する。寸法は図87～図89については、A1線幅が0.3～0.4μm、各图形は等倍で描かれている。

【0255】図87において、(以下、主にマルチ・マスク位相反転シフト法の場合について説明する) 1514は石英マスク基板、1559aは主マスク上のA1線1559に対応する主開口パターン、1559bはそれに

44

随伴した副マスク上のシフタ・パターン、1553bはA1線1553に対応する副マスク上の主開口パターン、1560aはA1線1560に対応する主マスク上の主開口パターン、1560bはそれに随伴した副マスク上のシフタ・パターン、1559cは両側のA1線に対応する開口1559a及び1560aから当距離にあることから生じることがあるゴーストを打消すための補助開口パターンである。

【0256】図88は先の図87と同様な図85図に対応するマスク・レイアウト図である。同図において、1514はマスク基板、1556aは図85のA1線1556に対応する主開口部(主マスク上の)、1556b及びbはそれに随伴する副マスク上のシフタ・パターン、1561b及び1562bはそれぞれ1561及び1562に対応する副マスク上の開口パターンである。

【0257】図89は先の図87及び図88と同様な図86に対応するマスク・レイアウト図である。同図において、1558aは図86の端部A1配線1558に対応する主マスク上の主開口部、1558bはそれに対応する副マスク上のシフタ・パターン、1557bは内側のA1線1557の一つに対応する副マスク上の主開口部、1514はマスク基板である。

【0258】次に、これらのマスクの使用方法について説明する。まず、図86及び図89について説明する。このような密集周期パターンでは、図38のタイプのマスク・レイアウトを用いるが、この場合、周期パターンの端部では、図74の振幅分布から推察されるように、端部A1線1558の外側半分については、隣接するシフタ・パターン(相補主パターン)がないため、線幅がブロードになってしまふ。そこで、その不要な広がりをキャンセルするように付加的な随伴開口パターン(シフタ)1558bを設ける。

【0259】次に図85及び図88の場合を説明する。このような周期パターンにおいて、図38の如く交互に“π”又はそれと等価な位相シフトをもつマスク・レイアウトを使用するが、図85の如く一本だけ突出しているような場合又は、数本(又は一本)ごとに突出している場合には、その突出部のA1配線等1556が先と同じ理由で、不所望に太くなるという問題がある。これを避けるためにシフタ・パターン1556b及びbを設けていく。

【0260】次に図84及び図87の場合を説明する。このような周期パターンにおいても図38の如く交互に“π”(又はそれと等価)の位相シフトをもつマスク・レイアウトを使用するが、図84の如く一本だけが短い場合(一本ごと又は数本ごとに短い場合も同じ)には、その両側のA1配線等1559及び1560のそれぞれの内側が不所望に太くなるという第1の問題が発生する。更に図74に示す振幅の谷間が重なるような寸法のときは、それらの中間にゴーストが現われるという第2の問題が発生

(24)

45

する。この第1の問題を解決するために随伴シフト・パターン1559b及び1560bを設けている。又、第2の問題を解決するために、補助パターン1559c(補助随伴パターン)を設けている。

【0261】以上説明した以上の技法は、以下のプロセスの密集パターン部に適用すると特に有効である。すなわち、図71におけるプロセス・7P2, 7P4, 7P7, 7P10, 及び7p12、実施例・8における露光プロセス・2, 4, 9, 11, 18, 20, 及び22等である。なお、マスク及び露光の方式は、オン・マスク位相シフトでもマルチ・マスク位相シフトのどちらでもよい。

【0262】(16) 実施例・16

本実施例は本発明のウエハの露光に用いるフォト・レジストの説明である。レジストは露光に用いる単色紫外光源の波長によって、図90のうちから選択することができる。

【0263】レジストは、例えば、 $0.6 \mu\text{m}$ の厚さにスピニ・コータにより、ウエハの上主面の全面に均一に塗布する。

【0264】(17) 実施例・17

本実施例はペア・マスク又はマルチ・マスク位相シフト法に用いるマスクの改良に関するものである。

【0265】図91は同法によるステップ・アンド・リピート型5:1縮小投影露光装置の光学系の主要部の略式断面図である。同図において、1702はHgランプ等のi線等の紫外単色光源、1704はケーラー照明を形成する照明光学レンズ系、Lは照明光、L<sub>1</sub>及びL<sub>2</sub>は分割照明光、1714a及びbは主分割光及び副分割光に対応する主マスク及び副マスク、1751aは第1の孤立パターンに対応する第1の主開口パターン、1754bは第2の孤立パターンに対応する第2の主開口パターン、1752a及び1753aは上記第2の主開口パターンに付随した第2の副開口パターン(すなわち、シフタ)、1755b及び1756bは上記第1の主開口パターンに随伴した第1の副開口パターン、1740a及びbは、それぞれ図29に示すような光路長調整手段又は同調整室、Lは合成光、1715は5:1縮小投影レンズ系、1703は被露光ウエハ、1709は上記ウエハ1703上に均一に塗布されたフォト・レジスト膜である。

【0266】図92は、多数の孤立パターンに対応する主開口パターンがどのように主マスク及び副マスク上に分配されるかを示す重ね合せマスク平面レイアウト図である。同図において、1714b上に1714aを重ねたときのマスク基板、1733は同時露光されるパターン部(ワン・ショット分)、破線の正方形内の実線による円は主マスク1714a上の各主開口パターン、破線による円は副マスク1714b上の各主開口パターンである。

46

【0267】このように、主開口パターンを両マスク上に均等に分布させることによって、両マスクの露光光による加熱をほぼ同一かつ均一にすることができる。

【0268】(18) 実施例・18

図93は、本発明の一実施例の多マスク位相シフト法(ペア・マスク・フェーズ・シフト法)を実施するためのステップ・アンド・リピート方式5:1縮小投影露光装置(ステッパー)の露光光学系の模式正断面図である。同図において、1802はHgランプのi線の如き露光用光源(詳細は実施例・10)、Lは原露光光束、L<sub>1</sub>は分割された主露光光束、L<sub>2</sub>は同じく分割された副露光光束、1851は光分割用ハーフミラー1806を収納するプリズム、1840は図12の205、図29、又は以下の例に示すような位相調整又は光路長調整手段すなわちシフタ、1808a及び1807bはそれぞれ主光束及び副光束用ミラー、1804a及び1804bはそれぞれケーラー照明(Kohler)を形成するコンデンサー6を収納するプリズム、1840は図12の205、図29、又は以下の例に示すような位相調整又は光路長調整手段すなわちシフタ、1808a及び1807bはそれぞれ主光束及び副光束用ミラー、1804a及び1804bはそれぞれケーラー照明(Kohler)を形成するコンデンサー6を収納するプリズム、1814a及びbはそれぞれ主及び副マスク、1854は合成用ハーフミラー1813を収納する合成用プリズム、Lは合成用光束、1815は5:1縮小投影レンズ系で物及び像側の両側においてテレンセントリックに構成されている。1803は被露光ウエハ、1881は図27及び図19Aに示すようなウエハ・ステージである。

【0269】本実施例においては、ウエハを貫通する主露光光軸と光源を貫通する主照明光光軸が直交しているので、主及び副分割光の光路をほぼ対称に構成することが比較的簡単に実現できる。

【0270】なお、本装置は、位相シフト法に限らず、本願の他の実施例に示した2つのマスクを用いる露光方法に広く適用できることは、いうまでもない。

【0271】(19) 実施例・19

本実施例では、本発明のペア・マスク位相シフト法(マルチ・マスク位相シフト法)を実施するための露光照明系の具体例と露光光学系の他の一つの例を説明する。

【0272】図19Aは本実施例のステップ・アンド・リピート型5:1縮小投影露光装置の露光光学系の模式正断面図である。同図において、1902は超高圧水銀ランプ、1982は楕円面鏡、Lは原露光明光束、1983は第1反射鏡(例えばA1ミラー)、1985はシャッタ、1986はフライアイ・レンズ、1987はアパーチャ、1988はフィルタ(例えばショート・カット・フィルタ)、1984は第2反射鏡(例えばコールド・ミラー)、1904はケーラー照明を構成するコンデンサ・レンズ、1906は原露光明光束Lを主及び副

(25)

47

露光光束  $L_1$ ,  $L_2$  に分割するためのハーフミラー、1940 は他の実施例に示す光路長調整手段又は位相シフト板（図12の205、図27の540a, b その他）、1907b は副光束  $L_2$  に対する偏向鏡、1914 は主パターン及び副パターンを搭載したマスク、1961 は他の例と同様にマスクを保持して XYZ 及び  $\theta$  方向更には傾きの調整を行なうマスク・ホールダ、1961c はその中央の開口部、1964a 及びb は主及び副光束に対するそれぞれの物側投影レンズ系、1949a は主光束  $L_1$  に対する偏向鏡、1913 は主光束  $L_1$  と副光束  $L_2$  を合成して合成光としてするための合成用ハーフミラー、1954 はハーフミラーを収納するための合成用プリズム、1915 は先の物側レンズ系 1964a 及び 1964b とは別に物側及び像側の両側テレセントリック（実施例・11 同様）に構成された 5 : 1 縮小投影レンズ系の一部をなす像側レンズ系、1903 は被露光ウエハ、1976 は  $\theta$  駆動テーブルを兼ねるウエハ吸着台、1977 は上下方向すなわち Z 軸移動台、1979 は水平方向の一方向すなわち X 軸移動台、1980 は水平方向の他の方向すなわち Y 軸移動台である。

【0273】本実施例では、マスク基板が単一なので、主及び副マスク間での合せが不要となる。

【0274】(20) 実施例・20

本実施例では、他の実施例で示した光路長調整手段又はシフト板として使用できる 2 次元局所可変シフト板について説明する。

【0275】図95は本実施例の可変シフタを図19A のシフト板 1940 と置換又はそれに追加したときの、ステップの簡略化正断面図である。同図において、2002 は図76及び図19A に示すような紫外又は遠紫外光源、L は原露光光束、2091 は原露光光束のフィールド上の座標 (x, y) の位相を測定するための位相検出器すなわちスキャナ、2006 は原露光光束 L を主光束  $L_1$  と副光束  $L_2$  に分割するためのハーフミラー、2040 は主光束  $L_1$  の座標 (x, y) の位相と副光束  $L_2$  の同座標の位相との差  $\Delta\phi$  (x, y) を局所的（各微小部分について）に所望の値に設定するための 2 次元可変位相シフト板又はシフタ、 $L_1$  (x, y) 及び  $L_2$  (x, y) で各光束  $L_1$  及び  $L_2$  の座標 (x, y) の部分を示す。2014 は、一枚のマスク上の隔離した場所に主パターン及び副パターンを搭載したマスクであり、図はマスクの各部の厚さが異なり、マスク通過の際の位相のずれが座標 (x, y) に依存することを誇張して示す。2049a は主光束  $L_1$  のための偏向ミラー、2013 は主光束  $L_1$  及び副光束  $L_2$  を合成して L を得るための合成用ハーフミラー、 $\phi_1$  (x, y) 及び  $\phi_2$  (x, y) はそれぞれ合成直前の基準面における  $L_1$  (x, y) 及び  $L_2$  (x, y) の位相、2015 はそれ単独又は他のレンズ群とともに 5 : 1 縮小投影系を構成する投影レンズ系で物側及び像側の両側においてテレセントリックに構

48

成されている。2003 は被露光半導体ウエハ、2092 はスキャナ 2091 により検出した座標 (x, y) の分割光間の位相差  $\Delta\phi$  (x, y) データに基づいて、全露光フィールド（単位ショット）にわたって位相差  $\Delta\phi$  を一定均一な値に可変シフタ 2040 を制御するための可変シフタ制御回路である。

【0276】図96は前記図95の可変シフタ 2040 の一面の拡大図である。同図において、2040a は多数の正方形透明電極、2041 は電極のない間隙部である。この間隙部の幅をウエハ上での最小解像寸法に対応する寸法以下に設定すると、この間隙部に帰因するノイズを低減するのに有効である。先の正方形電極の一辺は、例えば  $20 \mu m \sim 200 \mu m$  程度である。更に光路上での可変シフタ 2014 の位置は、それによって位相のばらつきを補償すべき光学部材の光軸上の近傍にすることがのぞましい。すなわち、単一ショット内の位相のばらつきの最大の原因がマスク基板である場合は、マスクの近傍の光軸上に配置することが効果的である。

【0277】図97は上記図96の可変シフタの X-X 断面図である。同図において、2042 はポッケルス (Pockels) 効果を有する電気光学結晶で図98に示すもののうちのいずれか一つ、2040a 及びb は対抗する正方形透明電極（セグメント）、2043 は透明絶縁膜である。この絶縁膜 2043 中に各セグメントに対して独立に所望の電圧を印加できるように最小解像寸法（ウエハ上換算）以下の幅の透明配線が形成されている。先の可変シフタ制御回路 2092 は、これらの配線を介して、多数のセグメントの電圧を制御することによって、単一ショットすなわち単一ステップ露光域内における位相差  $\Delta\phi$  のばらつきの補償を行なう。

【0278】(21) 本願の記載を補足するための文献オン・マスク位相シフト露光法に関する論理的説明、マスクの作成方法、パターンの計算法、実験データ等については、以下に記載されているので、それをもって本願実施例の記載となす。すなわち、日本特願昭63-205350号（昭和63年11月22日出願）及び日本特願平1-257226号（平成1年10月2日出願）並びに、それに対応する米国特許出願07/437、268（1989年11月16日出願）、日本特公昭62-50811号、「日経マイクロデバイセズ」1990年5月号74～75頁、レベンスンらの「インブルーピング・レゾルーション・イン・フォトリソグラフィー・ウイズ・ア・フェイズ・シフティング・マスク」アイ・イー・イー・トランサクション・オン・エレクトロニ・デバイセズ ED-29 卷12号1982年12月発行 1828-1836頁（‘Improving Resolution in Photolithograph with a Phase-Shifting Mask’，Levenson et al, IEEE Transaction on Electron Devices, vol. ED-29, No. 12 December 1982, P. 1828-1836）、伊藤らの「 $1 \mu m$  プロセス用フォトマスクパターンの投影像

(26)

49

歪み補正」日本電子通信学会論文誌1985年5月vol.J 68-C No. 5第325~332頁である。

【0279】日本特開昭62-171123号には高圧水銀ランプ等を用いた露光照明系が開示されているので、これをもって本願実施例の記述となす。

【0280】日本特開昭61-22626号には、両側テレセントリック構造の投影レンズ系の構成が示されているので、これをもって本願実施例の記述の一部とする。

【0281】日本特開昭61-43420号には、電子線を用いたマスクの作成技術が開示されているので、これをもって本願実施例の記述の一部となす。

【0282】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0283】形成しようとするパターンの形状に応じて、適切なレジストプロセスを選択することができるので、遮光部を介して隣り合う光透過部を透過する光の位相を反転させて投影像のコントラストを改善する位相シフト法を用いて、半導体装置を形成する際に、位相シフト領域の配置を含むマスクの設計が比較的容易になるので、パターン精度の良い半導体装置を製造することができる。

【図面の簡単な説明】

【図1】本発明の実施例・1のIである露光装置に設けられた位相シフト機構の全体図。

【図2】本発明の上記実施例であるマスクの拡大断面図。

【図3】(a), (b)は、このマスクに形成された一対の回路パターンの平面図。(c)は、この一対の回路パターンを合成して得られる回路パターンの平面図。

【図4】(a)~(g)は、図3(a), (b)に示す回路パターンの透過領域を透過した光の振幅、強度をそれぞれ示す説明図。

【図5】(a), (b)は、このマスクに形成された一対の位置合わせマークの平面図。(c)は、この一対の位置合わせマークを合成して得られる回路パターンの平面図。

【図6】(a), (b)は、本発明の実施例・1のIIのマスクに形成された一対の回路パターンの他の例を示す平面図。(c)は、この一対の回路パターンを合成して得られる回路パターンの平面図。

【図7】(a)~(g)は、図6(a), (b)に示す回路パターンの透過領域を透過した光の振幅、強度をそれぞれ示す説明図。

【図8】(a), (b)は、本発明の実施例・1のIIIのマスクに形成された一対の回路パターンの他の例を示す平面図。(c)は、この一対の回路パターンを合成して得られる回路パターンの平面図。

50

【図9】(a)~(e)は、図8(a), (b)に示す回路パターンの透過領域を透過した光の振幅、強度をそれぞれ示す説明図。

【図10】(a)~(d)は、従来のマスクの透過領域を透過した光の振幅、強度をそれぞれ示す説明図。

【図11】(a)~(d)は、透明膜を設けた従来のマスクの透過領域を透過した光の振幅、強度をそれぞれ示す説明図。

【図12】本発明の実施例・2である露光光学系の要部構成図。

【図13】(a), (b)はそれぞれ図12のマスクのパターン構成の一例を示す要部平面図。(c)はそれらパターンによって作られる所望のパターンの平面図。

【図14】(a), (b)はそれぞれ図12のマスクのパターン構成の一例を示す要部平面図。(c)はそれらパターンによって作られる所望パターンの平面図。

【図15】(a), (b)はそれぞれ図12のマスクのパターン構成の一例を示す要部平面図。(c)はそれらパターンによって作られる所望パターンの平面図。

【図16】(a)~(g)は図13のマスクの透過領域を透過した光の振幅及び強度を示す説明図。

【図17】(a)~(h)は図14のマスクの透過領域を透過した光の振幅及び強度を示す説明図。

【図18】(a)~(g)は図15に示したマスクの透過領域を透過した光の振幅及び強度を示す説明図。

【図19】マスクの断面図。

【図20】(a)~(e)は、本発明の装置に使用するパターンの位置合わせ方法の説明図。

【図21】本発明の実施例・3に係るステップ・アンド・リピート型5：1縮小投影露光装置の露光光学系の概要を示す模式正断面図。

【図22】本発明の上記実施例の周期的又は準周期的ライン・アンド・スペース・パターンに対応するマスクの断面図。

【図23】(a)は、上記実施例の段差を有する周期パターンに対応する主マスク・パターン(ポジ・マスク)、同図(b)は、同様にサブ・マスク・パターン、同図(c)は、合成開口パターンの平面図、同図(d)は、被露光ウエハ上の製造途上にある半導体集積回路装置の周期段差部の断面図。

【図24】上記実施例のL1, L2の位相差 $\phi$ を $(2n+1)\pi$ より前後にずらせた場合の主及びサブ・パターンに対応する像面のずれの様子を示す線図。

【図25】(a)は上記実施例の位相シフト合せ用マークの内、主パターン部に形成されたものを示す平面図。

(b)は、同サブ・パターン部に形成された位相合せ用開口パターンの平面図。(c)は、これらの合成時の投影パターン。

【図26】本発明の実施例・4のステッパ装置の模式断面図。

(27)

51

【図27】本発明の実施例5のステップ・アンド・リピート型5：1縮小投影露光装置の露光投影光学系の模式正断面図。

【図28】上記同装置の露光光源及び照明（露光用）光学系の模式正断面図。

【図29】同装置の位相差設定手段の拡大断面図。

【図30】同装置のウエハ保持部の上面図。

【図31】本発明の実施例・6に係る孤立帯状パターンに対応するマスク・パターン平面図。

【図32】本発明の実施例・6に係る孤立正方形パターンに対応するマスク・パターン平面図。

【図33】上記図32の変形例に係る孤立正方形パターンに対応するマスク・パターン平面図。

【図34】本発明の実施例・6に係る「L」字型パターンに対応するマスク・パターン平面図。

【図35】上記図34の変形例に係る「L」字型パターンに対応するマスク・パターン平面図。

【図36】本発明の実施例・6に係る屈曲孤立帯状パターンに対応するマスク・パターン平面図。

【図37】上記図36の変形例に係る屈曲孤立帯状パターンに対応するマスク・パターン平面図。

【図38】本発明の実施例・6に係る等周期帯状パターンに対応するマスク・パターン平面図。

【図39】本発明の実施例・7に係る露光ステップを示すウエハ上面図。

【図40】本発明の実施例・7に係る露光方法における単位露光領域を示す平面図。

【図41】本発明の実施例・7に係るポジ・プロセスを示すフロー断面図。

【図42】本発明の実施例・7に係るポジ・プロセスを示すフロー断面図。

【図43】本発明の実施例・7に係るポジ・プロセスを示すフロー断面図。

【図44】本発明の実施例・7に係るネガ・プロセスを示すフロー断面図。

【図45】本発明の実施例・7に係るネガ・プロセスを示すフロー断面図。

【図46】本発明の実施例・7に係るネガ・プロセスを示すフロー断面図。

【図47】本発明の実施例・7に係るツイン・ウエルSRAMプロセスにおけるフォトリソグラフィ工程を示す全体フロー図。

【図48】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

【図49】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

【図50】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

【図51】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

52

【図52】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

【図53】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

【図54】本発明の上記図47に対応するSRAMのウエハ工程のフロー断面図。

【図55】上記SRAMのチップ領域の平面レイアウト図。

【図56】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図57】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図58】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図59】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図60】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図61】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図62】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図63】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図64】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図65】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図66】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図67】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図68】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図69】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図70】本発明の実施例・8に係るDRAMのウエハ工程を示すフロー断面図。

【図71】上記DRAMのチップ領域の平面レイアウト図。

【図72】Qは上記DRAMのメモリ・セル領域の単位並進周期の平面レイアウト図。

【図73】近接したパターンの位相が同位相である場合の光の振幅強度及びエネルギー強度の分布を説明するためのグラフ。

【図74】上記図73と同様に位相が $180^\circ$ （相対的に）異なる場合の同分布グラフ。

【図75】本発明の縮小投影の原理を説明するための光学系の模式断面図。

【図76】本発明の露光方法に用いる露光用単色光源の

(28)

53

諸条件を示す図表。

【図77】物側のテレセントリック構成を利用して、投影レンズ系を全て共通にした本発明の実施例11の5：1縮小投影露光装置の簡略化正断面図。

【図78】Aは本発明の実施例・12のマスク検査装置の簡略化正断面図。

【図79】相互にコヒーレントでない2つの光源を用いる本発明の実施例・13のステップ・アンド・リピート型5：1縮小投影露光装置の簡略化正断面図。

【図80】上記図79の露光方法によって露光される単位露光領域のレイアウトを示すマスク又はウエハ平面図。

【図81】本発明の実施例・14の露光方法の説明のための（相互にコヒーレントでない光源を使用する）ステップ・アンド・リピート型縮小投影露光装置の簡略化断面図。

【図82】上記図81の方法における単位置光域（マスク又はウエハ）の平面レイアウト図。

【図83】上記図81の方法に使用するマスクの平面パターン図。

【図84】本発明の実施例・15の準周期パターンに対応するウエハ上のパターン平面図。

【図85】上記実施例の他の準周期パターンに対応するウエハ上のパターン平面図。

【図86】上記実施例の更に他の準周期パターンに対応するウエハ上のパターン平面図。

【図87】上記上記図84のウエハ上のパターンに対応す

54

るオン・マスク又はマルチ・マスク位相シフト法におけるマスクの平面レイアウト図又は重疊平面レイアウト図。

【図88】図85に対応する同様な平面レイアウト図。

【図89】図86に対応する同様な平面レイアウト図。

【図90】本発明の実施に使用されるフォトレジストの一覧表。

【図91】本発明の実施例・17に係る随伴パターンを2つのマスク上に相互に分割搭載する露光方法を示すステップ・アンド・リピート型5：1縮小投影露光装置の簡略化正断面図。

【図92】同方法を説明するための重疊マスクパターン図。

【図93】本発明の実施例・18に係る簡易型マルチ・マスク・ステッパーの正断面図。

【図94】本発明の各実施例の露光装置の個別照明光源の構成を説明するため及び実施例・19に係る单一マスク基板によるペアマスク（パターン）露光装置（ステッパー）の正断面図。

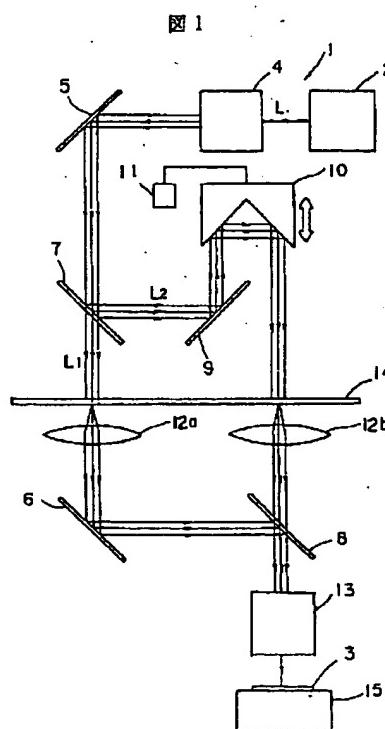
【図95】本発明の実施例・20に係る二次元位相合せ装置の全体構成図。

【図96】同二次元位相シフト板の上面図。

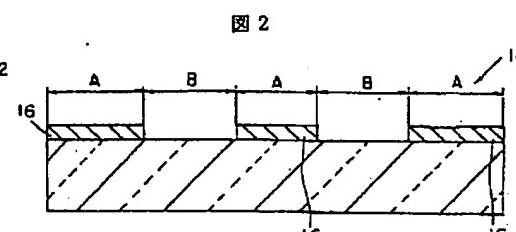
【図97】同二次元位相シフト板の断面図。

【図98】同位相シフト板に用いる電気光学効果を有する結晶の一覧図表。

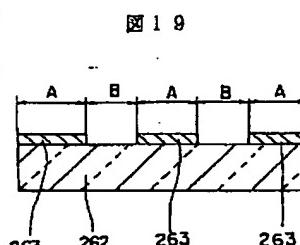
【図1】



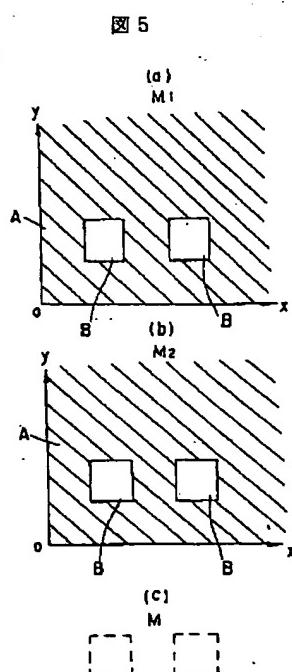
【図2】



【図19】



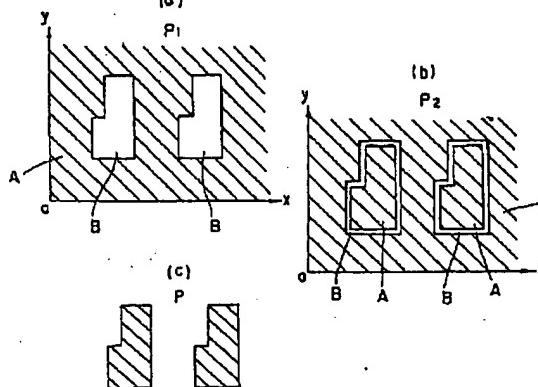
【図5】



(29)

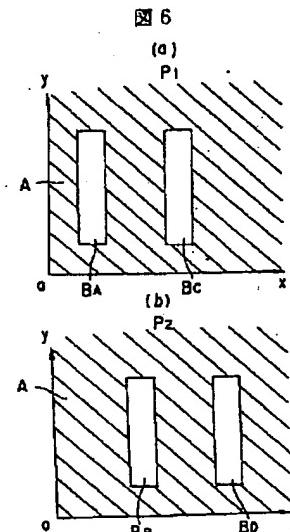
【図3】

図3

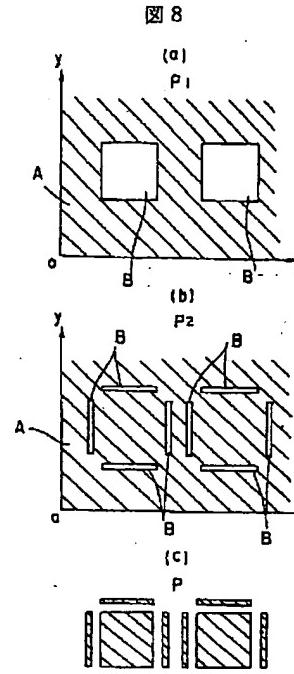


【図6】

図6



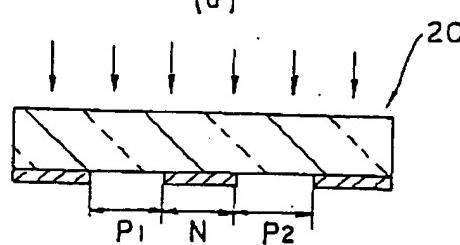
【図8】



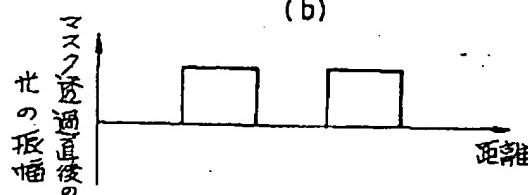
【図10】

図10

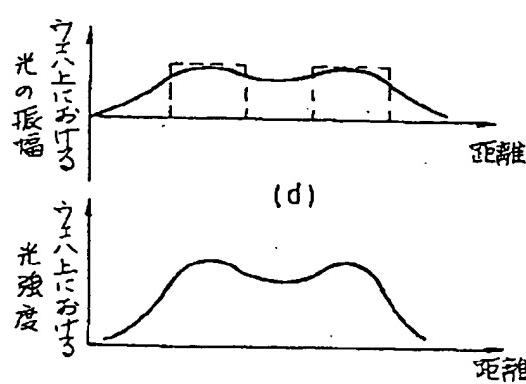
(a)



(b)



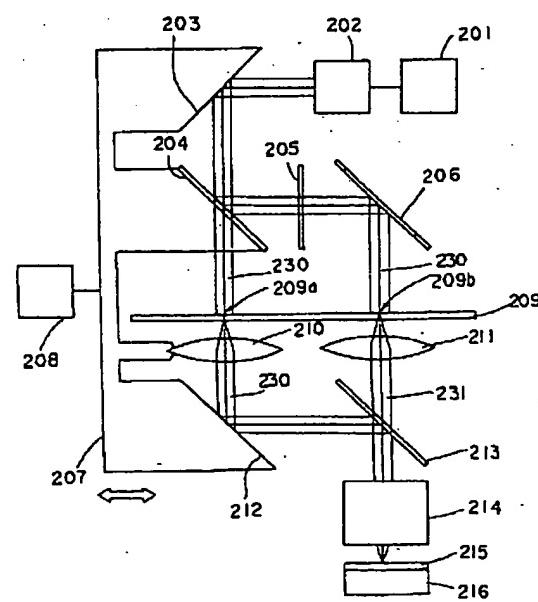
(c)



(d)

【図12】

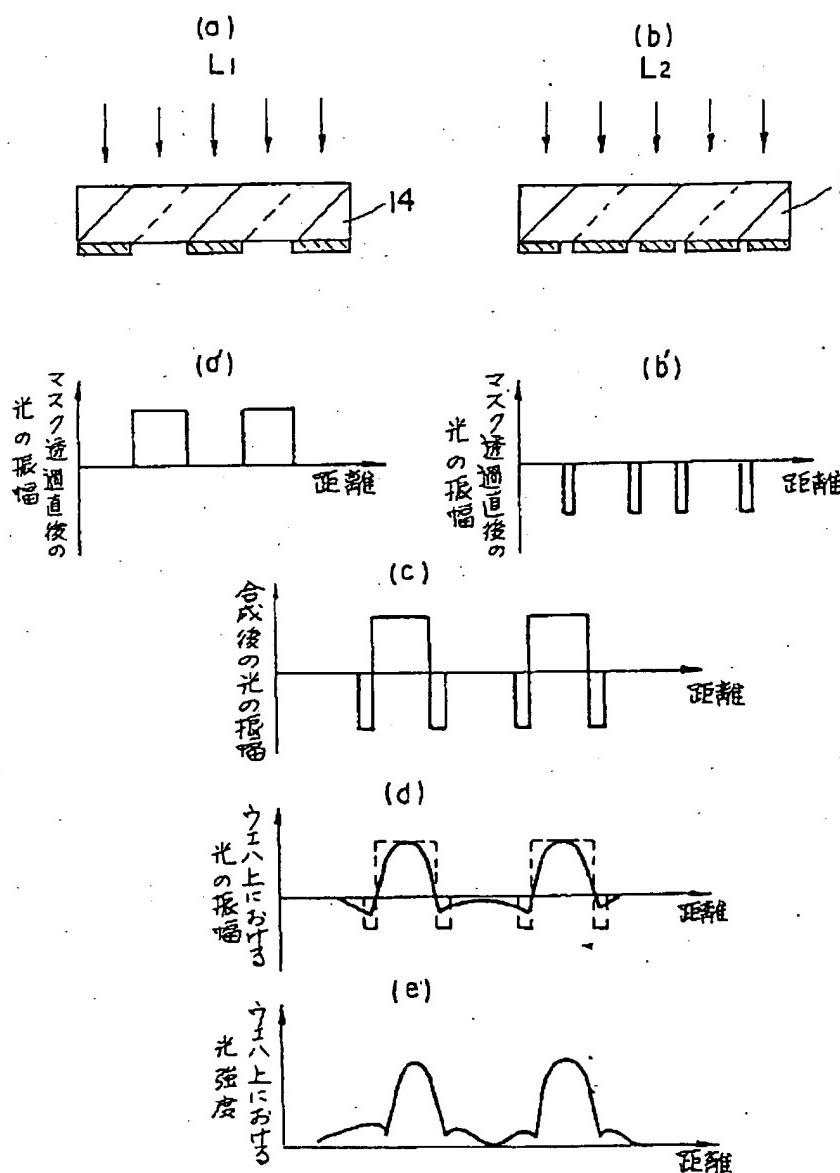
図12



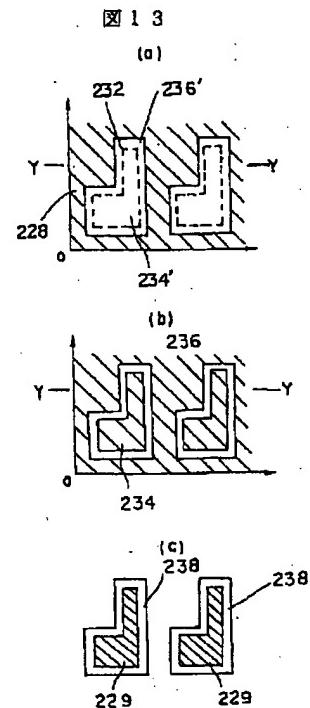
(30)

【図4】

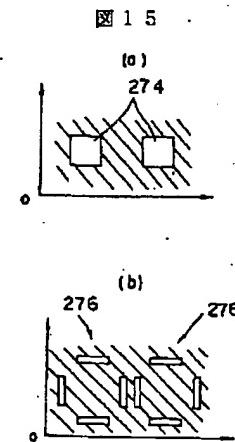
図4



【図13】

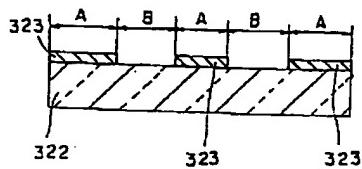


【図15】



【図22】

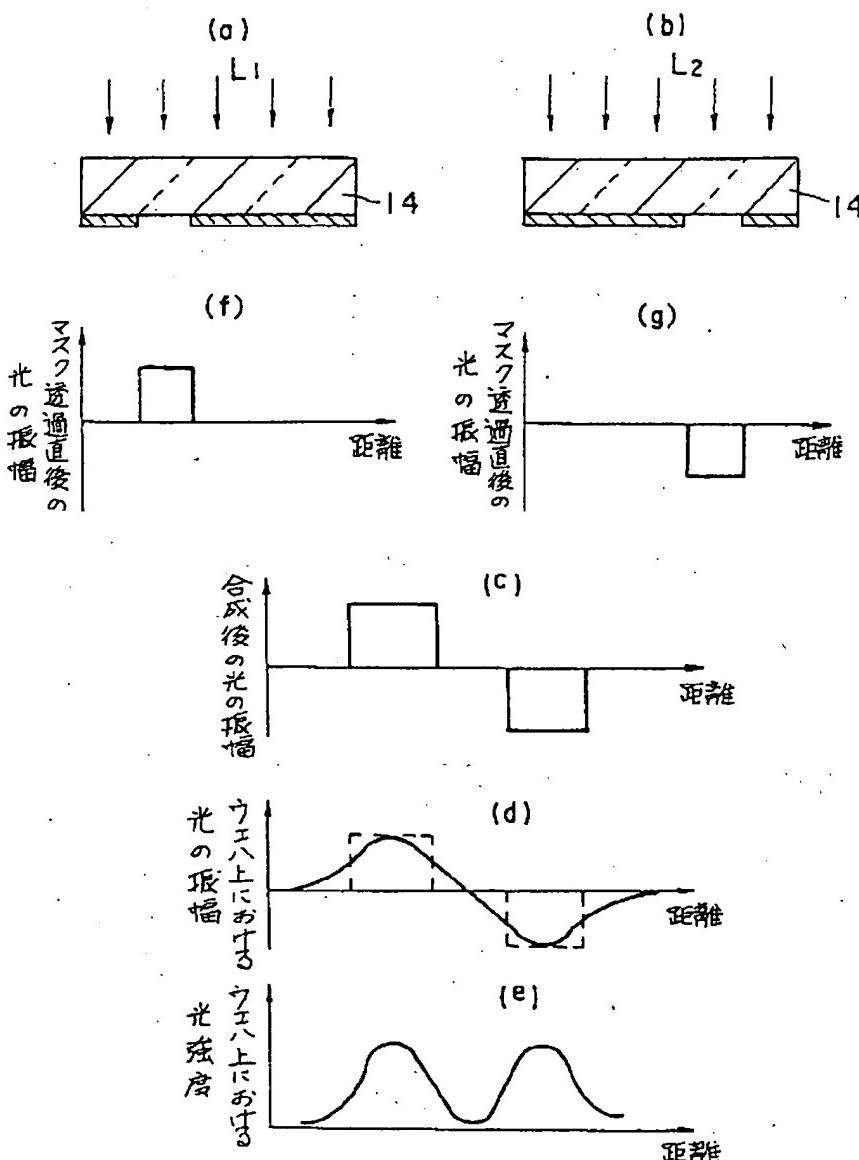
図22



(31)

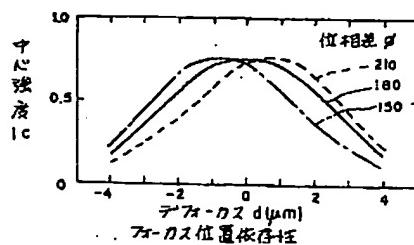
【図7】

図7



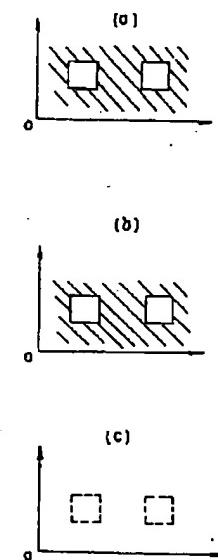
【図24】

図24



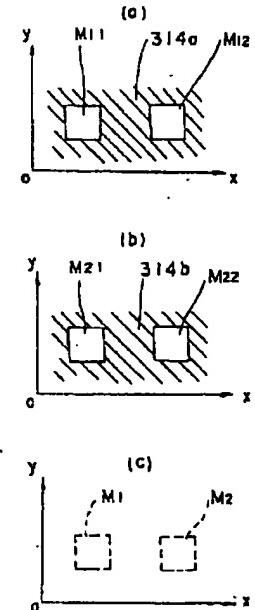
【図20】

図20



【図25】

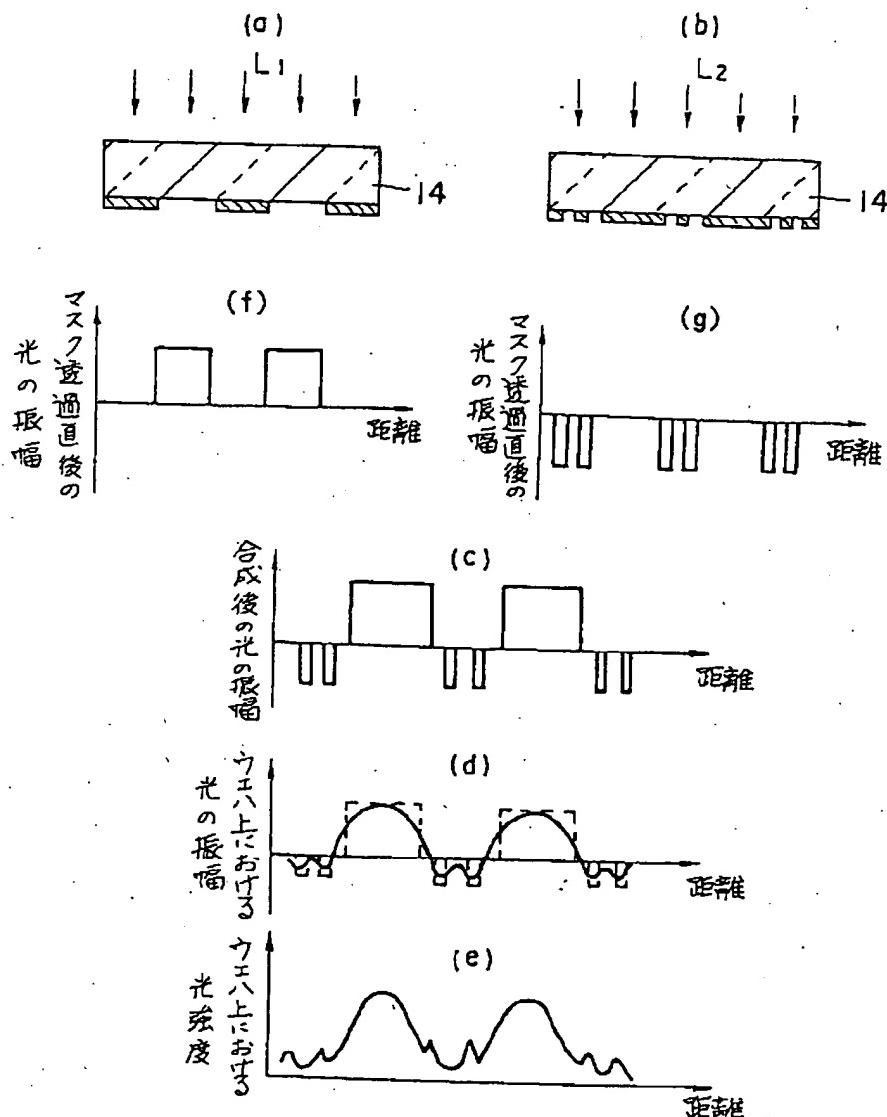
図25



(32)

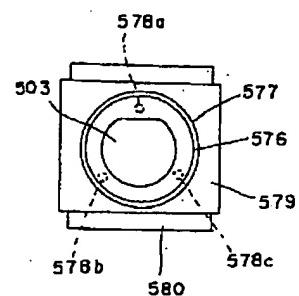
【図9】

図9



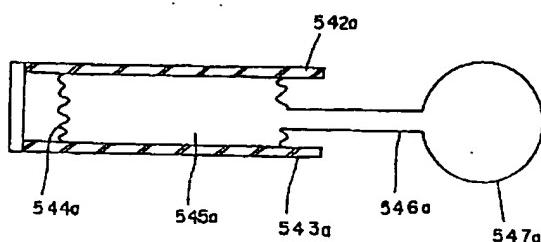
【図30】

図30



【図29】

図29

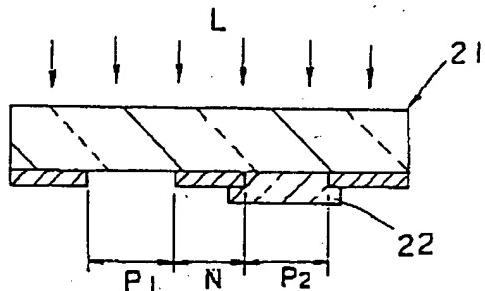


(33)

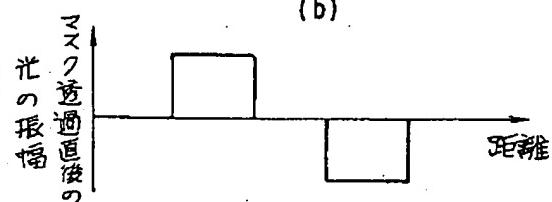
【図11】

図11

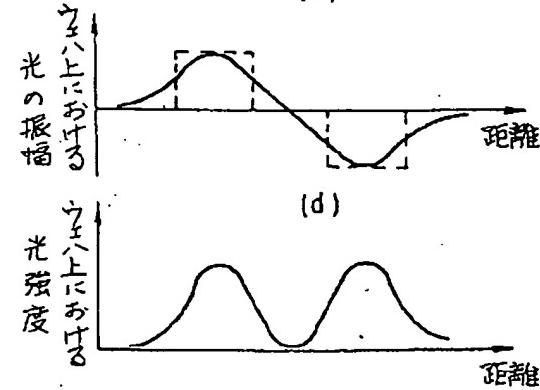
(a)



(b)

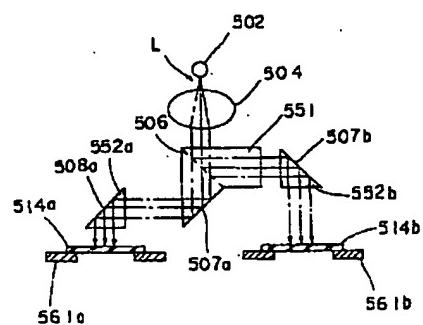


(c)



【図28】

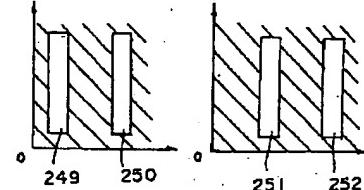
図28



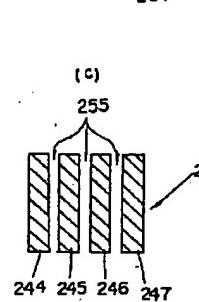
【図14】

図14

(a)

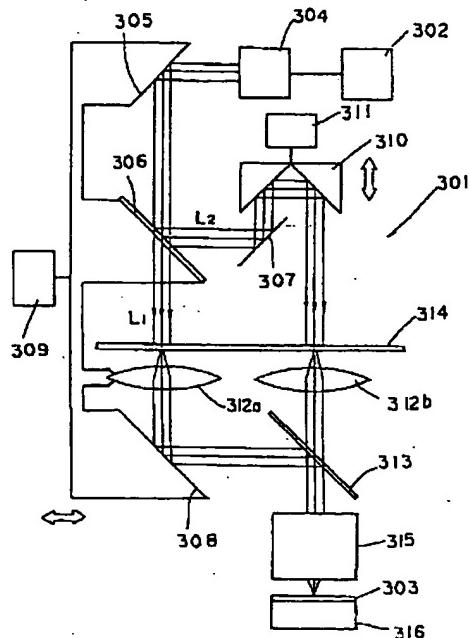


(b)



【図21】

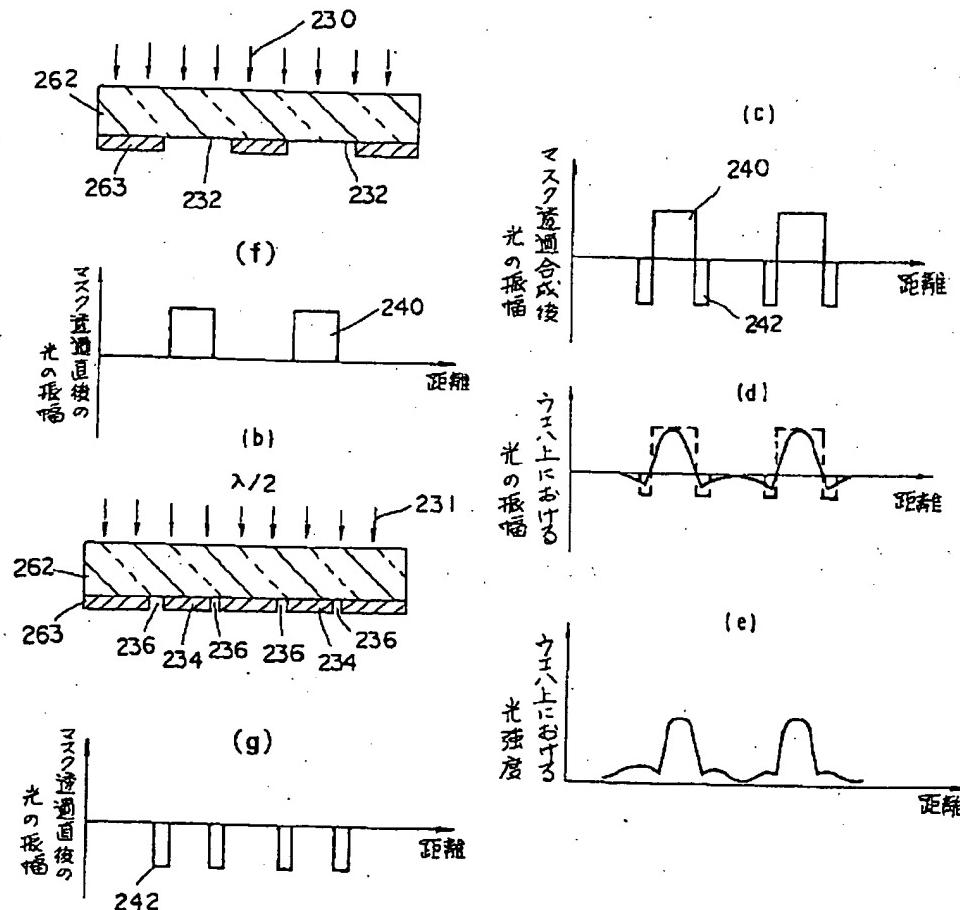
図21



(34)

【図16】

図16

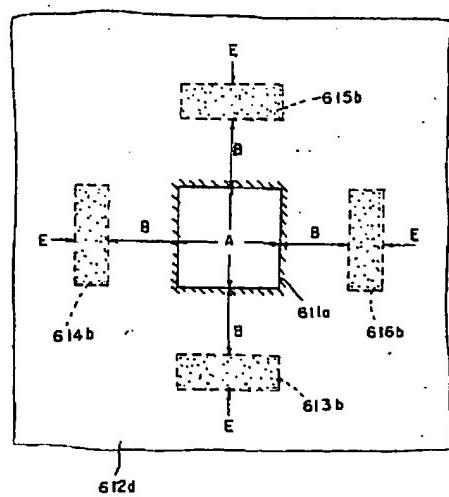
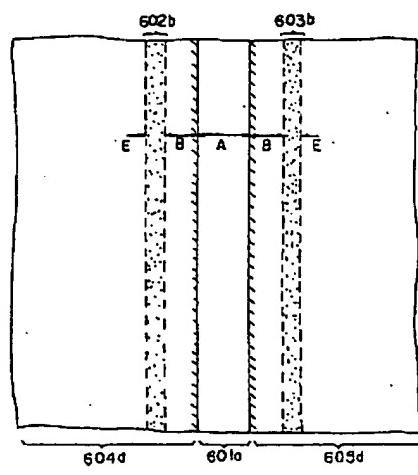


【図3.1】

【図3.2】

図3.1

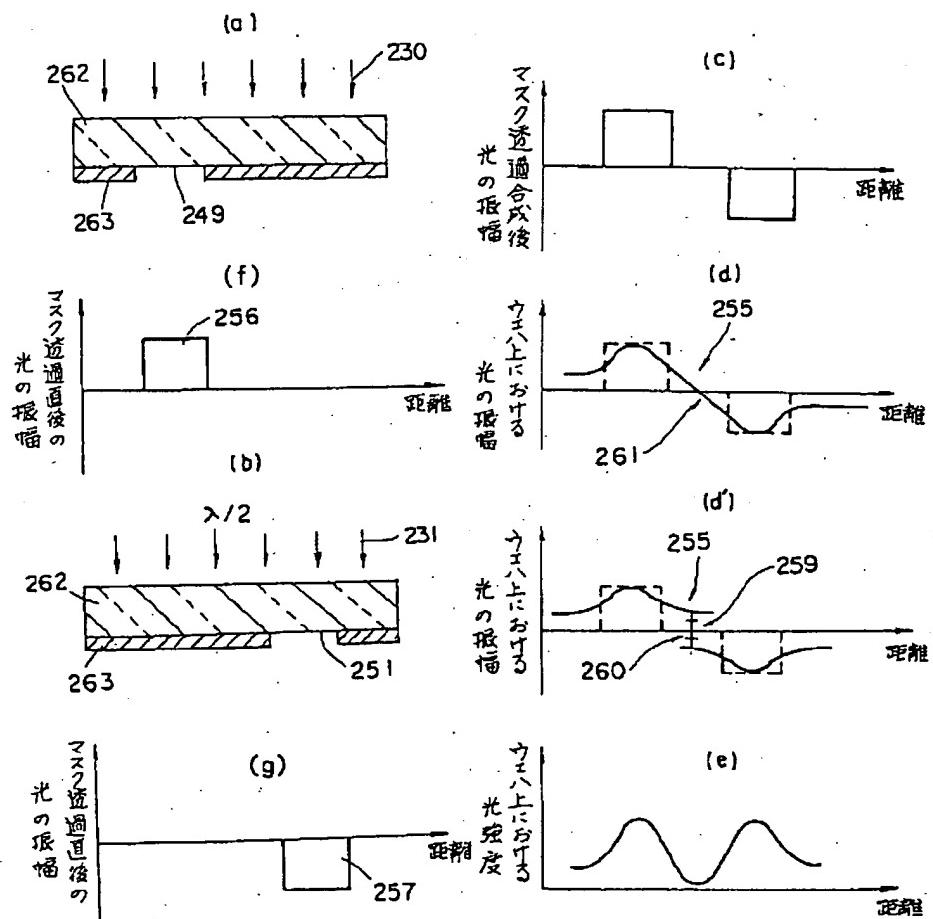
図3.2



(35)

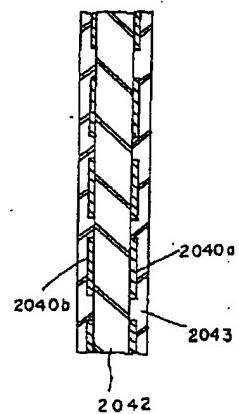
【図17】

図17



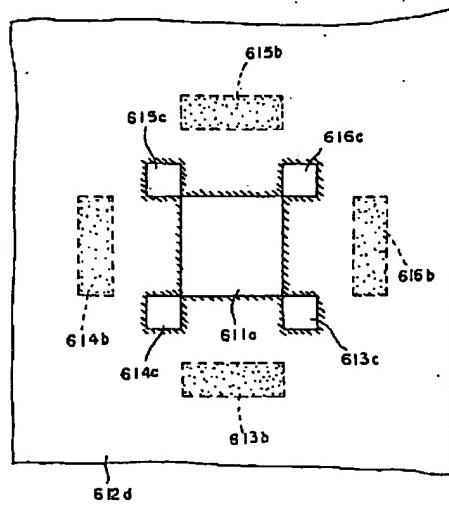
【図97】

図97



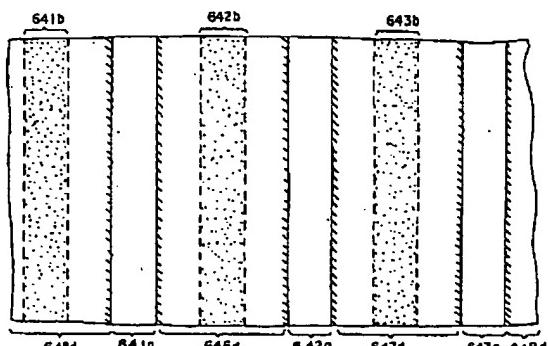
【図33】

図33



【図38】

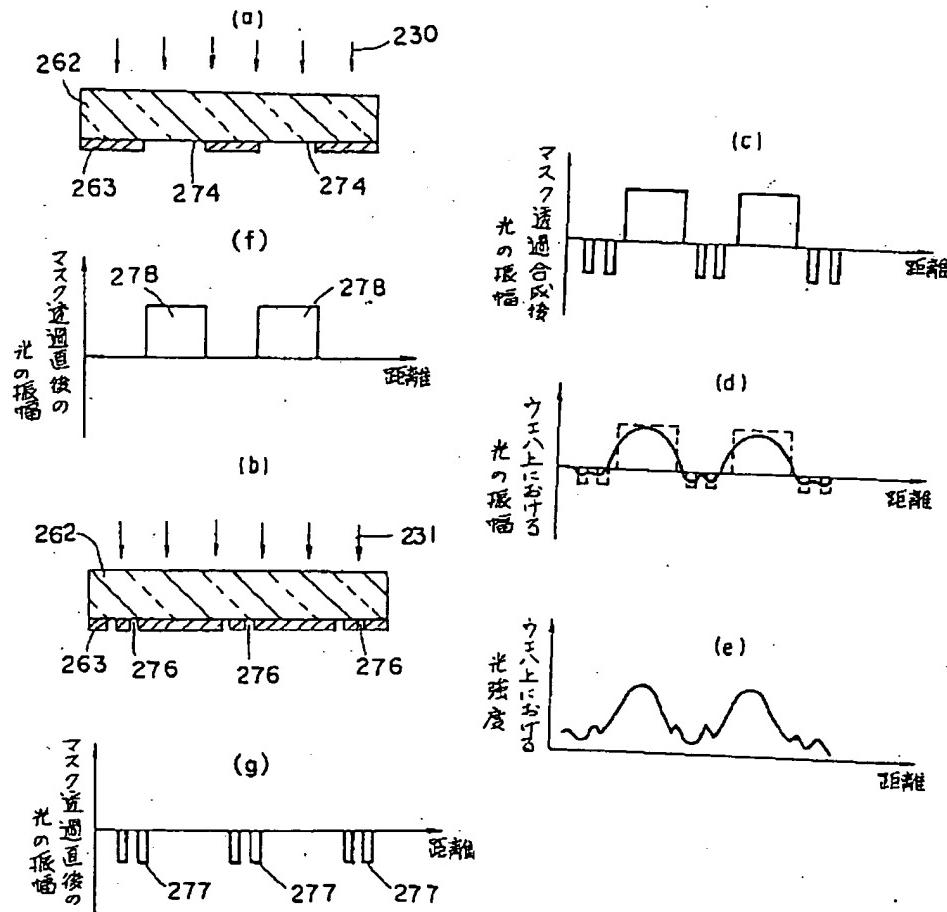
図38



(36)

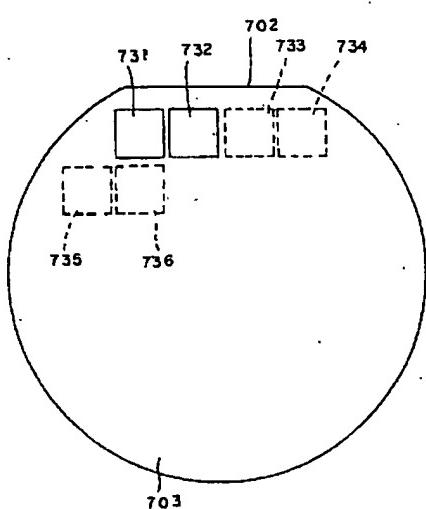
【図18】

図18



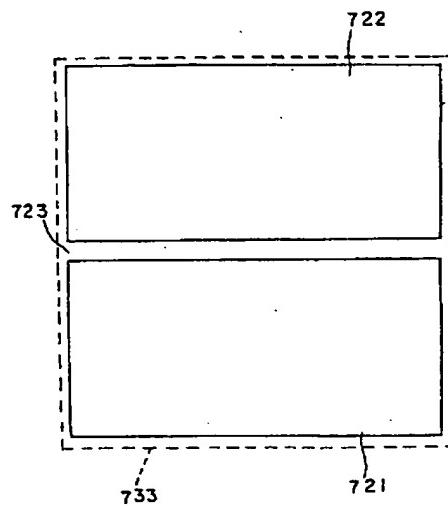
【図39】

図39



【図40】

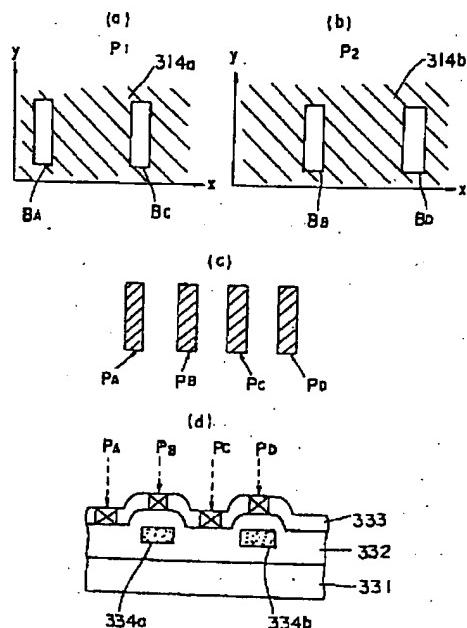
図40



(37)

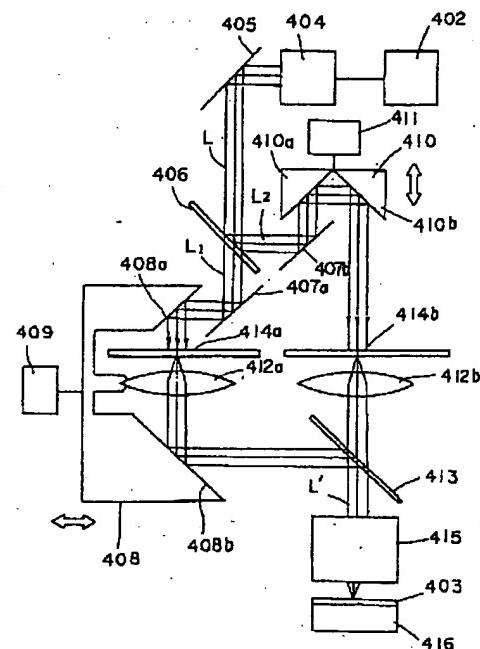
【図23】

図23



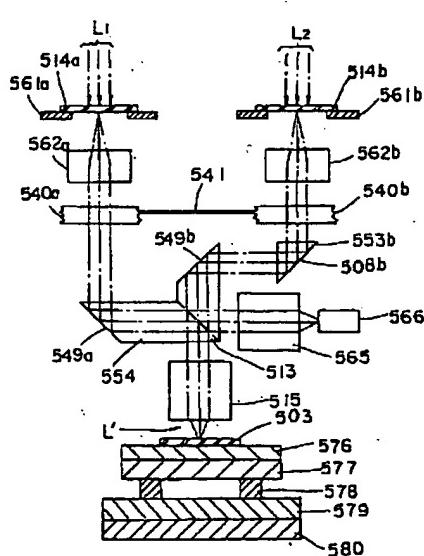
【図26】

図26



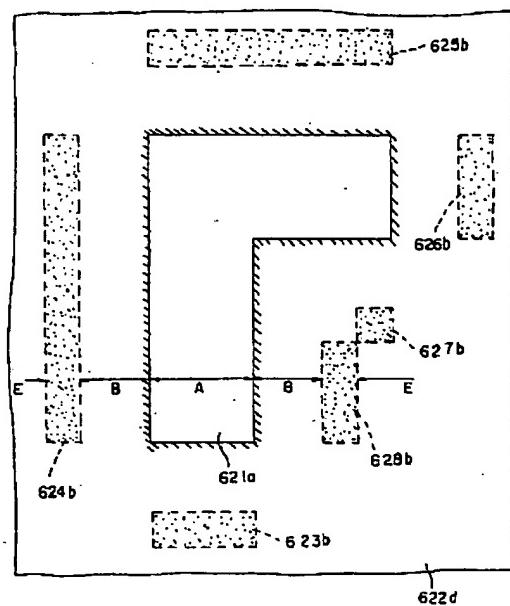
【図27】

図27



【図34】

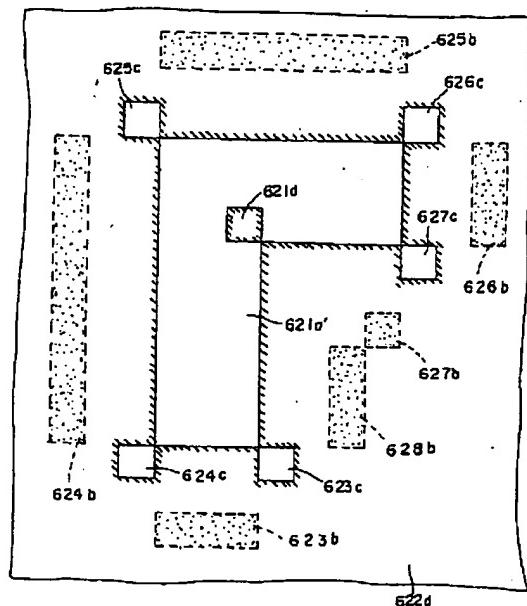
図34



(38)

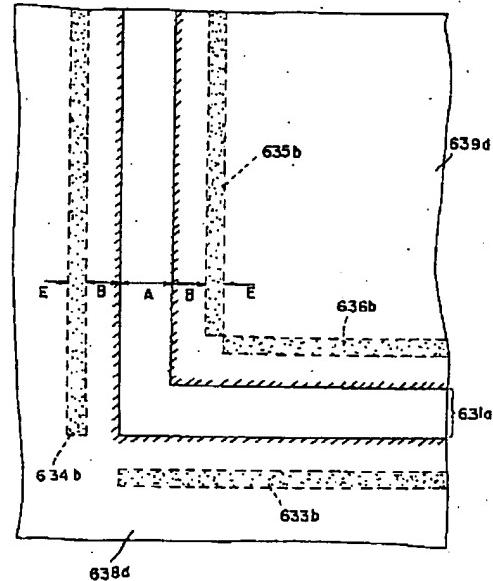
【図35】

図35



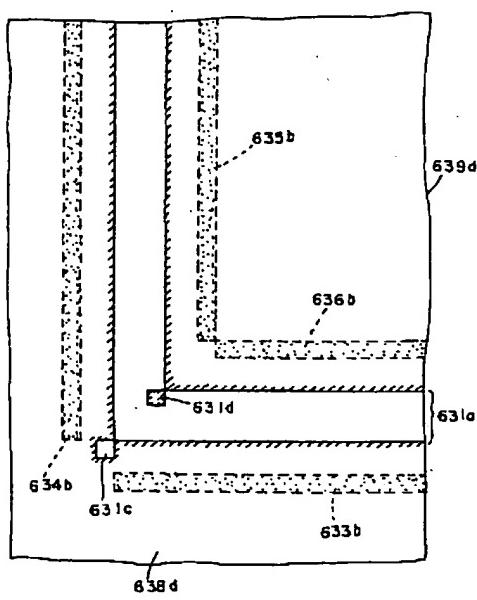
【図36】

図36



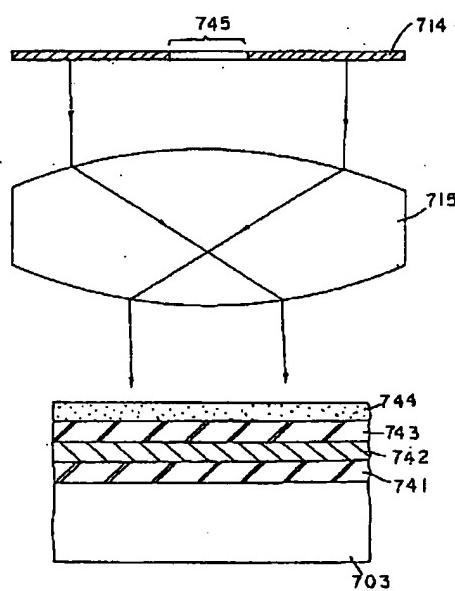
【図37】

図37



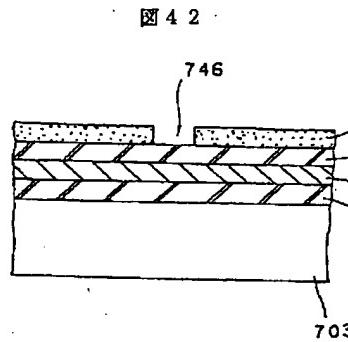
【図41】

図41

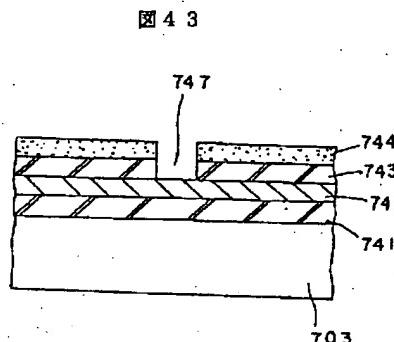


(39)

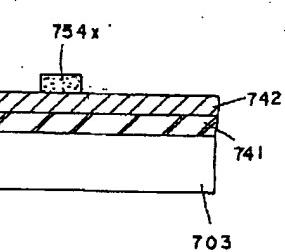
【図42】



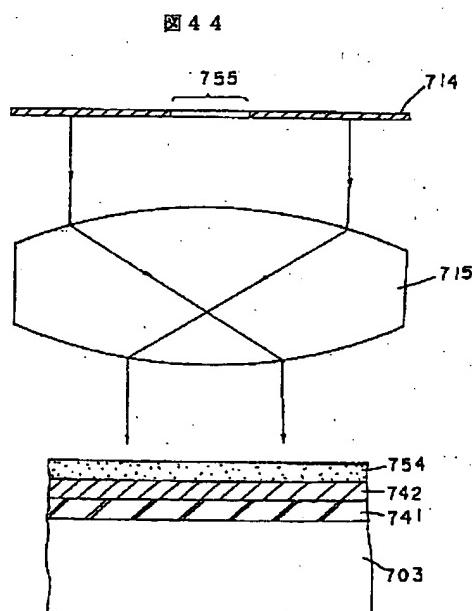
【図43】



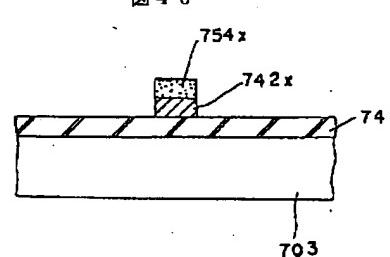
【図45】



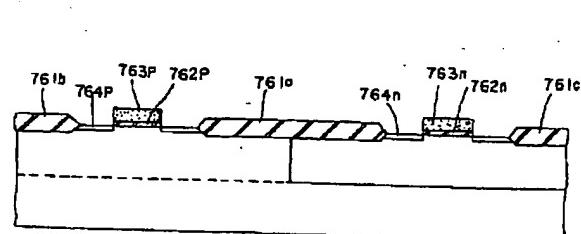
【図44】



【図46】

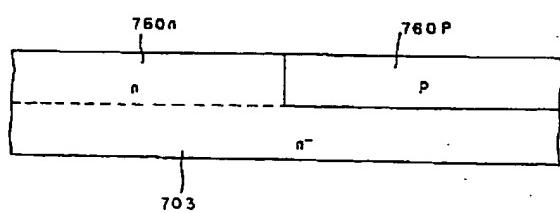


【図49】

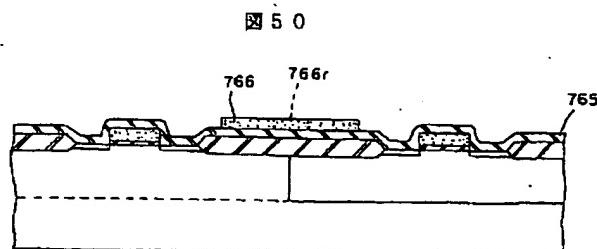


【図48】

図48



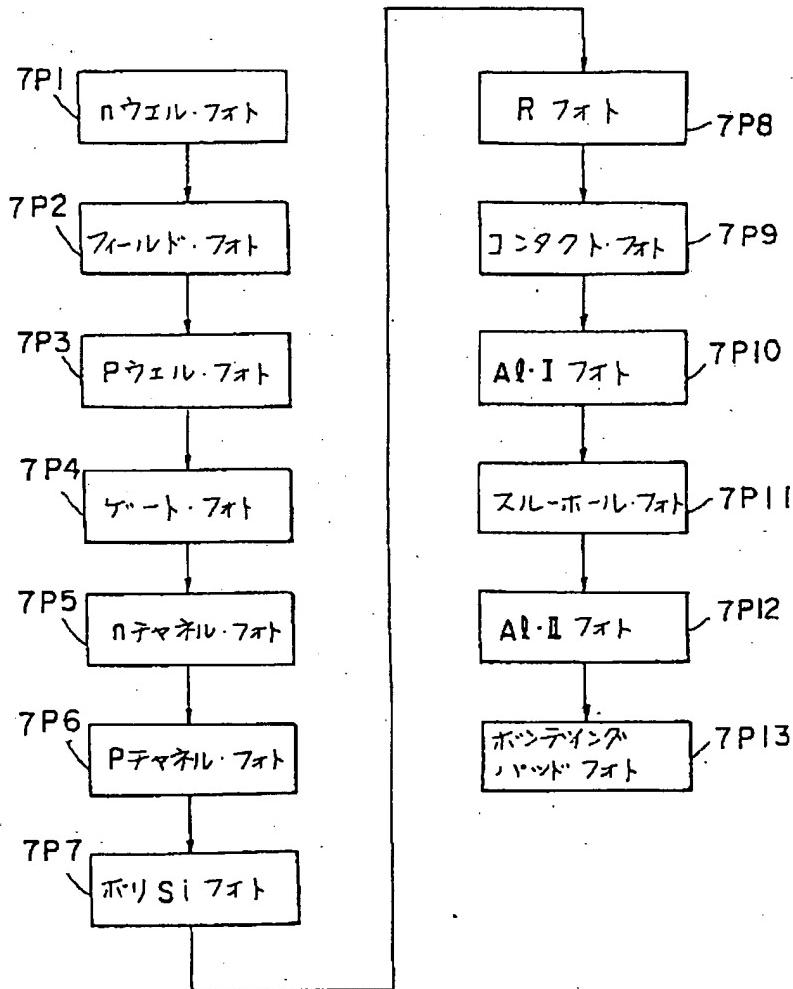
【図50】



(40)

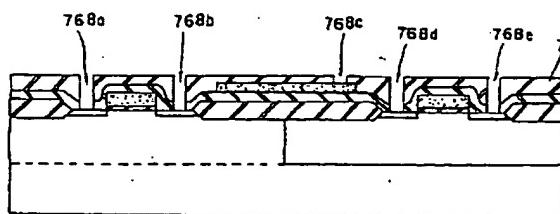
【図47】

図47



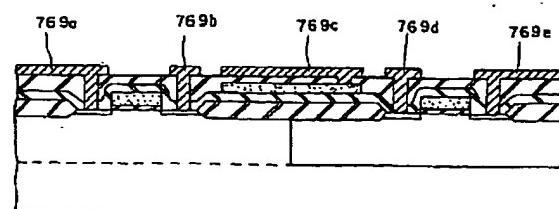
【図51】

図51



【図52】

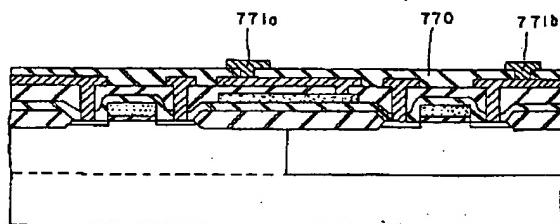
図52



(41)

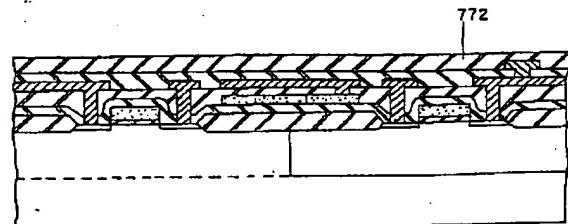
【図53】

図53



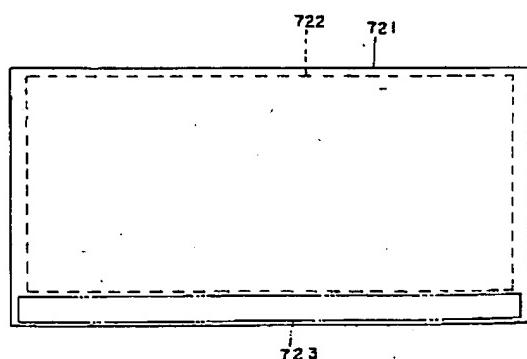
【図54】

図54



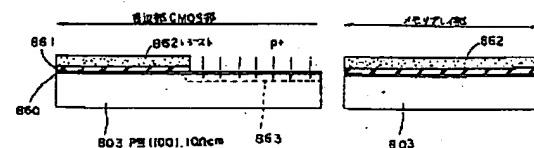
【図55】

図55



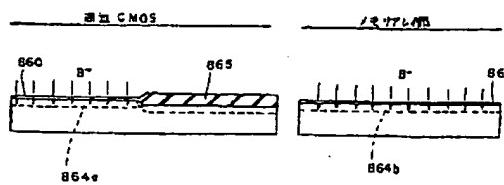
【図56】

図56



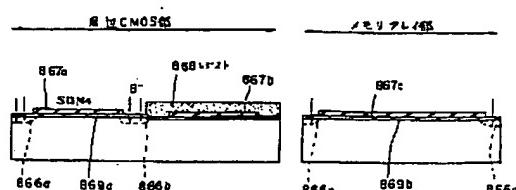
【図57】

図57



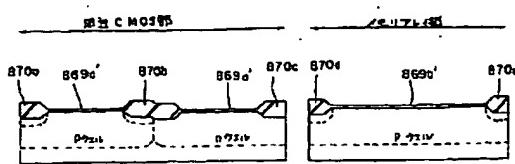
【図58】

図58



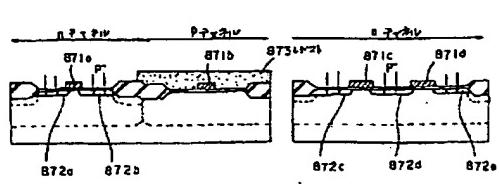
【図59】

図59



【図60】

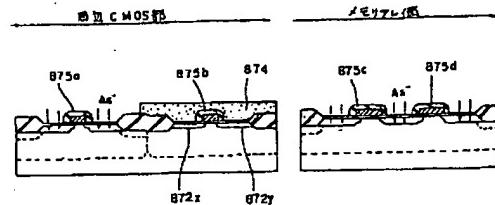
図60



(42)

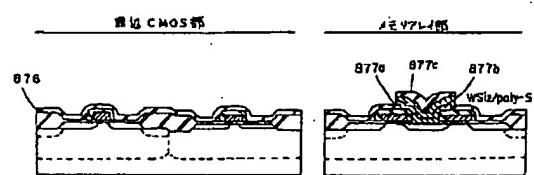
【図61】

図61



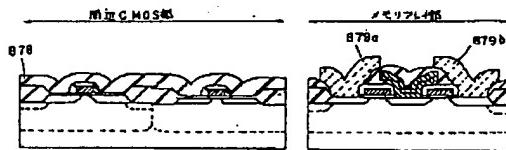
【図62】

図62



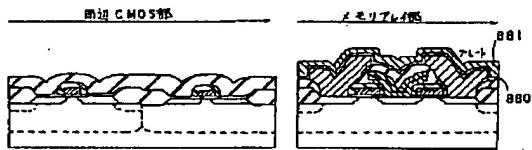
【図63】

図63



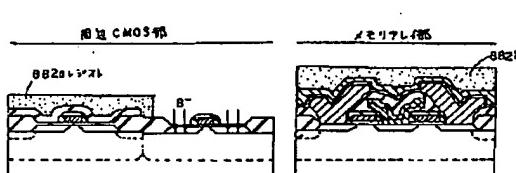
【図64】

図64



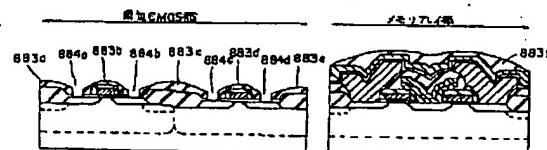
【図65】

図65



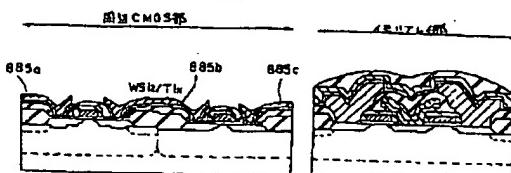
【図66】

図66



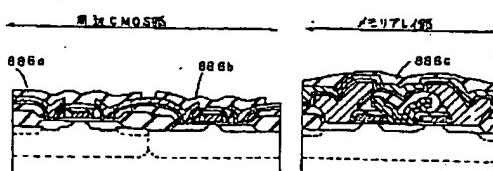
【図67】

図67



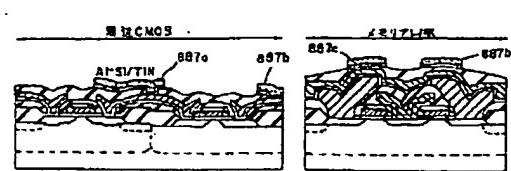
【図68】

図68



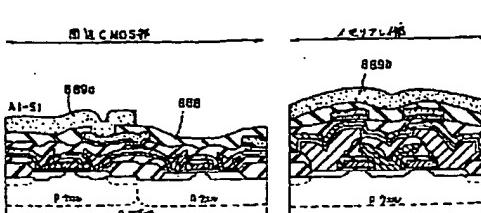
【図69】

図69



【図70】

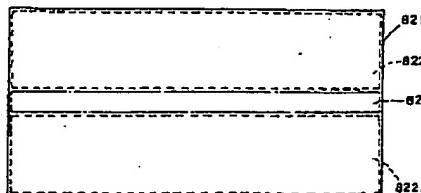
図70



(43)

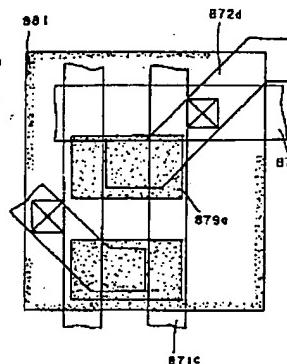
【図71】

図71



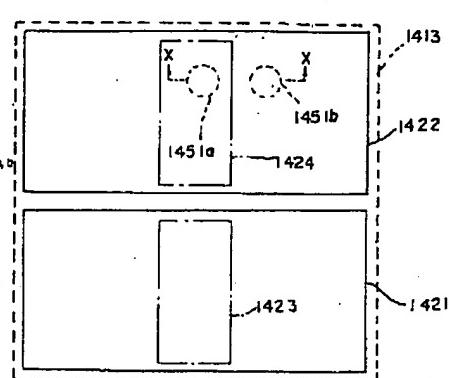
【図72】

図72



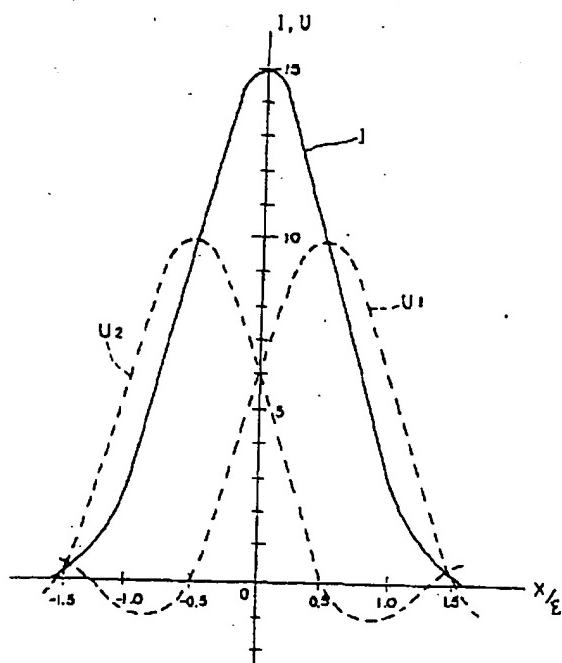
【図82】

図82



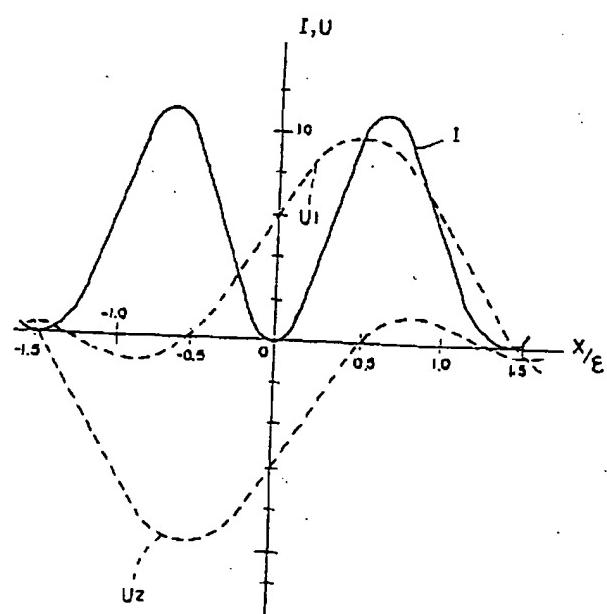
【図73】

図73



【図74】

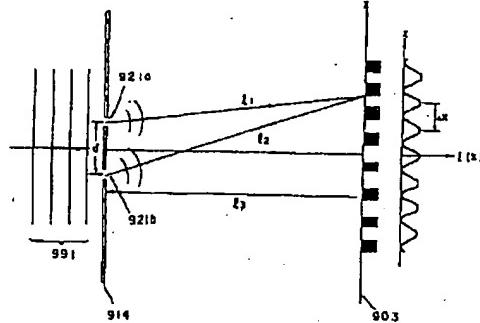
図74



(44)

【図75】

図75



【図98】

図98

略称	化学式	点群	光波通域 ( $\mu\text{m}$ )
KDP	$\text{KH}_2\text{PO}_4$	42m	0.27~1.7
OKDP	$\text{KD}_2\text{PO}_4$	42m	0.2~1.6
ADP	$\text{NH}_4\text{H}_2\text{PO}_4$	42m	0.13~1.7

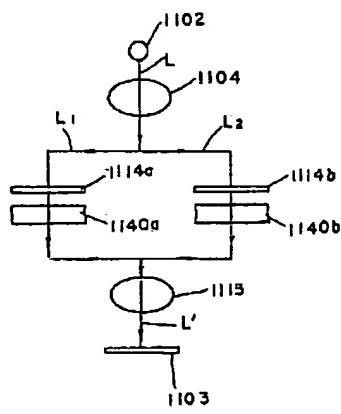
【図76】

図76

発条件 光源	中心波長	带域幅	ハーフィル・コヒーレンス (Partial coherence)	備考
超高压水銀 ランプのi線	365 nm	7~10 nm	0.2~1.1	
KrFエキシマ・レーザ	248 nm	0.001nm程度	0.2~1.1	デューブ UV領域
ArFエキシマ・レーザ	193 nm	同上	0.2~1.1	同上

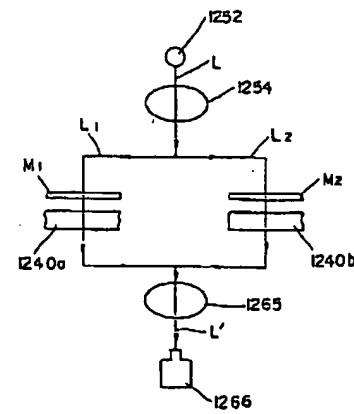
【図77】

図77



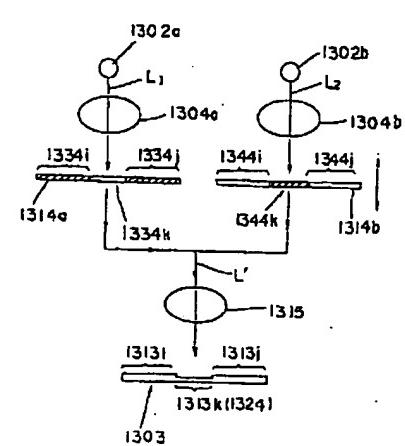
【図78】

図78



【図79】

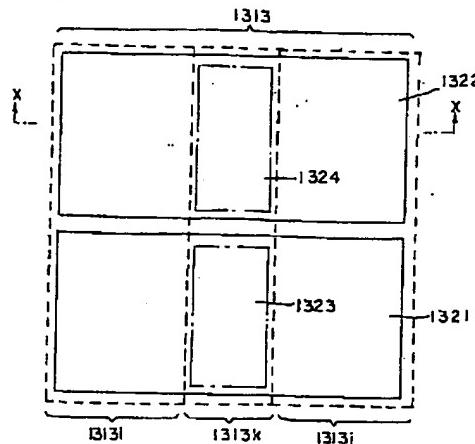
図79



(45)

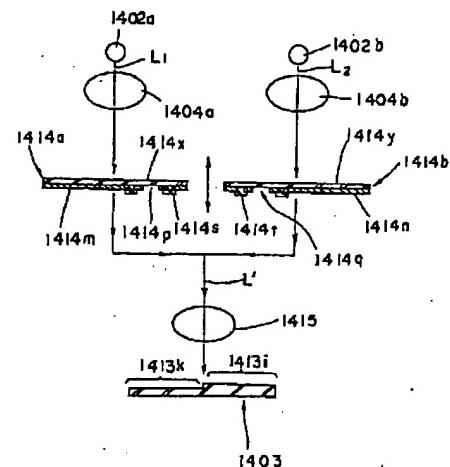
【図80】

図80



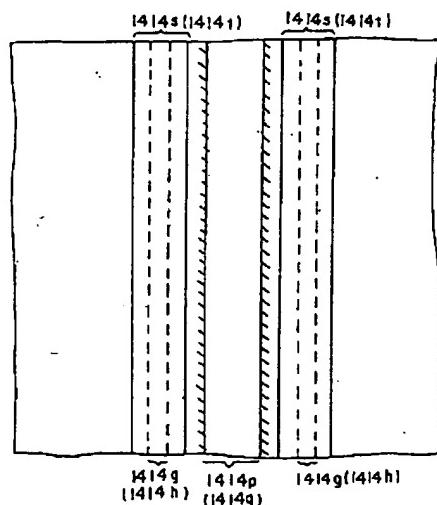
【図81】

図81



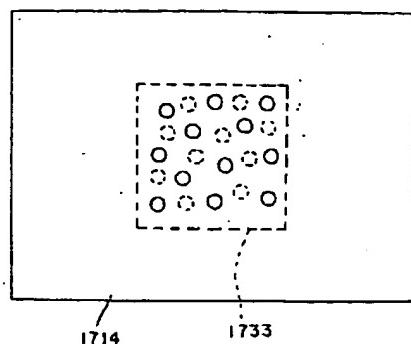
【図83】

図8.3



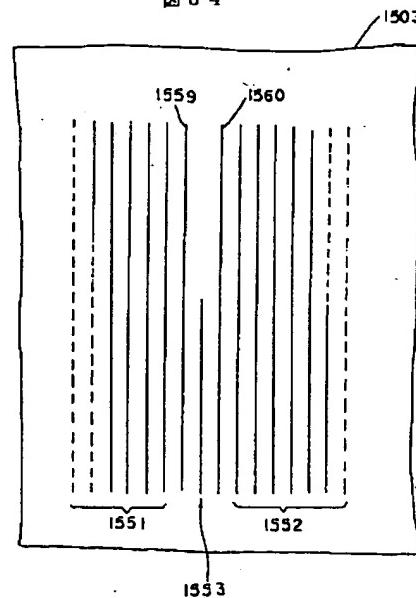
【図9.2】

図9.2



【図84】

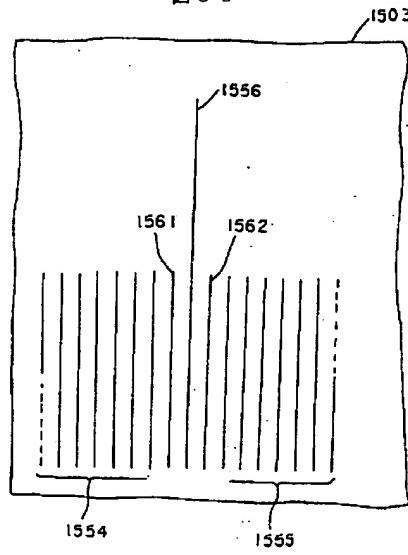
図8.4



(46)

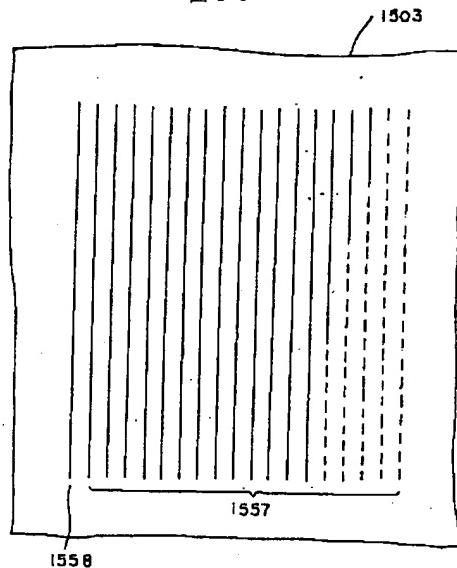
【図85】

図85



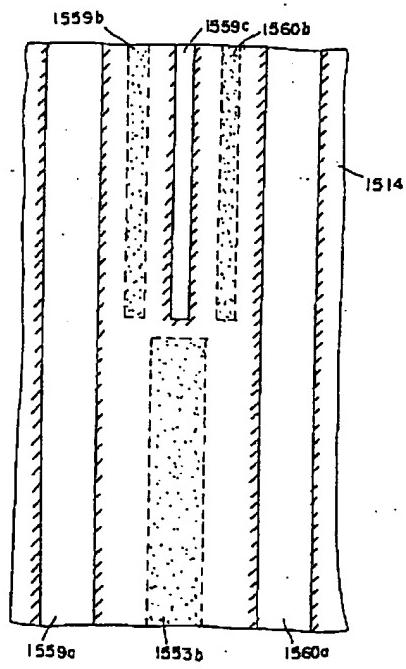
【図86】

図86



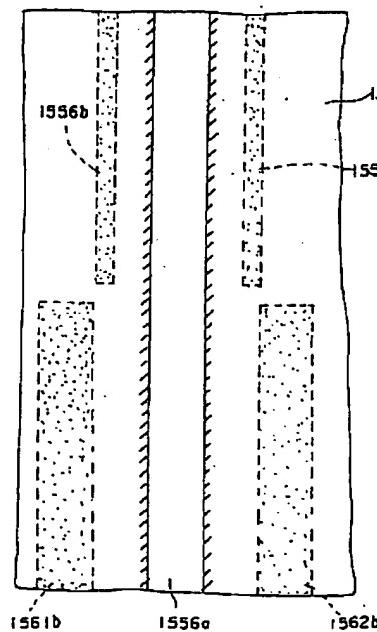
【図87】

図87



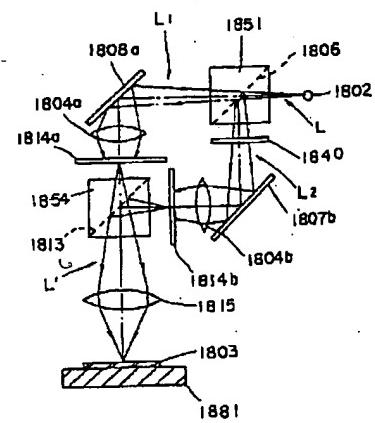
【図88】

図88



【図93】

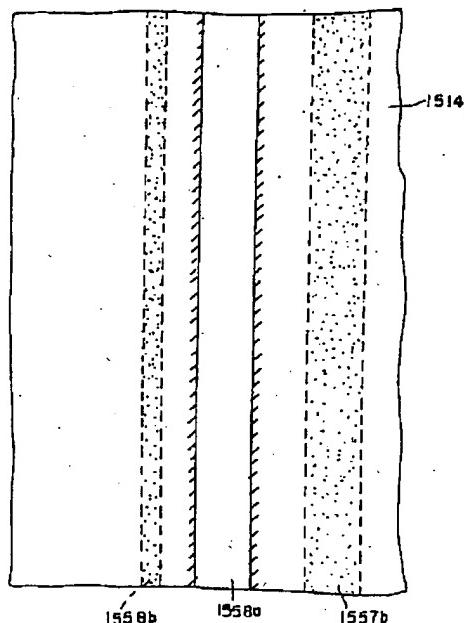
図93



(47)

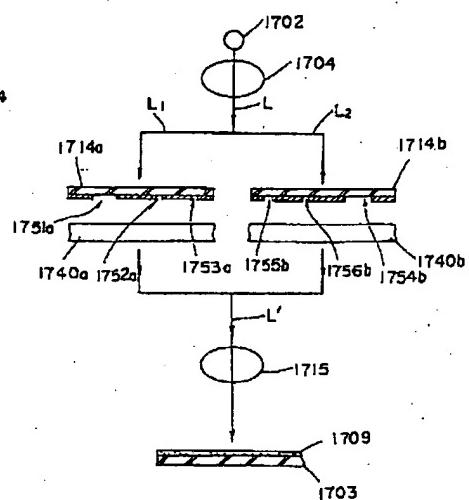
【図89】

図89



【図91】

図91



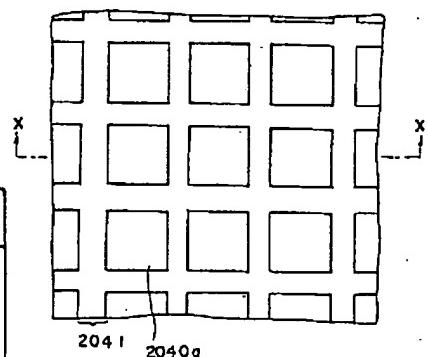
【図96】

図96

【図90】

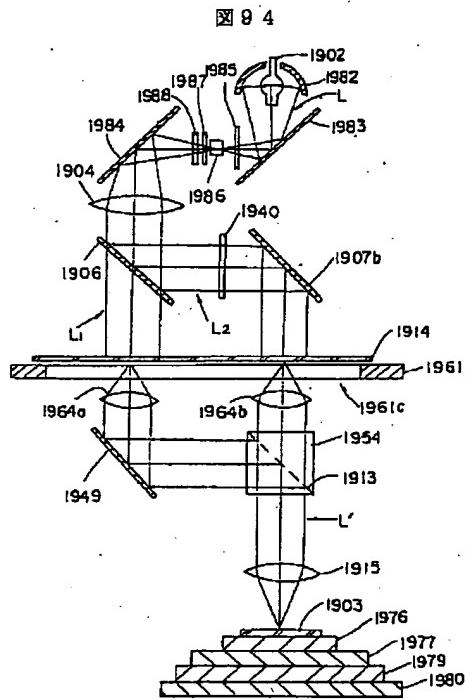
図90

レジスト名 露光光線	ハ・ジ型レジスト	チカ型レジスト
i線 (365nm)	①日立化成 「レイキマスト RI-7000P」 ②シフレイ社 「タイタン 線シーツ」	①日立化成 「RUI100N」 ②東京応化工業 「ONNR20シリーズ」
KrF エキシマレーザ (248nm)	①ポリメタクリル酸メチル (略称: ②シフレイ社 「マイクロハ・ジット (microposit)」	①日立化成 「RD2000N」 ②富士電子工業 「LMR」



(48)

【図94】



【図95】

図95

